

**UNIVERSIDADE FEDERAL DE PERNAMBUCO  
CENTRO DE TECNOLOGIA E GEOCIÊNCIAS  
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**



**DISSERTAÇÃO DE MESTRADO**

**Inversores Fonte Z Monofásicos e Conversor de Dois Estágios  
para Sistema Fotovoltaicos sem Transformador**

**Gilberto Alves Tenório Júnior**

Gilberto Alves Tenório Júnior

Inversores Fonte Z Monofásicos e Conversor de Dois  
Estágios para Sistemas Fotovoltaicos sem  
Transformador

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Pernambuco como parte dos requisitos para obtenção do grau de Mestre em Engenharia Elétrica. Área de Concentração: Processamento de Energia

Orientador: Marcelo C. Cavalcanti, *D.Sc.*

Coorientador: Gustavo M. de Souza Azevedo, *D.Sc.*

Recife, Brasil

Março de 2016

Catálogo na fonte  
Bibliotecária Margareth Malta, CRB-4 / 1198

|       |  |
|-------|--|
| T312i | <p>Tenório Júnior, Gilberto Alves.<br/>Inversores Fonte Z monofásicos e conversor de dois estágios para sistemas fotovoltaicos sem Transformador / Gilberto Alves Tenório Júnior. – 2016.<br/>116 folhas, il., gráfs., tabs.</p> <p>Orientador: Prof. Dr. Marcelo Cabral Cavalcanti.<br/>Coorientador: Prof. Dr. Gustavo Medeiros de Souza Azevedo.<br/>Dissertação (Mestrado) – Universidade Federal de Pernambuco. CTG.<br/>Programa de Pós-Graduação em Engenharia Elétrica, 2016.<br/>Inclui Referências.</p> <p>1. Engenharia Elétrica. 2. Inversor Fonte Z monofásico. 3. Conversão CC/CA.<br/>4. Conversores de potência modulados por largura de pulso. 5. Sistemas fotovoltaicos. 6. Energias renováveis. I. Cavalcanti, Marcelo Cabral. (Orientador).<br/>II. Azevedo, Gustavo Medeiros de Souza. III. Título.</p> |
|       | <p style="text-align: right;">UFPE</p> <p>621.3 CDD (22. ed.) <span style="float: right;">BCTG/2016-196</span></p>   |



# Universidade Federal de Pernambuco

## *Pós-Graduação em Engenharia Elétrica*

PARECER DA COMISSÃO EXAMINADORA DE DEFESA DE  
DISSERTAÇÃO DO MESTRADO ACADÊMICO DE

# GILBERTO ALVES TENÓRIO JÚNIOR

TÍTULO

**“INVERSORES FONTE Z MONOFÁSICOS E CONVERSOR DE DOIS  
ESTÁGIOS PARA SISTEMAS FOTOVOLTAICOS SEM TRANSFORMADOR”**

A comissão examinadora composta pelos professores: MARCELO CABRAL CAVALCANTI, DEE/UFPE; GUSTAVO MEDEIROS DE SOUZA AZEVEDO, DEE/UFPE; FABRICIO BRADASCHIA, DEE/UFPE; e MÁRCIO EVARISTO DA CRUZ BRITO, sob a presidência do primeiro, consideram o candidato **GILBERTO ALVES TENÓRIO JÚNIOR APROVADO.**

Recife, 22 de março de 2016.

---

**EDUARDO FONTANA**  
Vice-Coordenador do PPGEE

---

**MARCELO CABRAL CAVALCANTI**  
Orientador e Membro Titular Interno

---

**MÁRCIO EVARISTO DA CRUZ BRITO**  
Membro Titular Externo

---

**GUSTAVO MEDEIROS DE SOUZA  
AZEVEDO**  
Coorientador e Membro Titular Interno

---

**FABRICIO BRADASCHIA**  
Membro Titular Interno

# Agradecimentos

Gostaria de agradecer principalmente aos meus pais que me proporcionaram a realização de tudo que conquistei até hoje e pelo amor incondicional dado à mim durante todos esses anos. Agradecer a minha esposa, ao meu filho e toda minha família pelo apoio e companhia. Agradecer em especial aos amigos pela preocupação e apoio. Muito obrigado aos membros da banca examinadora, Prof. Fabrício Bradaschia e Prof. Márcio Evaristo, por aceitarem o convite e por todas as contribuições para a dissertação. Agradecer principalmente ao Prof. Marcelo Cavalcanti, orientador, e ao Prof. Gustavo Azevedo, co-orientador, pela paciência, pela confiança e por todas as contribuições para a dissertação. Gostaria de agradecer também aos colegas da CHESF, em especial aos colegas do Departamento de engenharia de obras de geração (DEG) e da Divisão de Engenharia Eletromecânica de Geração (DEEM) pelo apoio e compreensão.

*“O custo de algo é a quantidade do que chamo de vida que é preciso dar em troca.”  
(Henry David Thoreau - Walden)*

# Resumo

Este trabalho apresenta um estudo comparativo de conversores monofásicos aplicados a sistemas fotovoltaicos sem transformador. Topologias de inversores sem transformador têm menores custos, tamanho e peso. Contudo, a não utilização do transformador pode ser responsável por consideráveis valores de correntes de fuga. A associação em série de vários módulos fotovoltaicos se faz necessária para alcançar o nível de tensão desejado no barramento c.c.. Com o intuito de reduzir o número de módulos fotovoltaicos em série, topologias com característica de elevação de tensão (boost) podem ser utilizadas. Portanto, topologias que possuem estas características e que possam apresentar baixos valores de correntes de fuga devem ser escolhidas para o estudo. As topologias presentes neste trabalho são: o conversor de dois estágios, o inversor fonte Z monofásico com diodo adicional, e o inversor fonte Z de três estados.

**Palavras-chave:** Inversor Fonte Z Monofásico, Conversão CC/CA, Conversores de Potência Modulados por Largura de Pulso, Sistemas fotovoltaicos, Energias renováveis.

# Abstract

This work presents a comparative study of single-phase converters applied to transformerless photovoltaic systems. Topologies of transformerless inverters have lower costs, size and weight. However, not using it may cause considerable amounts of leakage currents. The association in series of several PV modules is needed to achieve the voltage level desired in d.c. bus. In order to reduce the number of photovoltaic modules in series, topologies with voltage boost characteristic can be used. Therefore, topologies that have voltage boost characteristic and can have low leakage current values are chosen for the study. Topologies present in this work are: the two stages single-phase converter, the single-phase Z-source inverter with additional diode, and the single-phase three switch three state Z-source inverter.

**Keywords:** Z Source TSTS Inverters, Single Phase Z Source, dc/ac Power Conversion, Pulse Width Modulated Power Converters, Photovoltaic Systems, Renewable energy.



# Lista de ilustrações

|  |    |
|--|----|
| Figura 1 – Taxas médias de crescimento anual da capacidade de produção de energia renovável e biocombustíveis. . . . .   | 22 |
| Figura 2 – Contribuição das fontes de energia para o consumo global em 2013. . . . .   | 23 |
| Figura 3 – Capacidade mundial instalada de energia das fontes renováveis, 2013-2014. . . . .   | 23 |
| Figura 4 – Evolução da capacidade de produção mundial de energia solar fotovoltaica, 2004-2014. . . . .  | 24 |
| Figura 5 – Taxas de crescimento da capacidade instalada de geração elétrica no Brasil entre os anos 2013 e 2014. . . . .   | 24 |
| Figura 6 – Configurações de sistemas fotovoltaicos: (a) módulo integrado, (b) inversor central, (c) série ( <i>string</i> ) e (d) multissérie ( <i>multistring</i> ). . . . .  | 27 |
| Figura 7 – Seção transversal de um módulo fotovoltaico com a carcaça aterrada. . . . .   | 31 |
| Figura 8 – Configurações de sistemas fotovoltaicos: (a) dois estágios com transformador de alta frequência intermediário, (b) dois estágios com transformador de baixa frequência, (c) um estágio com transformador de baixa frequência, (d) dois estágios sem transformador e (e) um estágio sem transformador. . . . . | 34 |
| Figura 9 – Conversor <i>c.c./c.c. boost</i> . . . . .  | 37 |
| Figura 10 – Conversor de dois estágios monofásico. . . . .   | 38 |
| Figura 11 – VSI monofásico ponte completa. . . . .   | 40 |
| Figura 12 – Circuito simplificado de um sistema fotovoltaico conectado à rede sem transformador. . . . .   | 41 |
| Figura 13 – Circuito simplificado contendo as tensões de modo comum e de modo diferencial do inversor. . . . .   | 42 |
| Figura 14 – Circuito equivalente para o cálculo da contribuição da tensão de modo diferencial do inversor no ponto XY. . . . .   | 43 |
| Figura 15 – Circuito equivalente de modo comum. . . . .  | 44 |
| Figura 16 – <i>boost</i> +VSI utilizado nas simulações. . . . .  | 45 |
| Figura 17 – PWM bipolar: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita. . . . .               | 47 |
| Figura 18 – PWM bipolar: (a) Corrente na carga e (b) corrente de fuga. . . . .   | 48 |
| Figura 19 – PWM unipolar contínuo: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita. . . . .     | 49 |
| Figura 20 – PWM unipolar contínuo: (a) Corrente na carga e (b) corrente de fuga. . . . .   | 50 |

|  |    |
|--|----|
| Figura 21 – PWM unipolar descontínuo: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita. . . . .          | 51 |
| Figura 22 – PWM unipolar descontínuo: (a) Corrente na carga e (b) corrente de fuga no VSI. . . . .   | 52 |
| Figura 23 – PWM híbrido: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita. . . . .                       | 53 |
| Figura 24 – PWM híbrido: (a) Corrente na carga e (b) corrente de fuga no VSI. . . . .  | 54 |
| Figura 25 – Variação da corrente de fuga em função de um desbalanço ( $\Delta L/L$ ) nas indutâncias do filtro de saída. . . . .   | 55 |
| Figura 26 – Variação da corrente de fuga em função de diferentes potências de saída. . . . .   | 55 |
| Figura 27 – ZSI monofásico. . . . .  | 56 |
| Figura 28 – Circuito equivalente do ZSI durante a aplicação dos estados ativos e nulos. . . . .  | 57 |
| Figura 29 – Circuito equivalente do ZSI durante a aplicação dos estados de curto circuito. . . . .   | 58 |
| Figura 30 – Sistema fotovoltaico conectado à rede sem transformador utilizando um ZSI. . . . .   | 60 |
| Figura 31 – Representação simplificada do sistema fotovoltaico com ZSI. . . . .  | 61 |
| Figura 32 – Circuito equivalente do sistema fotovoltaico com ZSI em função das tensões de modo comum e de modo diferencial. . . . .  | 62 |
| Figura 33 – Circuito equivalente simplificado do sistema fotovoltaico com ZSI em função das tensões de modo comum e de modo diferencial. . . . .   | 62 |
| Figura 34 – PWM <i>boost</i> simples unipolar: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita. . . . . | 65 |
| Figura 35 – PWM <i>boost</i> simples bipolar: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita. . . . .  | 66 |
| Figura 36 – PWM <i>boost</i> simples unipolar: (a) corrente na carga e (b) corrente de fuga. . . . .   | 67 |
| Figura 37 – PWM <i>boost</i> simples bipolar: (a) corrente na carga e (b) corrente de fuga. . . . .  | 67 |
| Figura 38 – Sistema fotovoltaico aterrado e sem transformador conectado à rede e utilizando a topologia ZSI-D trifásica. . . . .   | 68 |
| Figura 39 – Sistema fotovoltaico aterrado e sem transformador alimentando uma carga monofásica utilizando a topologia ZSI-D. . . . .   | 69 |
| Figura 40 – Circuito equivalente simplificado do sistema fotovoltaico com ZSI-D em função das tensões de modo comum e de modo diferencial. . . . .   | 69 |

|  |    |
|--|----|
| Figura 41 – ZSI-D monofásico com PWM <i>boost</i> simples bipolar: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita. . . . . | 70 |
| Figura 42 – ZSI-D monofásico com PWM <i>boost</i> simples bipolar: (a) corrente na carga e (b) corrente de fuga. . . . .   | 71 |
| Figura 43 – Topologias derivadas do ZSI monofásico: (a) <i>semi-ZSI</i> e (b) <i>semiquasi-ZSI</i> . . . . .   | 72 |
| Figura 44 – Forma alternativa de representação do <i>Semi-ZSI</i> . . . . .  | 73 |
| Figura 45 – Relação da tensão de saída pela tensão no capacitor ( $v_o/v_C$ ) em função da razão de trabalho $d_z$ . . . . .   | 74 |
| Figura 46 – Conversor de dois estágios utilizando um conversor c.c./c.c. <i>boost</i> em cascata com o <i>semi-ZSI</i> . . . . .   | 75 |
| Figura 47 – Topologia alcançada a partir da combinação do <i>semi-ZSI</i> e do conversor <i>boost</i> . . . . .  | 76 |
| Figura 48 – Circuito responsável pelo efeito <i>boost</i> , obtido comutando as chaves $S_2$ e $S_3$ simultaneamente. . . . .  | 76 |
| Figura 49 – Circuito responsável pela conversão c.c./c.a., obtido comutando as chaves $S_1$ e $S_3$ simultaneamente. . . . .   | 77 |
| Figura 50 – Sequência de gatilho das chaves em um período de chaveamento. . . . .  | 78 |
| Figura 51 – Forma alternativa do circuito equivalente responsável pelo efeito <i>boost</i> . . . . .   | 79 |
| Figura 52 – Outra topologia para o TSTS-ZSI. . . . .   | 80 |
| Figura 53 – Topologias <i>Boost TSTS-ZSI</i> propostas em (HUANG et al., 2013). . . . .  | 81 |
| Figura 54 – Topologias <i>Buck-boost TSTS-ZSI</i> propostas (HUANG et al., 2013). . . . .  | 82 |
| Figura 55 – Circuitos equivalentes do TSTS-ZSI tipo <i>buck-boost</i> da Figura 54(a) em um período de chaveamento: (a) $S_2$ está desligada, (b) $S_3$ está desligada e (c) $S_1$ está desligada. . . . .   | 83 |
| Figura 56 – Representação gráfica da modulação do TSTS-ZSI tipo <i>buck-boost</i> . . . . .  | 85 |
| Figura 57 – Variação do estresse de tensão normalizado pelo pico da tensão de saída ( $V_{stress}/V_o$ ) em função do ganho de tensão. . . . .   | 88 |
| Figura 58 – TSTS-ZSI tipo <i>buck-boost</i> : (a) Corrente na carga, (b) tensão na carga e (c) corrente de fuga. . . . .   | 91 |
| Figura 59 – TSTS-ZSI tipo <i>buck-boost</i> : (a) Corrente no indutor $L_f$ , (b) Corrente no indutor $L$ e (c) tensão no capacitor $C$ . . . . .  | 92 |
| Figura 60 – TSTS-ZSI tipo <i>buck-boost</i> : (a) $I_{S_1}$ - corrente na chave $S_1$ , (b) $I_{S_2}$ - corrente na chave $S_2$ e (c) $I_{S_3}$ - corrente na chave $S_3$ . . . . .  | 93 |
| Figura 61 – TSTS-ZSI tipo <i>buck-boost</i> : ((a) $V_{S_1}$ - tensão na chave $S_1$ , (b) $V_{S_2}$ - tensão na chave $S_2$ e (c) $V_{S_3}$ - tensão na chave $S_3$ . . . . .   | 93 |
| Figura 62 – Formas de onda de tensão e corrente durante a entrada em condução do IGBT. . . . .   | 95 |
| Figura 63 – Formas de onda de tensão e corrente durante o processo de bloqueio do IGBT. . . . .  | 95 |

|   |     |
|---|-----|
| Figura 64 – Formas de onda de tensão e corrente durante o processo de recuperação reversa do diodo. . . . .                             | 96  |
| Figura 65 – Curvas disponibilizada pelo fabricante e ajustada com polinômio de segunda ordem das perdas na entrada em condução. . . . . | 98  |
| Figura 66 – Curvas disponibilizada pelo fabricante e ajustada com polinômio de segunda ordem das perdas no bloqueio. . . . .            | 99  |
| Figura 67 – $F_{SI_C}^2$ variando em função da potência na carga para cada topologia. . . . .   | 106 |
| Figura 68 – $F_{SI_D}^2$ variando em função da potência na carga para cada topologia. . . . .   | 106 |
| Figura 69 – Perdas por condução em função da potência na carga para cada topologia. . . . .   | 107 |
| Figura 70 – $F_{SVI_{off}}$ variando em função da potência na carga para cada topologia. . . . .  | 107 |
| Figura 71 – Perdas no bloqueio em função da potência na carga para cada topologia. . . . .  | 108 |
| Figura 72 – $F_{SVI_{on}}$ variando em função da potência na carga para cada topologia. . . . .   | 108 |
| Figura 73 – Perdas na entrada em condução em função da potência na carga para cada topologia. . . . .                                   | 109 |
| Figura 74 – Perdas na entrada em condução em função da potência na carga para cada topologia. . . . .                                   | 110 |

# Lista de tabelas

|   |     |
|---|-----|
| Tabela 1 – Capacidade de geração do Brasil em potência instalada. . . . .   | 26  |
| Tabela 2 – Tempos de seccionamento para variações súbitas na corrente residual. . . . .                           | 33  |
| Tabela 3 – Estados válidos das chaves e tensão de saída do VSI monofásico. . . . .                                | 40  |
| Tabela 4 – Estados válidos das chaves e as tensões de modo-comum e de modo diferencial do VSI monofásico. . . . . | 45  |
| Tabela 5 – Estados das chaves e tensão de saída do ZSI monofásico. . . . .  | 57  |
| Tabela 6 – Estados válidos das chaves e as tensões de modo-comum e de modo diferencial do ZSI monofásico. . . . . | 62  |
| Tabela 7 – Tabela de estados das chaves do TSTS-ZSI. . . . .  | 77  |
| Tabela 8 – Análise comparativa entre as topologias TSTS-ZSI. . . . .  | 80  |
| Tabela 9 – Resumo de equações do TSTS-ZSI tipo <i>buck-boost</i> (HUANG et al., 2013). . . . .                    | 90  |
| Tabela 10 – Parâmetros para simulação. . . . .  | 90  |
| Tabela 11 – Figuras de mérito das topologias. . . . .   | 104 |
| Tabela 12 – Resultado com a comparação das eficiências das topologias abordadas. . . . .                          | 105 |
| Tabela 13 – Comparação entre as topologias estudadas . . . . .  | 109 |

# Lista de abreviaturas e siglas

|          |   |
|----------|---|
| ABNT     | Associação Brasileira de Normas Técnicas  |
| ANEEL    | Agência Nacional de Energia Elétrica  |
| c.a.     | Corrente Alternada  |
| c.c.     | Corrente Contínua   |
| COBEI    | Comitê Brasileiro de Eletricidade   |
| DHT      | Distorção Harmônica Total   |
| EPE      | Empresa de Pesquisa Energética  |
| IGBT     | <i>Insulated Gate Bipolar Transistor</i> - transistor bipolar de porta isolada                                    |
| Inmetro  | Instituto Nacional de Metrologia, Qualidade e Tecnologia  |
| INPE     | Instituto Nacional de Pesquisas Espaciais   |
| MOSFET   | <i>Metal Oxide Semiconductor Field Effect Transistor</i> - transistor de efeito de campo metal óxido semicondutor |
| MPP      | <i>Maximum Power Point</i> - Ponto de Máxima Potência   |
| MPPT     | <i>Maximum Power Point Tracking</i> - Seguimento do Ponto de Máxima Potência                                      |
| PCH      | Pequena Central Hidrelétrica  |
| PV       | Arranjo fotovoltaico  |
| PWM      | <i>Pulse-Width Modulation</i> - Modulação por Largura de Pulso  |
| RCD      | <i>Residual Current Device</i> - Dispositivo de corrente Residual   |
| RCMU     | <i>Residual Current Monitoring Unit</i> - Unidade de Monitoramento de Corrente Residual                           |
| TSTS-ZSI | <i>Three-Switch Three-State Z-Source Inverter</i> - Inversor Fonte Z de Três Chaves e Três Estados                |
| VSI      | <i>Voltage-Source Inverter</i> - Inversor Fonte de Tensão   |
| ZSI      | <i>Z-Source Inverter</i> - Inversor Fonte Z   |
| ZSI-D    | ZSI com diodo adicional   |

# Lista de símbolos

|                         |  |
|-------------------------|--|
| $\bar{v}_{L_{boost}}$   | tensão média no indutor do conversor <i>boost</i>                    |
| $\Delta i_{Lf}$         | ondulação de corrente no indutor <i>boost</i> do TSTS-ZSI            |
| $\Delta i_L$            | ondulação de corrente nos indutores da malha Z do TSTS-ZSI           |
| $\Delta L$              | desbalanço das indutâncias do filtro de saída do VSI                 |
| $\Delta v_C$            | ondulação de tensão nos capacitores da malha Z do TSTS-ZSI           |
| $\Delta v_o$            | ondulação de tensão de saída do TSTS-ZSI                             |
| $\hat{V}_{zo}$          | valor de pico da tensão na saída da malha Z do ZSI                   |
| $\bar{p}_{CT_{chaves}}$ | valor médio das perdas totais por condução nos IGBTs em um inversor  |
| $\bar{p}_{CT_{diodos}}$ | valor médio das perdas totais por condução nos diodos em um inversor |
| $A$                     | pico do ganho de tensão do TSTS-ZSI                                  |
| $B$                     | fator <i>boost</i> do ZSI  |
| $B_B$                   | fator <i>buck-boost</i> do ZSI                                       |
| $B_C$                   | ganho de tensão nos capacitores da malha Z do ZSI                    |
| $C$                     | capacitor da malha Z do TSTS-ZSI                                     |
| $C_f$                   | capacitor do filtro de saída do VSI                                  |
| $C_o$                   | capacitor de saída do TSTS-ZSI                                       |
| $C_{PN}$                | capacitor do barramento c.c.   |
| $C_{PN}$                | capacitância do capacitor do barramento c.c.                         |
| $C_P$                   | capacitância parasita do arranjo fotovoltaico                        |
| $C_{z1}$                | capacitor 1 da malha Z do ZSI  |
| $C_{z2}$                | capacitor 2 da malha Z do ZSI  |
| $D_1$                   | diodo de recuperação rápida do ZSI                                   |
| $d_1$                   | razão de trabalho da chave 1 do TSTS-ZSI                             |
| $D_2$                   | diodo adicional do ZSI-D   |

|                 |   |
|-----------------|---|
| $d_2$           | razão de trabalho da chave 2 do TSTS-ZSI  |
| $d_3$           | razão de trabalho da chave 3 do TSTS-ZSI  |
| $D_{boost}$     | diodo do conversor <i>boost</i>   |
| $d_{boost}$     | razão de trabalho da chave do conversor <i>boost</i>  |
| $d_{j1}$        | Diodo superior do inversor conectado à fase $j$   |
| $d_{j2}$        | Diodo inferior do inversor conectado à fase $j$   |
| $d_{max}$       | maior razão de trabalho das chaves superiores do inversor                                   |
| $d_{min}$       | menor razão de trabalho das chaves superiores do inversor                                   |
| $d_{stmax}$     | razão de trabalho máxima do estado de curto-circuito  |
| $d_{st}$        | razão de trabalho do estado de curto-circuito   |
| $d_z$           | razão de trabalho da chave 1 do <i>semi</i> -ZSI  |
| $E_{off}$       | energia dissipada durante o bloqueio no IGBT  |
| $E_{on}$        | energia dissipada durante a entrada em condução no IGBT                                     |
| $E_{rr}$        | energia dissipada no diodo devido a recuperação reversa                                     |
| $F_{SI_C^2}$    | fator indicativo das perdas por condução dos IGBTs em um inversor                           |
| $F_{SD_C^2}$    | fator indicativo das perdas por condução dos diodos em um inversor                          |
| $F_{SVI_{off}}$ | fator indicativo das perdas por chaveamento no bloqueio dos IGBTs em um inversor            |
| $F_{SVI_{on}}$  | fator indicativo das perdas por chaveamento na entrada em condução dos IGBTs em um inversor |
| $f_s$           | frequência de chaveamento   |
| $i_C$           | corrente do coletor   |
| $I_{Dm}$        | corrente média no diodo   |
| $I_{Drms}$      | valor eficaz de corrente no diodo   |
| $i_D$           | corrente de condução do diodo   |
| $i_{fuga}$      | corrente de fuga nos sistemas fotovoltaicos   |
| $i_{Lf}$        | corrente no indutor <i>buck-boost</i> do TSTS-ZSI   |



|                |  |
|----------------|--|
| $I_m$          | corrente média no IGBT                               |
| $I_{rms}$      | valor eficaz de corrente no IGBT                     |
| $i_{rr}$       | máxima corrente reversa no diodo                     |
| $I_{S_1}$      | corrente na chave $S_1$ do TSTS-ZSI                  |
| $I_{S_2}$      | corrente na chave $S_2$ do TSTS-ZSI                  |
| $I_{S_3}$      | corrente na chave $S_3$ do TSTS-ZSI                  |
| $I_{stress}$   | estresse de corrente nas chaves                      |
| $k$            | fator <i>buck-boost</i> do TSTS-ZSI                  |
| $L$            | indutor da malha Z do TSTS-ZSI                       |
| $L_1$          | indutor superior do filtro de saída do VSI           |
| $L_2$          | indutor inferior do filtro de saída do VSI           |
| $L_{boost}$    | indutor do conversor <i>boost</i>                    |
| $L_{eqcom}$    | indutância equivalente de modo comum                 |
| $L_f$          | indutor <i>buck-boost</i> do TSTS-ZSI                |
| $L_{z1}$       | indutor 1 da malha Z do ZSI                          |
| $L_{z2}$       | indutor 2 da malha Z do ZSI                          |
| $m$            | índice de modulação                                  |
| $p_{Cchave}$   | perdas por condução no IGBT                          |
| $p_{Cdiode}$   | perdas por condução no diodo                         |
| $p_{CTchaves}$ | perdas totais por condução nos IGBTs em um inversor  |
| $p_{CTdiodos}$ | perdas totais por condução nos diodos em um inversor |
| $p_{CT}$       | perdas totais por condução em um inversor            |
| $p_C$          | perda por condução em um dispositivo semicondutor    |
| $P_{load}$     | Potência na carga                                    |
| $P_{offT}$     | perdas totais de bloqueio em um inversor             |
| $P_{off}$      | perdas de bloqueio para um dispositivo semicondutor  |

|             |   |
|-------------|---|
| $P_{onT}$   | perdas totais na entrada em condução em um inversor                   |
| $P_{on}$    | perdas na entrada em condução para um dispositivo semicondutor        |
| $P_{rrT}$   | perdas totais por recuperação reversa em um inversor                  |
| $P_{rr}$    | perdas no diodo por recuperação reversa                               |
| $P_{sw}$    | perdas totais por chaveamento nos semicondutores                      |
| $R_{CE}$    | resistência coletor-emissor em um IGBT                                |
| $R_D$       | resistência direta do diodo   |
| $R_g$       | resistência de terra  |
| $R_{load}$  | carga resistiva   |
| $S_{1z}$    | chave 1 do <i>semi</i> -ZSI   |
| $S_1$       | chave 1 do TSTS-ZSI   |
| $S_{2z}$    | chave 2 do <i>semi</i> -ZSI   |
| $S_2$       | chave 2 do TSTS-ZSI   |
| $S_3$       | chave 3 do TSTS-ZSI   |
| $S_{boost}$ | chave do conversor <i>boost</i>                                       |
| $S_{j1}$    | chave superior do inversor conectada à fase $j$                       |
| $S_{j2}$    | chave inferior do inversor conectada à fase $j$                       |
| $T_j$       | temperatura de junção no semicondutor                                 |
| $t_{off}$   | tempo em que a chave permanece desligada em um período de chaveamento |
| $t_{on}$    | tempo em que a chave permanece ligada em um período de chaveamento    |
| $T_{ri}$    | onda portadora triangular   |
| $t_{st}$    | tempo de aplicação do estado de curto-circuito                        |
| $T_s$       | período de chaveamento  |
| $t_v$       | tempo de aplicação dos estados ativos e nulos                         |
| $V_{boost}$ | tensão de saída do conversor <i>boost</i>                             |
| $v_{CE}$    | tensão coletor-emissor  |

|              |   |
|--------------|---|
| $V_{cmN}$    | tensão de modo-comum relativa ao ponto N do inversor  |
| $V_{cmP}$    | tensão de modo-comum relativa ao ponto P do inversor  |
| $v_C$        | tensão nos capacitores da malha Z do ZSI  |
| $v_{D0}$     | tensão polarização direta do diodo  |
| $v_{D1}$     | tensão no diodo do ZSI  |
| $V_{dm}$     | tensão de modo-diferencial  |
| $v_D$        | tensão de condução do diodo   |
| $v_{GE}$     | tensão gatilho-emissor  |
| $v_{GTh}$    | limite da tensão gatilho-emissor  |
| $V_{in}$     | tensão de entrada   |
| $V_{in}$     | tensão do arranjo fotovoltaico  |
| $v_L$        | tensão nos indutores da malha Z do ZSI  |
| $V_{mpp}$    | tensão no ponto de máxima potência  |
| $v_{Ng}$     | tensão do ponto N à terra   |
| $v_o$        | tensão de saída do TSTS-ZSI   |
| $V_{rede}$   | tensão da rede  |
| $v_{ref}$    | tensão de referencia senoidal   |
| $V_r$        | tensão reversa aplicada ao diodo  |
| $V_{S_1}$    | tensão na chave $S_1$ do TSTS-ZSI   |
| $V_{S_2}$    | tensão na chave $S_2$ do TSTS-ZSI   |
| $V_{S_3}$    | tensão na chave $S_3$ do TSTS-ZSI   |
| $v_{stN}$    | tensão contínua com valor igual ou menor que o valor do pico negativo das tensões de referência |
| $v_{stP}$    | tensão contínua com valor igual ou maior que o valor do pico positivo das tensões de referência |
| $V_{stress}$ | estresse de tensão nas chaves   |
| $V_s$        | amplitude da tensão na carga  |

|                     |  |
|---------------------|--|
| $V_{uN}$            | tensão entre os pontos $u$ e N do inversor   |
| $V_{uP}$            | tensão entre os pontos $u$ e P do inversor   |
| $V_{uv}$            | tensão entre os pontos $u$ e $v$ do inversor   |
| $V_{uv}$            | tensão entre os pontos $u$ e $v$ do inversor   |
| $V_{vN}$            | tensão entre os pontos $v$ e N do inversor   |
| $V_{vP}$            | tensão entre os pontos $v$ e P do inversor   |
| $V_{XY-u}$          | tensão entre os pontos $X$ e $Y$ com a tensão entre os pontos $X$ e $u$ curto-circuitada |
| $V_{XY-v}$          | tensão entre os pontos $X$ e $Y$ com a tensão entre os pontos $X$ e $v$ curto-circuitada |
| $V_{XY_{inversor}}$ | tensão equivalente entre os pontos $X$ e $Y$ com a tensão da rede curto-circuitada       |
| $V_{XY_{rede}}$     | tensão equivalente entre os pontos $X$ e $Y$ com a saída do inversor curto-circuitada    |
| $v_{zi}$            | tensão na entrada da malha Z do ZSI  |
| $v_{zo}$            | tensão de saída da malha Z do ZSI  |

# Sumário

|       |   |    |
|-------|---|----|
| 1     | INTRODUÇÃO . . . . .  | 22 |
| 1.1   | Perspectiva da Energia Solar no Brasil e no Mundo . . . . .                       | 22 |
| 1.2   | Classificação dos Sistemas Fotovoltaicos . . . . .                                | 26 |
| 1.3   | Sistemas Fotovoltaicos Monofásicos sem Transformador . . . . .                    | 30 |
| 1.4   | Conversores de Um e de Dois Estágios . . . . .                                    | 33 |
| 1.5   | Objetivos da Dissertação . . . . .  | 35 |
| 1.6   | Organização Textual . . . . .   | 35 |
| 2     | INVERSORES COM ELEVAÇÃO DE TENSÃO BASEADOS<br>NO VSI MONOFÁSICO . . . . .         | 37 |
| 2.1   | Conversor de Dois Estágios: Conversor <i>Boost</i> + VSI . . . . .                | 37 |
| 2.1.1 | Conversor boost . . . . .   | 38 |
| 2.1.2 | VSI monofásico em ponte completa . . . . .  | 39 |
| 2.1.3 | Modelo de modo comum do VSI monofásico . . . . .                                  | 41 |
| 2.2   | Estratégias de PWM para VSI Monofásico do Conversor de<br>Dois Estágios . . . . . | 45 |
| 2.2.1 | PWM bipolar . . . . .   | 45 |
| 2.2.2 | PWM unipolar contínuo . . . . .   | 46 |
| 2.2.3 | PWM unipolar descontínuo . . . . .  | 48 |
| 2.2.4 | PWM híbrido . . . . .   | 52 |
| 2.3   | ZSI Monofásico . . . . .  | 56 |
| 2.3.1 | Princípio de funcionamento . . . . .  | 57 |
| 2.3.2 | Modelo de modo comum do ZSI . . . . .   | 60 |
| 2.3.3 | Técnica de PWM boost simples para o ZSI monofásico . . . . .                      | 63 |
| 2.3.4 | ZSI monofásico com diodo adicional . . . . .                                      | 66 |
| 2.4   | Conclusões . . . . .  | 71 |
| 3     | INVERSORES FONTE Z MONOFÁSICOS DE TRÊS<br>CHAVES E TRÊS ESTADOS . . . . .         | 72 |
| 3.1   | Família de Inversores Fonte Z de Três Chaves e Três Estados . . . . .             | 72 |
| 3.2   | Princípio de Funcionamento do TSTS-ZSI Tipo <i>Buck-Boost</i> . . . . .           | 81 |
| 3.3   | Projeto e Simulação do TSTS-ZSI Tipo <i>Buck-Boost</i> . . . . .                  | 86 |
| 3.4   | Conclusões . . . . .  | 91 |
| 4     | ESTIMATIVA DE PERDAS E COMPARAÇÃO DE RENDI-<br>MENTO DAS TOPOLOGIAS . . . . .     | 94 |

|         |  |     |
|---------|--|-----|
| 4.1     | Perdas em Dispositivos Semicondutores . . . . .              | 94  |
| 4.1.1   | Perdas por chaveamento . . . . .                             | 94  |
| 4.1.1.1 | Perdas na entrada em condução . . . . .                      | 94  |
| 4.1.1.2 | Perdas no bloqueio . . . . .                                 | 95  |
| 4.1.1.3 | Perdas por recuperação reversa no diodo . . . . .            | 95  |
| 4.1.2   | Perdas por condução . . . . .                                | 96  |
| 4.2     | Método para Estimar Perdas nos Inversores . . . . .          | 97  |
| 4.3     | Figuras de Mérito para Comparação dos Inversores . . . . .   | 100 |
| 4.3.1   | Perdas por condução . . . . .                                | 100 |
| 4.3.2   | Perdas por chaveamento . . . . .                             | 102 |
| 4.4     | Comparativo de Eficiência das Topologias Estudadas . . . . . | 103 |
| 4.5     | Conclusões . . . . .   | 110 |
| 5       | CONCLUSÕES E SUGESTÕES PARA TRABALHOS FUTU-<br>ROS . . . . . | 111 |
| 5.1     | Trabalhos Futuros . . . . .                                  | 112 |
|         | REFERÊNCIAS . . . . .  | 113 |

# 1 Introdução

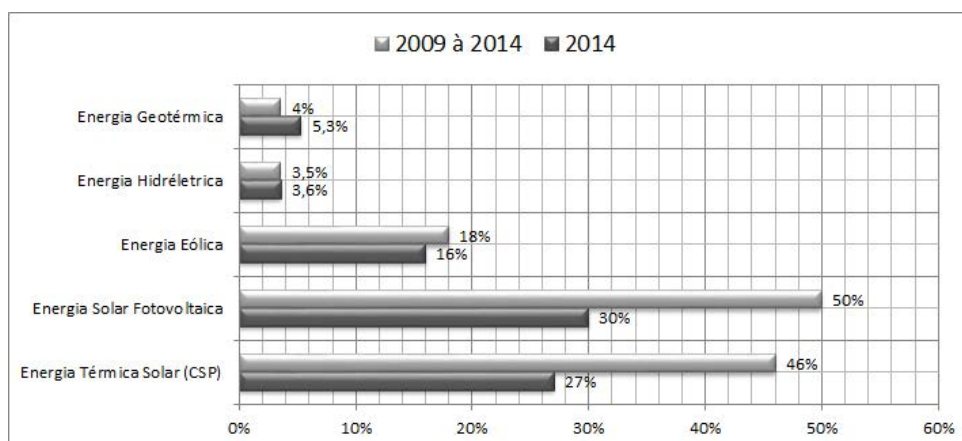
## 1.1 Perspectiva da Energia Solar no Brasil e no Mundo

A crescente demanda por fontes renováveis de energia seja por motivos econômicos ou ecológicos, bem como a intensificação de programas de incentivos para fontes alternativas de energia em diversos países e as crescentes pesquisas tecnológicas na área vêm fazendo com que a geração solar fotovoltaica se torne cada vez mais atrativa para a geração de energia. A energia solar fotovoltaica é uma importante opção tecnológica na diversificação das matrizes energéticas e na transição para um fornecimento de energia com aumento da participação de fontes renováveis em nível global.

No período 2009-2014, a capacidade instalada das fontes renováveis cresceram rapidamente, com as maiores taxas de crescimento do setor energético mundial. A capacidade total da geração solar fotovoltaica cresceu a uma taxa média de 50% ao ano, a termo solar cresceu a 46% ao ano e a eólica a 18%. Hidrelétricas e energia geotérmica são tecnologias mais maduras e suas taxas de crescimento foram mais modestas, na faixa de 3-5% por ano (Figura 1) (REN21, 2015).

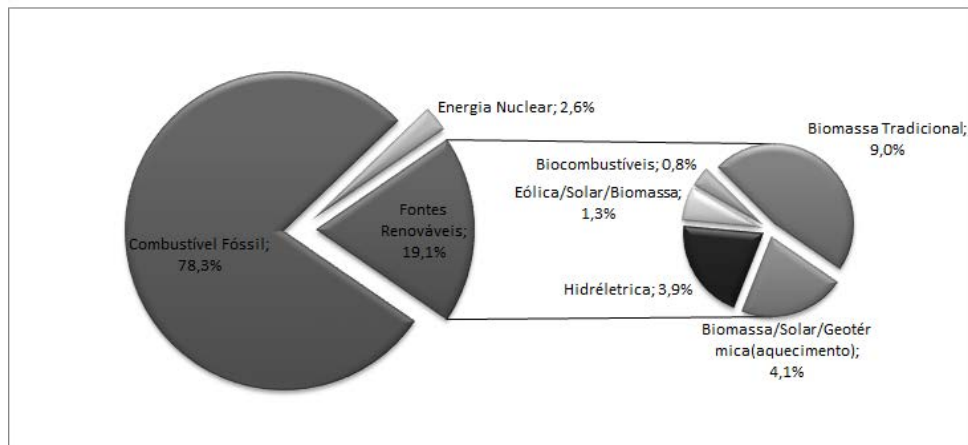
A contribuição das energias renováveis modernas, como proporção do consumo global de energia em 2013, foi a seguinte: energia hidrelétrica 3,9%; outras fontes de energia renováveis compostas, que incluem solar fotovoltaica e eólica, foi de 1,3%; energia térmica (biomassa, geotérmica e aquecimento solar) foi responsável por aproximadamente 4,1%; e biocombustíveis para o transporte, cerca de 0,8% (Figura 2).

Figura 1 – Taxas médias de crescimento anual da capacidade de produção de energia renovável e biocombustíveis.



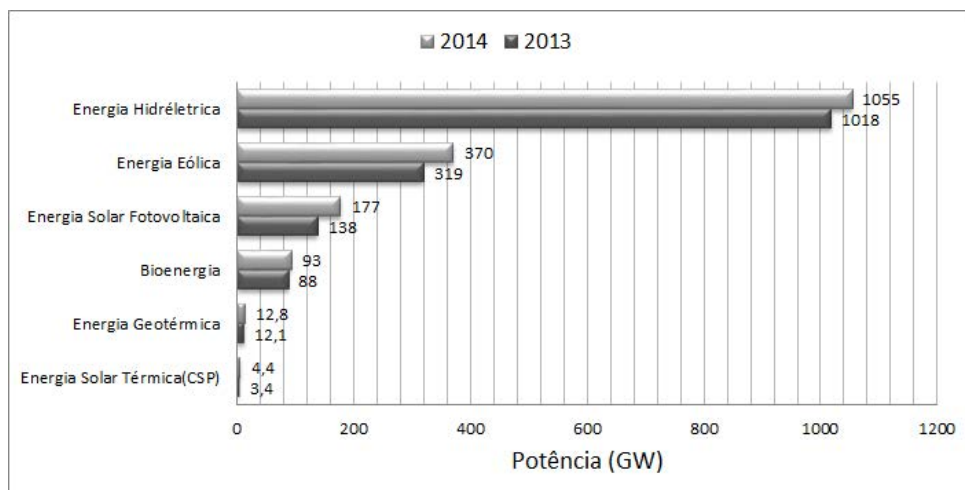
Fonte: adaptado de (REN21, 2015).

Figura 2 – Contribuição das fontes de energia para o consumo global em 2013.



Fonte: adaptado de (REN21, 2015).

Figura 3 – Capacidade mundial instalada de energia das fontes renováveis, 2013-2014.



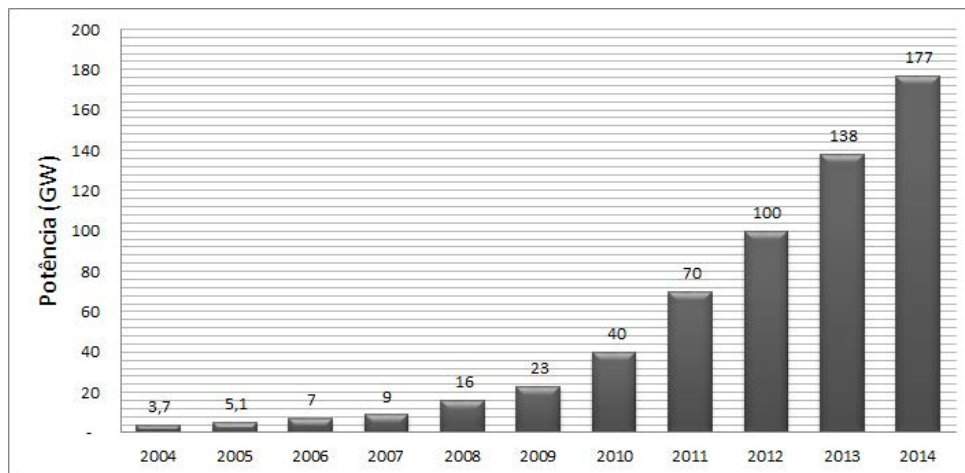
Fonte: adaptado de (REN21, 2015).

A capacidade global instalada para o setor de energia renovável chegou a 1.712 GW em 2014, um aumento de 8,5% em relação a 2013. A geração hidráulica subiu 3,6%, para aproximadamente 1.055 GW, enquanto outras fontes renováveis cresceram coletivamente em torno de 18%, a um número estimado de 660 GW. No que diz respeito a energia solar fotovoltaica, foram adicionados 40 GW em 2014 atingindo o patamar de 177 GW de potência instalada mundialmente (REN21, 2015). Na Figura 3, é mostrada a capacidade de produção mundial de energia das fontes renováveis e, na Figura 4, é mostrado o crescimento da potência mundial instalada da geração solar fotovoltaica ao longo dos anos.

Diante dos fatos apresentados, percebe-se que a geração solar fotovoltaica tem sido a forma de geração com crescimento mais rápido do setor energético mundial, com aumento



Figura 4 – Evolução da capacidade de produção mundial de energia solar fotovoltaica, 2004-2014.

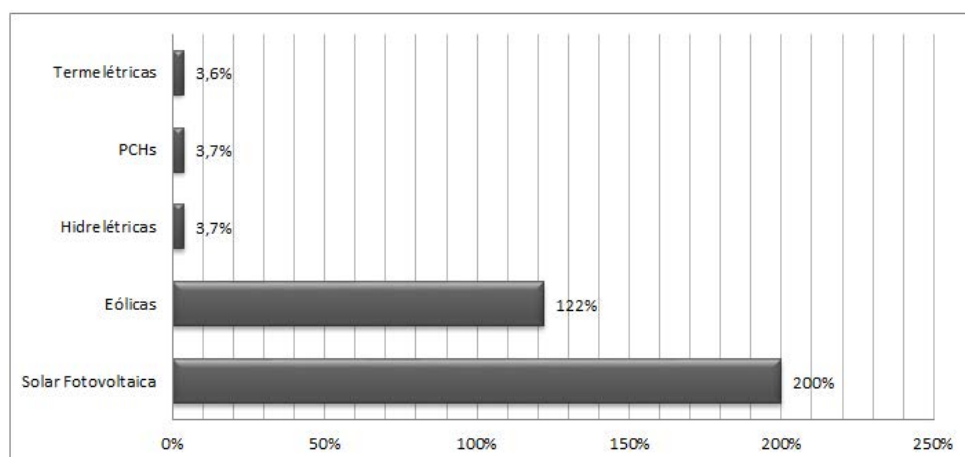


Fonte: adaptado de (REN21, 2015).

de 53 vezes de sua capacidade de produção global entre o início de 2004 e o final de 2013. A última década assistiu a uma queda significativa nos custos das fotovoltaicas, devido aos avanços tecnológicos, a crescente escala de produção industrial e a melhoria da eficiência de células solares e módulos fotovoltaicos. Os preços dos módulos solares fotovoltaicos caíram consideravelmente ao longo das últimas duas décadas, chegando a cair 60% entre 2011-2012 (REN21, 2015).

No Brasil, de acordo com dados de (EPE, 2015) da Empresa de Pesquisa Energética - EPE, observa-se que a taxa de crescimento anual de sistemas de geração solar fotovoltaica foi de

Figura 5 – Taxas de crescimento da capacidade instalada de geração elétrica no Brasil entre os anos 2013 e 2014.



Fonte: adaptado de (EPE, 2015).

200%, alcançando uma capacidade instalada de 15 MW e superando as taxas de crescimento da energia eólica (122%) e das demais fontes geradoras. Na Figura 5, são apresentadas as taxas de crescimento da capacidade instalada de geração elétrica no Brasil entre os anos 2013 e 2014.

Observando o considerável aumento do número de instalações de sistemas fotovoltaicos no país, o Instituto Nacional de Metrologia, Qualidade e Tecnologia (Inmetro) criou um grupo de trabalho para atuar nessa área. Este grupo estabeleceu requisitos para a etiquetagem dos componentes utilizados em sistemas fotovoltaicos, tais como módulos, inversores, controladores de carga e baterias, descritos no documento intitulado Requisitos de Avaliação da Conformidade para Sistemas e Equipamentos para Energia Fotovoltaica, Portaria Inmetro Nº 4/2011 (INMETRO, 2011). O Comitê Brasileiro de Eletricidade (COBEI, da ABNT - Associação Brasileira de Normas Técnicas) também criou um grupo técnico sobre sistema fotovoltaico que foi responsável pela elaboração de normas como a NBR 16149 Sistemas fotovoltaicos (FV) - Características da interface de conexão com a rede elétrica de distribuição (ABNT, 2013a), NBR 16150 Sistemas fotovoltaicos (FV) - Características da interface de conexão com a rede elétrica de distribuição e procedimento de ensaio de conformidade (ABNT, 2013b) e a NBR 16274 Sistemas fotovoltaicos conectados à rede - Requisitos mínimos para documentação, ensaios de comissionamento, inspeção e avaliação de desempenho (ABNT, 2014)(ABINEE, 2012).

A regulamentação para sistemas fotovoltaicos conectados à rede de distribuição, associados a unidades consumidoras, foi definida em 2012 pela ANEEL, a partir da publicação da Resolução Normativa nº 482/2012 (ANEEL, 2012), que trata da micro e minigeração distribuída. Em 2015, esta resolução foi substituída pela Resolução Normativa nº 687/2015 (ANEEL, 2015) que estabelece para microgeração valores de potências iguais ou inferiores a 75 kW e, para minigeração, valores superiores a 75 kW até 5 MW. A regulamentação prevê o sistema de compensação de energia elétrica, de acordo com o qual é feito um balanço entre a energia consumida e a energia gerada na unidade consumidora.

No que se refere à instalação de usinas fotovoltaicas no Brasil, a ANEEL, lançou em 2011, chamada para um Projeto Estratégico de Pesquisa e Desenvolvimento, denominado "Arranjos Técnicos e Comerciais para a Inserção da Geração Solar Fotovoltaica na Matriz Energética Brasileira". No escopo dessa chamada, foram selecionados 18 projetos de sistemas fotovoltaicos centralizados conectados à rede elétrica, com potências instaladas na faixa de 0,5 MWp e 3 MWp, resultando numa potência total instalada de cerca de 24 MWp. Em 2013, ocorreu o primeiro Leilão de Energia (A-3) cujos empreendimentos de geração fotovoltaica, com potência igual ou superior a 5 MW, foram habilitados pela EPE. O leilão foi destinado à compra de energia de novos empreendimentos de geração eólica, solar e termelétrica a biomassa ou gás natural em ciclo combinado. Entretanto, nenhum empreendimento fotovoltaico, nem de usinas térmicas a biomassa ou pequena central hidrelétrica (PCH), apresentou proposta contemplando valor abaixo do custo marginal de referência, de forma que todos os projetos contratados foram plantas eólicas. Na Tabela 1, é mostrada a capacidade de geração do Brasil de acordo com dados de

2016 obtidos no banco de informação de geração da ANEEL (ANEEL, 2016).

Tabela 1 – Capacidade de geração do Brasil em potência instalada.

| <b>Empreendimentos em Operação</b>  |                   |                                |               |
|-------------------------------------|-------------------|--------------------------------|---------------|
| <b>Tipo</b>                         | <b>Quantidade</b> | <b>Potência Instalada (kW)</b> | <b>%</b>      |
| Central Geradora Hidrelétrica       | 554               | 427.804                        | 0,30          |
| Central Geradora Eólica             | 354               | 8.592.590                      | 6,03          |
| Pequena Central Hidrelétrica        | 457               | 4.825.445                      | 3,39          |
| Central Geradora Solar Fotovoltaica | 38                | 22.933                         | 0,02          |
| Usina Hidrelétrica                  | 203               | 87.139.248                     | 61,13         |
| Usina Termelétrica                  | 2.885             | 39.535.230                     | 27,73         |
| Usina Termonuclear                  | 2                 | 1.990.000                      | 1,40          |
| <b>Total</b>                        | <b>4.493</b>      | <b>142.533.250</b>             | <b>100,00</b> |

Fonte: (ANEEL, 2016).

O índice de radiação solar do Brasil é um dos mais altos do mundo. Grande parte do território brasileiro está localizada relativamente próxima a linha do Equador, de forma que não se observam grandes variações de radiação solar durante o dia. Segundo o Atlas de Irradiação Solar no Brasil ((INPE, 2006)), os valores de irradiação solar global incidente em qualquer região do território brasileiro ( $1500\text{-}2500\text{ kWh}/\text{m}^2$ ) são superiores aos da maioria dos países da União Européia, incluindo a Alemanha ( $900\text{-}1250\text{ kWh}/\text{m}^2$ ) que possui uma capacidade de geração fotovoltaica instalada de 38 GW ((REN21, 2015)), enquanto o Brasil possui apenas 22 MW.

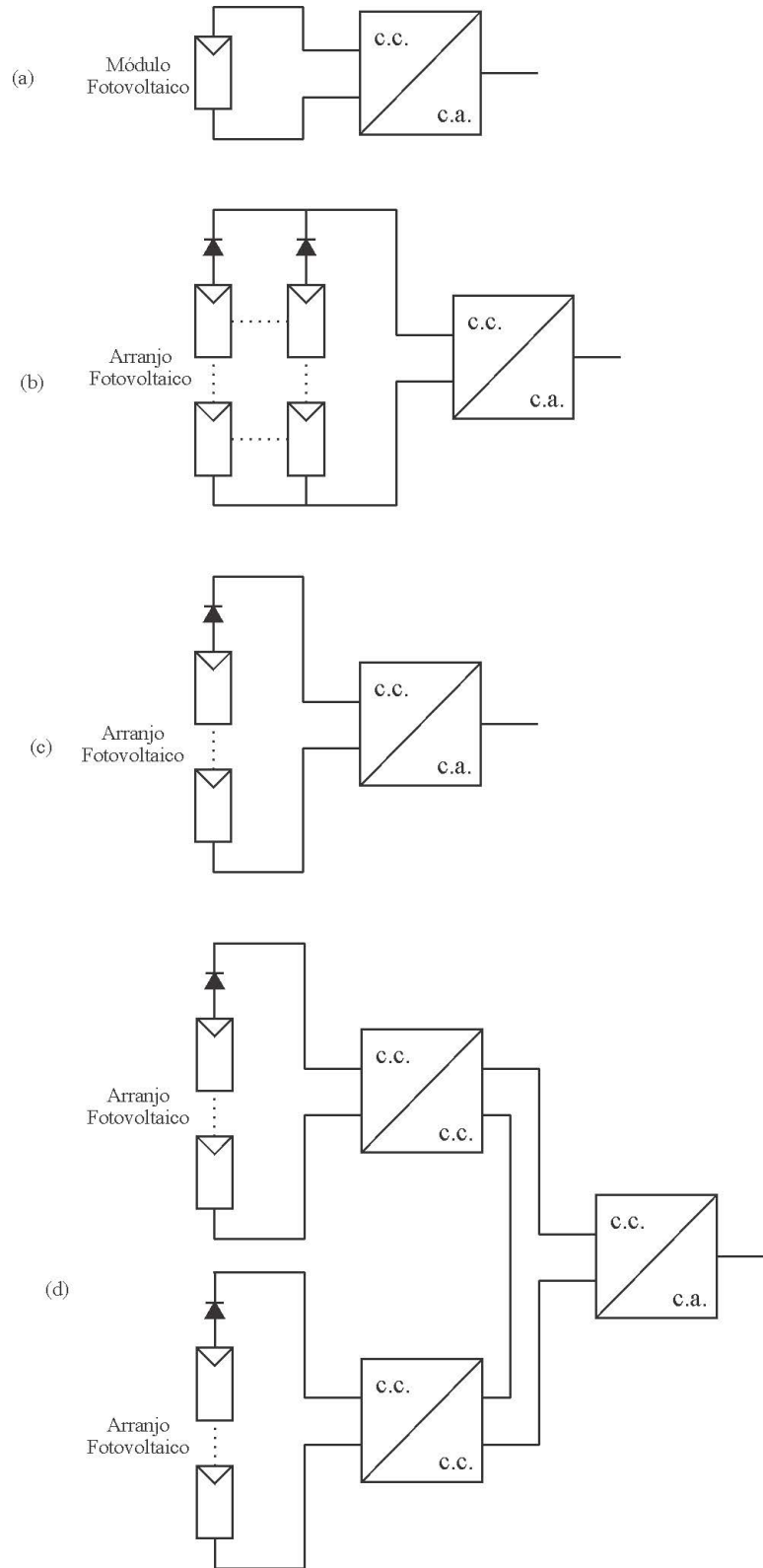
## 1.2 Classificação dos Sistemas Fotovoltaicos

Os sistemas fotovoltaicos possuem diferentes classificações de acordo com sua utilização, arranjo dos inversores ou módulos fotovoltaicos.

Os sistemas de geração solar fotovoltaica para conexão com a rede podem ser classificados de acordo com quatro configurações (ARAUJO; ZACHARIAS; MALLWITZ, 2010): inversor central, em série (*string*), multisérie (*multistring*) e módulo integrado. Essas configurações são apresentadas na Figura 6.

A configuração com o módulo integrado (Figura 6(a)) utiliza um inversor ligado diretamente a apenas um módulo fotovoltaico. Isso reduz o custo de cabeamento e instalação do sistema, uma vez que as conexões corrente contínua (c.c.) estão todas intrínsecas ao conversor eletrônico. A principal vantagem desta configuração é a utilização de um sistema de busca do ponto de máxima potência exclusivo para um único módulo, garantindo a extração máxima de energia sob quaisquer condições de irradiação. Contudo, o maior custo de produção em larga escala, devido ao maior número de componentes eletrônicos, e a menor eficiência dos

Figura 6 – Configurações de sistemas fotovoltaicos: (a) módulo integrado, (b) inversor central, (c) série (*string*) e (d) multissérie (*multistring*).



Fonte: próprio autor.

conversores quando comparados com inversores de maior potência são alguns dos principais fatores limitadores destes sistemas (MARANGONI, 2012).

A configuração com inversor central (Figura 6(b)), consiste na ligação de um grupo de módulos em série, visando obter um nível de tensão necessário para a conexão do sistema à rede, bem como a conexão de vários desses grupos em paralelo visando alcançar um nível alto de potência. Todos esses módulos são ligados a apenas um inversor responsável pela conversão da corrente contínua em corrente alternada (c.a.). Uma desvantagem desse sistema está justamente na associação de muitos módulos fotovoltaicos ao inversor, que resulta em algumas limitações como a necessidade de cabos de alta tensão entre os módulos e o inversor, perdas de potência devido a um seguimento do ponto de máxima potência centralizado e perdas devido à falhas dos módulos (OLIVEIRA, 2012). Essa configuração será a utilizada para aplicação com os inversores, pois permite um aumento na potência do arranjo através da ligação de módulos em paralelo e, com isso, permite uma melhor avaliação dos inversores uma vez que as topologias de inversores abordadas na dissertação visam diminuir a quantidade de ligação em painéis em série.

A configuração série (Figura 6(c)) é um exemplo de sistema não integrado, onde um único conjunto de módulos fotovoltaicos conectados em série (*string*) está ligado a um único inversor. Com isso, diminui-se a susceptibilidade quanto a problemas de sombreamento, desde que haja somente poucos módulos, assim como melhora o ajuste entre os módulos e o inversor com técnicas de *Maximum Power Point Tracking* (MPPT) individuais (OLIVEIRA, 2012).

A configuração multissérie (*multistring*) (Figura 6(d)) consiste em vários grupos de módulos ligados em série, onde cada grupo é conectado a um conversor c.c./c.c.. Estes conversores c.c./c.c. são, por sua vez, ligados a um único inversor. A principal característica dessa configuração é a existência de um único estágio c.c./c.a. para um grande número de grupos de módulos. Nesta topologia, têm-se as vantagens de técnicas de MPPT descentralizadas para um número menor de módulos.

Quanto a sua utilização os sistemas fotovoltaicos podem ser classificados como:

- Isolados;
- Híbridos;
- Conectados à rede.

Os sistemas isolados atuam desconectados da rede elétrica. Estes sistemas necessitam de algum tipo de armazenamento de energia, como baterias, por exemplo, visando à utilização da energia quando não há geração solar fotovoltaica.

Os sistemas híbridos são sistemas capazes de operar de forma isolada ou conectada à rede, compostos por diferentes fontes de geração de energia, tais como aerogeradores, geradores diesel ou geradores fotovoltaicos. São sistemas complexos, pois necessitam de algum tipo de

controle capaz de integrar vários geradores, de forma a aperfeiçoar sua operação para o usuário. Esta complexidade é, inclusive, sua principal desvantagem (CEPEL-CRESESB, 2014).

Sistemas conectados à rede são aqueles em que a energia produzida pelo sistema fotovoltaico é entregue diretamente a rede, não utilizando, assim, baterias. Os inversores utilizados nesse sistema devem satisfazer as exigências de qualidade e segurança para que a rede seja minimamente afetada.

Assim, o gerador fotovoltaico representa uma fonte complementar ao sistema elétrico ao qual ele está conectado caracterizando uma geração distribuída. Essa forma de instalação vem se tornando popular em diversos países europeus, no Japão, nos Estados Unidos e, mais recentemente, no Brasil. No Brasil, os sistemas fotovoltaicos que se enquadram como micro e minigeração são regulamentados pela Resolução Normativa ANEEL N° 687/2015 na qual são estabelecidas as condições para o acesso desses sistemas à rede de distribuição de energia elétrica. Esses sistemas são definidos da seguinte forma:

- Microgeração distribuída: central geradora de energia elétrica, com potência instalada menor ou igual a 75 kW e que utilize fontes com base em energia hidráulica, solar, eólica, biomassa ou cogeração qualificada, conforme regulamentação da ANEEL, conectada na rede de distribuição por meio de instalações de unidades consumidoras;
- Minigeração distribuída: central geradora de energia elétrica, com potência instalada superior a 75 kW e menor ou igual a 3 MW para fontes com base em energia hidráulica ou menor ou igual a 5 MW para fontes com base em energia solar, eólica, biomassa ou cogeração qualificada, conforme regulamentação da ANEEL, conectada na rede de distribuição por meio de instalações de unidades consumidoras;
- Sistema de compensação de energia elétrica: sistema no qual a energia ativa injetada por unidade consumidora com microgeração distribuída ou minigeração distribuída é cedida, por meio de empréstimo gratuito, à distribuidora local e posteriormente compensada com o consumo de energia elétrica ativa dessa mesma unidade consumidora ou de outra unidade consumidora de mesma titularidade da unidade consumidora onde os créditos foram gerados (ANEEL, 2012).

Para os sistemas de geração solar fotovoltaica monofásicos, que possuem reduzida potência nominal e um número pequeno de módulos fotovoltaicos, o principal desafio é desenvolver um conversor que possa amplificar as reduzidas tensões dos módulos fotovoltaicos para um nível adequado à conexão com a rede elétrica, com alta eficiência, baixo custo e volume. Com isso, torna-se interessante a utilização de sistemas com menos estágios de conversão e sem o uso de transformadores. Considerações desses sistemas serão abordadas a seguir.

### 1.3 Sistemas Fotovoltaicos Monofásicos sem Transformador

Para qualquer tipo de sistemas fotovoltaicos, sempre é necessária a utilização de um inversor para converter a corrente c.c. produzida pelos módulos fotovoltaicos em corrente c.a., visando à devida alimentação de uma carga ou à conexão a rede. Em conjunto com o inversor, muitas topologias utilizam um transformador com o intuito de reduzir o número de módulos fotovoltaicos conectados em série e elevar a tensão c.c. a um nível suficiente para alimentação de uma carga ou para entrega de energia à rede elétrica.

A utilização do transformador proporciona, além do aumento do nível de tensão, uma isolação galvânica entre o sistema fotovoltaico e a rede ou a carga a qual ele está conectado. Essa isolação galvânica é, por questões de segurança, fortemente recomendada para sistemas conectados à rede elétrica, mas sua presença depende muito da legislação de cada país (KEREKES; TEODORESCU; LISERRE, 2012)(KEREKES, 2009).

A isolação galvânica pode ser obtida com a utilização de um transformador de baixa frequência (na frequência da rede), sendo instalado entre o inversor e a rede elétrica, ou com a utilização de um transformador de alta frequência, sendo este parte do inversor. Ambas as soluções oferecem a segurança e a vantagem da isolação galvânica, mas a eficiência do sistema cai consideravelmente, devido às perdas dos componentes extras utilizados, além do aumento de volume, peso e custo para o caso do transformador de baixa frequência e aumento de custo e complexidade para o caso do transformador de alta frequência (BRADASCHIA, 2012).

Sistemas fotovoltaicos sem transformador apresentam menor custo, tamanho, peso e complexidade e sua eficiência total pode aumentar de 1% a 2% (LOPES et al., 2007)(KEREKES et al., 2011). No entanto, devido à ausência da isolação galvânica, esses sistemas apresentam risco de choque elétrico através do contato com as partes metálicas do módulo solar, bem como interferências eletromagnéticas causadas por flutuações de tensão na carcaça (BRADASCHIA, 2012)(FERRAZ, 2012). Por esses, motivos alguns países exigem o aterramento das partes metálicas dos módulos fotovoltaicos visando atender os regulamentos e normas de segurança, tal como no Brasil é exigido pela NBR 5410 (ABNT, 2004) e NBR 14039 (ABNT, 2005). Na Figura 7 é mostrada a seção transversal de um módulo fotovoltaico com a carcaça aterrada e as capacitâncias parasitas representadas.

As capacitâncias parasitas surgem devido a configurações intrínsecas do módulo fotovoltaico e precisam ser consideradas nas topologias sem transformador (LOPES et al., 2007). Elas podem ocorrer entre as células fotovoltaicas e a carcaça metálica e entre as células fotovoltaicas e as superfícies condutoras do módulo. No caso em que os módulos não aterrados, podem surgir também capacitâncias parasitas entre a carcaça e o solo e entre as superfícies condutoras e o solo devido à indução de tensões.

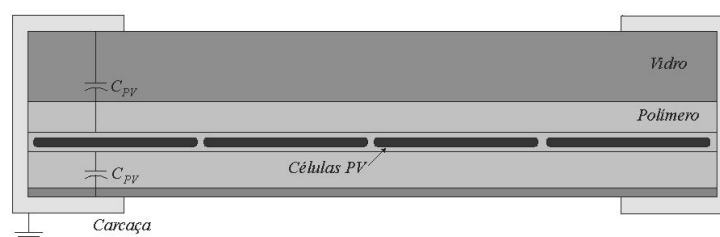
Os valores das capacitâncias parasitas dependem da área das superfícies e da carcaça do módulo fotovoltaico, da distância entre as células fotovoltaicas e a carcaça, da distância

entre a carcaça e o solo, das condições atmosféricas, da poeira e umidade nos módulos, que pode aumentar a condutividade elétrica da superfície dos mesmos (KEREKES; TEODORESCU; LISERRE, 2012)(FERRAZ, 2012). A capacitância parasita entre a carcaça metálica e a terra assume valores bem menores que as capacitâncias entre as células e a carcaça, pois a distância entre o módulo e a terra é bem maior que a distância entre as células e a carcaça. Nos casos em que os sistemas fotovoltaicos sem transformador não são devidamente aterrados, tendo em vista que as capacitâncias parasitas que surgem no arranjo fotovoltaico estão em série, a capacitância que prevalecerá será a capacitância de menor valor, ou seja, entre a carcaça e a terra.

Nos estudos realizados em (MYRZIK; CALAIS, 2003) e (SCHMIDT; BURGER; SIEDLE, 2003), foram encontrados valores médios de capacitância parasita em módulos de silício cristalino entre  $50 \text{ nF}$  e  $150 \text{ nF}$  para cada  $kW$ . Para módulos de filmes finos o valor da capacitância parasita pode chegar a  $1 \mu\text{F}/kWp$ . Com base nos resultados das medições realizadas em (KEREKES, 2009), o autor mostra que as condições atmosféricas e a presença de umidade afetam significativamente o valor da capacitância parasita, apresentando, quando a superfície do módulo fotovoltaico está coberto por água, um aumento de 10 vezes ou mais comparado ao valor medido com a superfície do módulo sem umidade ou poeira. Para simular um gerador fotovoltaico construído com módulos de silício cristalino, o autor considerou uma capacitância parasita de  $100 \text{ nF}/kW$ .

Para avaliar o desempenho global de um sistema fotovoltaico sem transformador, além da qualidade da corrente (Distorção Harmônica Total - DHT) e eficiência do sistema, a corrente de fuga ou corrente de modo comum tem de ser considerada. Quando não é utilizado transformador, existe uma conexão elétrica entre a rede elétrica e os painéis fotovoltaicos. Portanto, a corrente de modo comum injetada no solo é limitada apenas pela impedância de modo comum do conversor, pela capacitância parasita entre o gerador fotovoltaico e o solo e pela impedância de terra. Consequentemente, quando o inversor gera uma tensão de modo comum variável em alta frequência, altas correntes de fuga podem aparecer entre os painéis fotovoltaicos e o solo. Para evitar estas correntes de fuga que fluem para a terra, é necessário usar topologias de conversores bem como técnicas de modulação apropriadas que não gerem variação na tensão de modo comum (GUBIA et al., 2007).

Figura 7 – Seção transversal de um módulo fotovoltaico com a carcaça aterrada.



Fonte: próprio autor.



Atualmente apenas as normas DIN VDE V 0126-1-1 (DIN, 2006) e IEC 62109-2 (IEC, 2011) especificam limites para os valores de corrente residual em sistemas fotovoltaicos aterrados e sem transformador, onde a corrente residual é a soma algébrica dos valores instantâneos das correntes que circulam pelos condutores vivos do circuito e o neutro, expresso em valor eficaz. A corrente diferencial corresponde a corrente de fuga para a terra, devido a tensão de modo comum ou a uma falta, porém é mais efetivo para a proteção medir a corrente diferencial através de um transformador de corrente diferencial.

De acordo com a norma IEC 62109-2 (DIN, 2006), três tipos de correntes devem ser monitoradas em sistemas fotovoltaicos sem transformador (BRADASCHIA, 2012)(KEREKES, 2009):

1. Correntes de falta à terra, causadas pela falha na isolação em algum elemento do circuito;
2. Correntes de falta causadas pela falta em uma ou mais fases;
3. Correntes de fuga circulantes pela terra, causadas pelas flutuações de tensão nas capacitâncias parasitas do sistema fotovoltaicos.

Os dispositivos que realizam monitoramentos e/ou seccionamentos dessas correntes, são definidos como (KUMAR; EICHNER, 2013):

- **RCD** - *Residual Current Device*: dispositivo de seccionamento mecânico ou associação de dispositivos destinada a provocar a abertura de contatos quando a corrente diferencial residual atinge um valor dado em condições especificadas (IEC 60755 (IEC, 2008)).
- **RCMU** - *Residual Current Monitoring Unit*: dispositivo que monitora a corrente de fuga em uma instalação elétrica e ativa um alarme ou aciona um dispositivo de seccionamento quando essa corrente excede um determinado valor de operação. (IEC 62020 (IEC, 2003)).

A norma IEC 60755 (IEC, 2008) especifica três tipos diferentes de RCDs, definidos por sua capacidade de detectar, seccionar e suportar diferentes tipos de corrente (KUMAR; EICHNER, 2013):

- Tipo AC - sensível à corrente residual alternada senoidal (c.a.);
- Tipo A - sensível à corrente residual alternada senoidal (c.a.) ou à corrente contínua pulsada (c.c.);
- Tipo B - sensível à corrente residual c.a., pulsada c.c. e c.c. com pouca variação.

Quanto à desconexão do sistema acionada pelo RCMU, as normas estabelecem que deve ocorrer num tempo máximo de 300 ms, caso a corrente residual tenha valor eficaz maior que 300

mA. Essa desconexão deve ocorrer também caso haja uma mudança brusca na corrente residual de acordo com os valores mostrados na Tabela 2.

Tabela 2 – Tempos de seccionamento para variações súbitas na corrente residual.

| Varição Súbita da Corrente Residual (mA eficaz) | Tempo Máximo de Seccionamento (ms) |
|---|------------------------------------|
| 30  | 300                                |
| 60  | 150                                |
| 150   | 40                                 |

Fonte: (DIN, 2006).

Os RCMUs são tipicamente integrados ao inversor (KUMAR; EICHNER, 2013) e detectam tanto correntes de fuga c.a. como c.c. e, no caso de uma falta, acionam uma desconexão com o auxílio de relés de saída do inversor. É importante ressaltar que o RCMU não é um dispositivo de proteção de corrente residual (RCD) e, portanto, também não é um disjuntor diferencial residual c.a./c.c.. Ele também não substitui quaisquer RCDs a serem instalados no lado c.a. do inversor (DAVIDS; GRÜNEBAST, 2013).

O relatório técnico do fabricante SMA (SMA, 2014) recomenda evitar a circulação de uma corrente de fuga, devido à tensão de modo comum, maior que 50 mA eficaz pela capacitância parasita, pois uma corrente acima desse valor pode causar o acionamento indevido da RCMU. A RCMU pode interpretar as flutuações aleatórias de alta frequência da corrente de fuga como uma variação brusca da corrente diferencial maior do que 30 mA, causando a desconexão indevida do sistema fotovoltaico com a rede.

## 1.4 Conversores de Um e de Dois Estágios

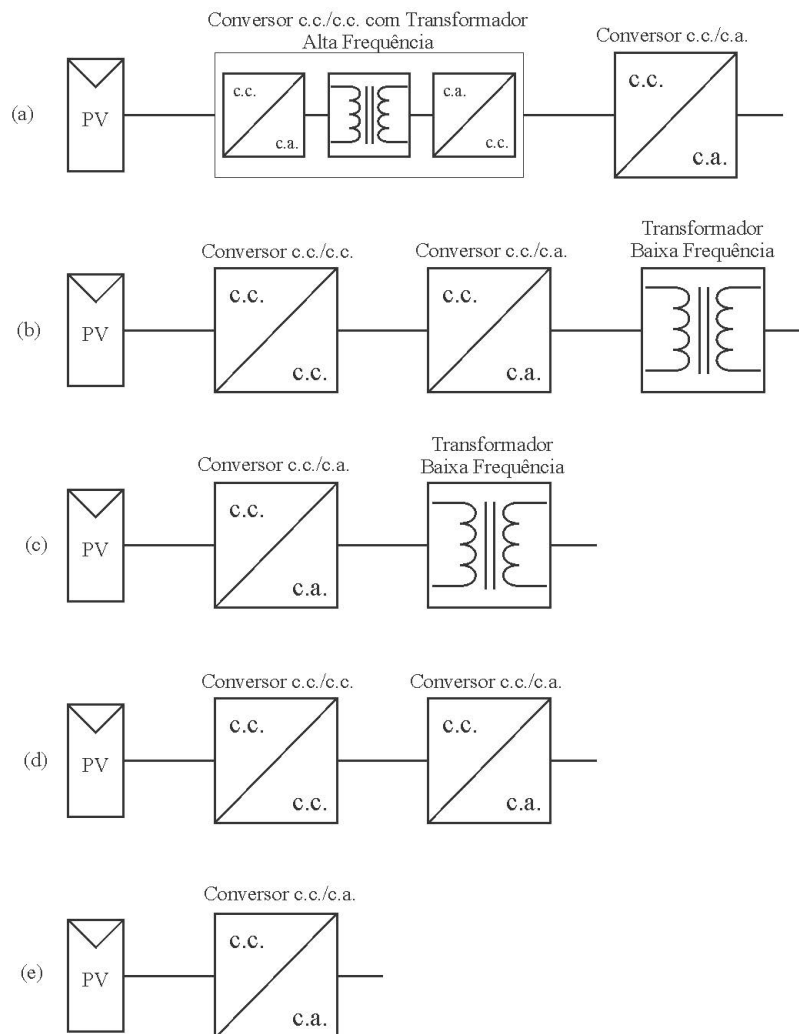
Um sistema fotovoltaico pode ser conectado à rede elétrica ou à carga através de um ou mais estágios de conversão. Os módulos fotovoltaicos são controlados para operar no seu ponto de máxima potência (*Maximum Power Point - MPP*). Tendo em vista que esse ponto ocorre em uma determinada tensão ( $V_{MPP}$ ) e que essa tensão é geralmente muito menor que a tensão do barramento c.c. necessária para a devida conexão do sistema à carga ou à rede, será preciso uma interligação de vários módulos fotovoltaicos em série para obter a tensão desejada no barramento c.c..

A utilização de muitos módulos fotovoltaicos conectados em série não é interessante, pois, aumenta a chance de ocorrer uma falha em um dos módulos ou em suas conexões, abrindo caminho para a circulação de corrente c.c. e causando, assim, a saída completa do sistema. Outro motivo seria o aumento da chance de sombreamento de um ou mais módulos. Neste caso, os módulos sombreados teriam uma irradiância bem menor que os demais, fazendo com que as correntes de curto-circuito desses módulos sombreados ficassem menores que a corrente de todo o arranjo. Assim os módulos de passagem seriam naturalmente desativados pelos diodos de

passagem (*bypass*), reduzindo substancialmente a tensão c.c. gerada podendo chegar no ponto de não ser suficiente para a conexão com a rede elétrica, causando a saída completa do sistema.

Dois estágios de conversão podem ser utilizados com o intuito de reduzir o número de módulos de um arranjo fotovoltaico e de elevar a tensão no barramento c.c., evitando os problemas mencionados anteriormente. Geralmente, é utilizado um conversor c.c./c.c. *boost* para a elevação de tensão no barramento c.c. e um inversor fonte de tensão (*Voltage Source Inverter - VSI*) para a conversão c.c./c.a. e, conseqüentemente, a conexão do sistema à rede. O conversor c.c./c.c. é controlado para buscar o ponto de máxima potência do arranjo fotovoltaico e garantir a tensão mínima no barramento c.c.. O inversor é controlado para fornecer uma tensão senoidal a uma carga isolada ou para fornecer uma corrente senoidal quando conectado à rede.

Figura 8 – Configurações de sistemas fotovoltaicos: (a) dois estágios com transformador de alta frequência intermediário, (b) dois estágios com transformador de baixa frequência, (c) um estágio com transformador de baixa frequência, (d) dois estágios sem transformador e (e) um estágio sem transformador.



Fonte: próprio autor.

Visando redução de custo, perdas e tamanho dos inversores, diversas topologias que não utilizam transformador vêm sendo apresentadas. Devido a não existência da isolamento galvânica por causa da ausência do transformador, essas topologias são pensadas de forma a manter a tensão de modo comum constante e, conseqüentemente, reduzir as correntes de fuga à terra, como descrito na seção anterior.

Na Figura 8, são mostrados os esquemas simplificados de configurações de sistemas fotovoltaicos, sendo: (a) dois estágios com transformador de alta frequência intermediário, (b) dois estágios com transformador de baixa frequência, (c) um estágio com transformador de baixa frequência, ((d) dois estágios sem transformador e (e) um estágio sem transformador.

Nas configurações com mais de um estágio, o primeiro estágio é um conversor c.c./c.c., que pode ser responsável pelo MPPT e pela adequação da tensão fornecida pelo gerador fotovoltaico, para um nível apropriado à operação do conversor c.c./c.a.. O inversor, por sua vez, é responsável por injetar corrente alternada na rede elétrica. Nas configurações com transformador, o mesmo é responsável pela isolamento galvânica entre o arranjo fotovoltaico e a rede ou a carga. O transformador pode ser utilizado também para adequação dos níveis de tensão do gerador fotovoltaicos para valores que possibilitem a injeção de corrente na rede elétrica.

## 1.5 Objetivos da Dissertação

Este trabalho tem como objetivo o estudo comparativo de topologias de conversores monofásicos aplicados à sistemas fotovoltaicos sem transformador. As principais contribuições desse trabalho são:

- Revisão bibliográfica de topologias com ação *boost* para aplicação em sistemas fotovoltaicos monofásicos sem transformador;
- Adaptação do inversor fonte Z (*Z-Source Inverter* - ZSI) com diodo adicional (ZSI-D) para sistemas monofásicos, bem como a análise de sua aplicação em sistemas fotovoltaicos sem transformador;
- Estudo do inversor monofásico de três chaves e três estados (*Three-Switch Three-State Z-Source Inverter* - TSTS-ZSI) baseado no inversor fonte Z, bem como análise do seu princípio de funcionamento e eficiência para aplicação em sistemas fotovoltaicos sem transformador;
- Comparativo de rendimento das topologias abordadas.

## 1.6 Organização Textual

Este trabalho é dividido nos seguintes capítulos:

- **Capítulo 2** - São abordados um conversor monofásico de dois estágios composto de conversor *boost* mais um VSI convencional e um inversor fonte Z monofásico, bem como suas características, princípios de funcionamento, técnicas de modulação e dimensionamento de componentes, de acordo com as exigências para aplicação em sistemas fotovoltaicos sem transformador;
- **Capítulo 3** - É abordado o inversor de três chaves e três estados monofásico ou TSTS-ZSI, bem como suas características, princípios de funcionamento, modulação, dimensionamento e simulação visando sua aplicação em sistemas fotovoltaicos sem transformador;
- **Capítulo 4** - São abordadas as formas de cálculo e de estimativa de perdas para os dispositivos semicondutores, bem como uma análise comparativa de eficiência das topologias de inversores aplicadas em sistemas fotovoltaicos sem transformador mostrando os resultados encontrados;
- **Capítulo 5** - É feita a análise dos resultados encontrados e suas devidas conclusões, bem como as sugestões para trabalhos futuros.

## 2 Inversores com Elevação de Tensão Baseados no VSI monofásico

Neste capítulo, serão abordados um conversor monofásico de dois estágios composto de conversor *boost* mais um VSI convencional e um inversor fonte Z monofásico, bem como suas características, princípios de funcionamento, técnicas de modulação e dimensionamento de componentes, de acordo com as exigências para aplicação em sistemas fotovoltaicos sem transformador.

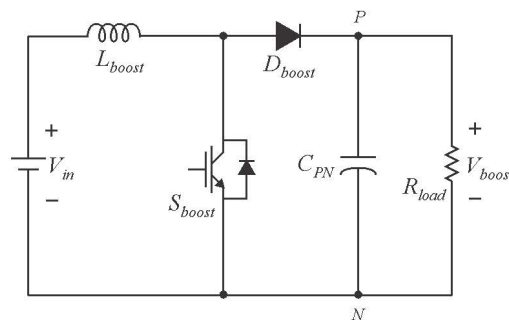
### 2.1 Conversor de Dois Estágios: Conversor Boost + VSI

Dois estágios de conversão são utilizados com o intuito de reduzir o número de módulos de um arranjo fotovoltaico e de elevar a tensão no barramento c.c. através de uma ação *boost*. Geralmente, é utilizado um conversor c.c./c.c. *boost* (Figura 9) para a elevação de tensão dos módulos para o nível do barramento c.c. e um VSI para a conversão c.c./c.a. e, conseqüentemente, a conexão do sistema à rede ou à carga. O conversor c.c./c.c. é controlado para seguir o ponto de máxima potência do arranjo fotovoltaico e o inversor é controlado para fornecer tensão senoidal à carga. Quando conectado à rede, o inversor fica responsável pela conversão c.c./c.a., bem como pelo controle da tensão no barramento c.c. e da corrente entregue à rede, ou seja, controle da injeção da potência gerada.

Na Figura 10, é mostrada topologia típica de um conversor de dois estágios para um sistema fotovoltaico monofásico, contendo um conversor c.c./c.c. *boost* e um inversor VSI monofásico, alimentando uma carga resistiva.

Os tipos de chaves de potência escolhidas para as aplicações em inversores são,

Figura 9 – Conversor c.c./c.c. *boost*.



Fonte: próprio autor.

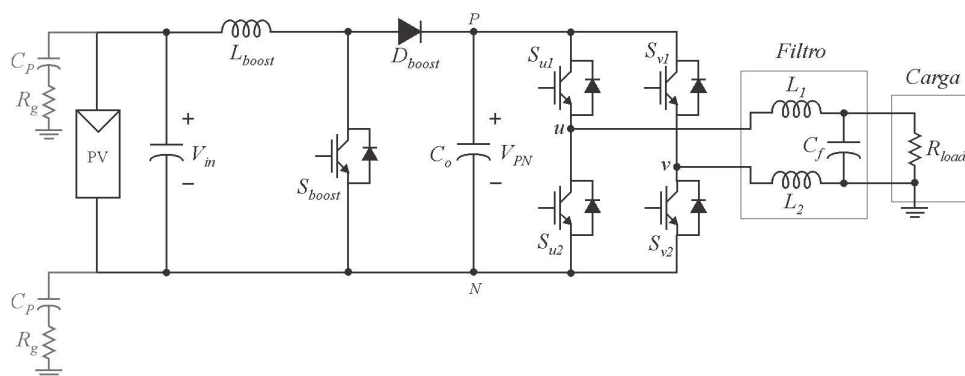
geralmente, ou o MOSFET (*Metal-Oxide Field Effect Transistor*) ou o IGBT (*Insulated Gate Bipolar Transistor*). O MOSFET é a melhor escolha quando a tensão de operação é menor do que 250 V, enquanto o IGBT é mais apropriado para tensões acima de 1000 V (BLAKE; BULL, 2011). A velocidade de comutação dos dois elementos é distinta. O MOSFET, por ser mais rápido, pode ser utilizado em frequências acima de 200 kHz, enquanto o IGBT apresenta perdas significativas para frequências acima de 20 kHz. Em sistemas de potência acima de 5 kW o IGBT é mais indicado, enquanto para sistemas com potência abaixo de 500 W, o MOSFET é a melhor opção (RIBEIRO, 2011). No entanto, visando uma aplicação de maior potência em laboratório, podendo chegar a 3kW, a chave escolhida foi o IGBT. Para favorecer a comparação entre as topologias abordadas, é utilizada a chave da SEMIKRON modelo SK15GH063(SEMIKRON, 2006) para todas as topologias.

### 2.1.1 Conversor boost

O conversor *boost* (Figura 9) é um conversor c.c./c.c. no qual a tensão de saída é maior que a tensão de entrada. Ele é composto basicamente por indutor  $L_{boost}$ , chave semicondutora  $S_{boost}$ , diodo  $D_{boost}$  e capacitor do barramento c.c.  $C_{PN}$ . No caso da topologia de dois estágios, o conversor *boost* é utilizado junto com o VSI, sendo responsável pelo processamento de energia dos painéis fotovoltaicos, bem como pelo controle para que essa captação de energia ocorra em um ponto ótimo (seguimento do ponto de máxima potência).

Quando a chave  $S_{boost}$  está fechada durante um tempo  $t_{on}$ , a corrente no indutor cresce e é armazenada energia no mesmo. Quando a chave está aberta durante um tempo  $t_{off}$ , a energia armazenada no indutor, juntamente com a da fonte de entrada, é transmitida para o barramento c.c. pelo do diodo e a corrente no indutor decresce. A ação do chaveamento fará com que seja produzida uma tensão chaveada nos terminais de  $S_{boost}$ , contudo, com o diodo conduzindo, o indutor conectado ao capacitor agirá como filtro LC entregando uma tensão c.c. à carga.

Figura 10 – Conversor de dois estágios monofásico.



Fonte: próprio autor.

O conversor pode operar em modo contínuo ou descontínuo. Na operação em modo contínuo, a corrente flui continuamente pelo do indutor durante todo o período de chaveamento, assumindo o funcionamento em regime permanente. Na operação no modo descontínuo, a corrente no indutor terá valor nulo durante uma parte do período de chaveamento.

Analisando o princípio de funcionamento do conversor boost em modo contínuo, a equação da tensão média no indutor  $\bar{v}_{L_{boost}}$  é dada por

$$\bar{v}_{L_{boost}} = \frac{V_{in}t_{on} + (V_{in} - V_{boost})t_{off}}{T_s}, \quad (1)$$

Onde  $V_{in}$  é a tensão de entrada do conversor *boost*,  $V_{boost}$  é a tensão de saída e  $T_s$  é o período de chaveamento. Utilizando a equação da razão de trabalho  $d_{boost}$  da chave,

$$d_{boost} = \frac{t_{on}}{T_s}, \quad (2)$$

Sabendo que

$$T_s = t_{on} + t_{off}, \quad (3)$$

e igualando a tensão média do indutor a zero, tem-se:

$$V_{boost} = \frac{1}{(1 - d_{boost})} V_{in}. \quad (4)$$

Como a razão de trabalho da chave é  $d_{boost} \in [0, 1)$ , conclui-se que a tensão de saída no conversor é maior ou igual a tensão na sua entrada.

### 2.1.2 VSI monofásico em ponte completa

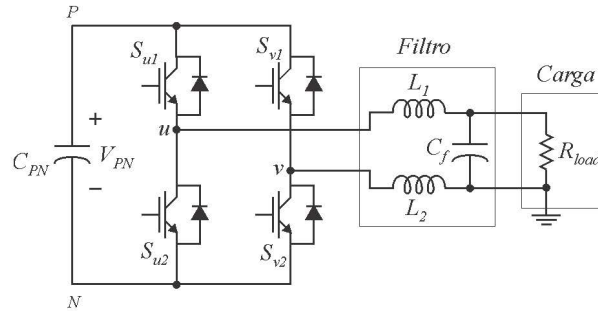
O VSI monofásico em ponte completa (Figura 11), conhecido também como *full-bridge inverter* ou *H-bridge inverter*, é um conversor c.c./c.a. responsável pela alimentação de uma carga c.a. monofásica ou pelo fornecimento de energia para uma rede c.a. monofásica. Este conversor tem como fonte primária de energia uma fonte de tensão, ou seja, uma fonte com característica predominantemente capacitiva, podendo ser uma bateria, uma célula a combustível, um arranjo de painéis fotovoltaicos ou outro dispositivo sempre conectado em paralelo a um capacitor relativamente grande.

O VSI é composto basicamente por dois pares de chaves (braços) que são controladas de forma que ocorra a conversão c.c./c.a. e que o fluxo médio de potência ocorra do lado c.c. para o lado c.a.. Cada chave é composta por um transistor de potência e um diodo em anti-paralelo, sendo, com esta configuração, possível o fluxo bidirecional de corrente e a capacidade de bloqueio unidirecional da tensão.

Na Figura 11, é mostrado um VSI monofásico alimentando uma carga resistiva ( $R_{load}$ ) através de um filtro LC simétrico ( $L_1$ ,  $L_2$  e  $C_f$ ). O inversor é composto por quatro IGBTs com



Figura 11 – VSI monofásico ponte completa.



Fonte: próprio autor.

diodos em anti-paralelo, onde os IGBTs são representados por  $S_{ji}$  e os diodos por  $d_{ji}$ , sendo  $i = 1, 2$  e  $j = u, v$ . O circuito é composto também por um capacitor eletrolítico no barramento c.c. ( $C_{PN}$ ), devido à sua capacidade de filtrar as componentes de alta frequência da corrente que circula no barramento (BRADASCHIA, 2012).

A Tabela 3 é construída utilizando a representação binária para os estados das chaves (1 = fechada e 0 = aberta) e levando em conta as restrições para a combinação dos estados das chaves. Essas restrições são:

- Duas chaves conectadas ao mesmo terminal de saída não podem estar fechadas ao mesmo tempo ( $S_{j1} + S_{j2} \neq 2$ ), pois, caso isso acontecesse, ocorreria também um curto-circuito no barramento c.c.;
- Duas chaves conectadas ao mesmo terminal de saída não podem estar abertas ao mesmo tempo ( $S_{j1} + S_{j2} \neq 0$ ), pois, com isso, ocorreria a situação de circuito aberto e interromperia a circulação de corrente de uma carga com característica indutiva.

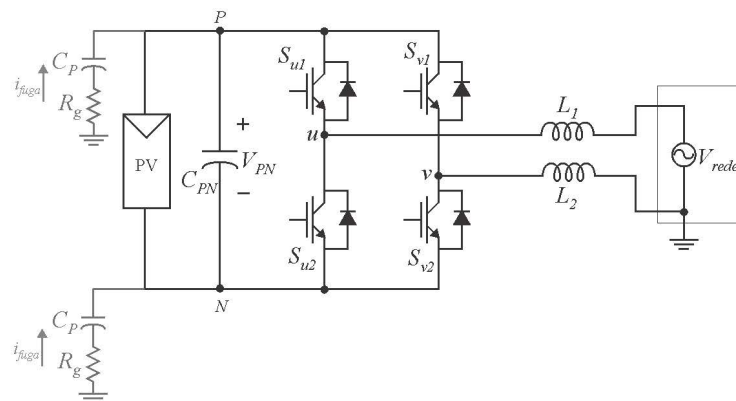
A partir dessas duas restrições, conclui-se que  $S_{j1} + S_{j2} = 1$  será sempre válida.(BRADASCHIA, 2012)

Tabela 3 – Estados válidos das chaves e tensão de saída do VSI monofásico.

| Estado | $S_{u1}$ | $S_{u2}$ | $S_{v1}$ | $S_{v2}$ | $V_{uv}$  |
|--------|----------|----------|----------|----------|-----------|
| Nulo   | 0        | 1        | 0        | 1        | 0         |
| Ativo  | 0        | 1        | 1        | 0        | $-V_{PN}$ |
| Ativo  | 1        | 0        | 0        | 1        | $+V_{PN}$ |
| Nulo   | 1        | 0        | 1        | 0        | 0         |

Fonte: próprio autor.

Figura 12 – Circuito simplificado de um sistema fotovoltaico conectado à rede sem transformador.



Fonte: próprio autor.

### 2.1.3 Modelo de modo comum do VSI monofásico

Na aplicação do inversor para sistemas fotovoltaicos sem transformador, a corrente de fuga, ou seja, a corrente de modo comum, é bastante afetada devido aos fatores abordados no Capítulo 1. Visando uma melhor compreensão do comportamento de modo comum, é analisado a seguir um arranjo fotovoltaico conectado à rede por um conversor monofásico através da dedução do seu circuito equivalente de modo comum. A representação da capacitância parasita ( $C_P$ ) é feita por dois capacitores: um conectado entre o ponto positivo P e uma resistência de terra ( $R_g$ ) que é conectada a terra e outro conectado entre o ponto negativo N e uma resistência de terra ( $R_g$ ) que, por sua vez, é conectada a terra.

A Figura 12 mostra um VSI monofásico alimentado por um arranjo fotovoltaico e conectado à rede por um filtro representado pelos indutores  $L_1$  e  $L_2$ . São representadas também as capacitâncias parasitas ( $C_P$ ) que surgem devido ao aterramento das carcaças dos painéis fotovoltaicos e a corrente de fuga ( $i_{fuga}$ ) que circula por essas capacitâncias. Para a análise do circuito de modo comum, não são consideradas as capacitâncias parasitas entre os semicondutores de potência e os dissipadores de calor, bem como a impedância da rede ou qualquer outra capacitância parasita entre a parte ativa do inversor e a terra.

A tensão de modo comum é definida como o valor médio entre os terminais de saída e uma referência comum. Com o terminal negativo do arranjo fotovoltaico (ponto N) como referência, a tensão de modo comum é dada por:

$$V_{cmN} = \frac{V_{uN} + V_{vN}}{2}, \quad (5)$$

onde  $V_{cmN}$  é a tensão de modo comum relativa ao ponto N do inversor,  $V_{uN}$  é a tensão entre os pontos  $u$  e N do inversor e  $V_{vN}$  é a tensão entre os pontos  $v$  e N do inversor.

Com o terminal positivo do arranjo fotovoltaico (ponto P) como referência, a tensão de

modo comum é dada por:

$$V_{cmP} = \frac{V_{uP} + V_{vP}}{2}, \quad (6)$$

onde  $V_{cmP}$  é a tensão de modo comum relativa ao ponto P do inversor,  $V_{uP}$  é a tensão entre os pontos  $u$  e P do inversor e  $V_{vP}$  é a tensão entre os pontos  $v$  e P do inversor.

A tensão de modo diferencial ( $V_{dm}$ ) é definida como a tensão entre ambos os terminais de saída do conversor, ou seja, sua tensão de saída. Assim,  $V_{dm}$  é dada por:

$$V_{dm} = V_{uN} - V_{vN} = V_{uP} - V_{vP} = V_{uv}, \quad (7)$$

onde  $V_{uv}$  é a tensão entre os pontos  $u$  e  $v$  do inversor.

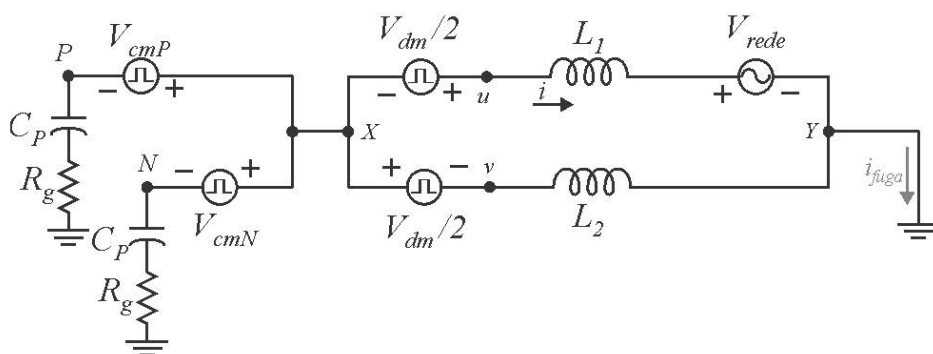
Manipulando as equações (5), (6) e (7), pode-se obter:

$$\begin{cases} V_{uN} = V_{cmN} + \frac{V_{dm}}{2} \\ V_{vN} = V_{cmN} - \frac{V_{dm}}{2} \\ V_{uP} = V_{cmP} + \frac{V_{dm}}{2} \\ V_{vP} = V_{cmP} - \frac{V_{dm}}{2} \end{cases} \quad (8)$$

As tensões entre os terminais de saída do conversor e os pontos N e P ( $V_{uN}$ ,  $V_{vN}$ ,  $V_{uP}$  e  $V_{vP}$ ) são impostas pela técnica de modulação das chaves. Portanto, ambas as saídas podem ser representadas como fontes controladas conectadas ao terminal negativo e positivo do barramento c.c..

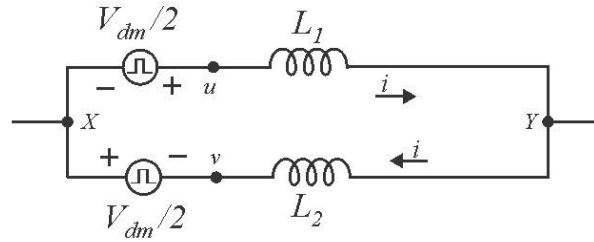
Na Figura 13, é representado o modelo do sistema fotovoltaico monofásico substituindo o inversor pelas suas respectivas fontes controladas de modo comum e modo diferencial. Com o intuito de simplificar o circuito e analisar as contribuições para a corrente de fuga, pode-se utilizar o circuito equivalente de Thévenin entre os pontos  $X$  e  $Y$  da Figura 13.

Figura 13 – Circuito simplificado contendo as tensões de modo comum e de modo diferencial do inversor.



Fonte: próprio autor.

Figura 14 – Circuito equivalente para o cálculo da contribuição da tensão de modo diferencial do inversor no ponto XY.



Fonte: próprio autor.

Para calcular a contribuição do inversor para o circuito equivalente simplificado entre os pontos  $X$  e  $Y$ , despreza-se a contribuição da rede e com isso obtém-se o circuito da Figura 14. Curto-circuitando a fonte entre os pontos  $X$  e  $v$  da figura, tem-se:

$$(L_1 + L_2) \frac{di}{dt} = \frac{V_{dm}}{2} \quad (9)$$

$$V_{XY-v} = -L_2 \frac{di}{dt} \quad (10)$$

onde  $V_{XY-v}$  é a tensão entre os pontos  $X$  e  $Y$  com a tensão entre os pontos  $X$  e  $v$  curto-circuitada e  $i$  é a corrente circulando no circuito. Manipulando as equações (9) e (10), tem-se:

$$V_{XY-v} = \frac{-V_{dm}}{2} \frac{L_2}{(L_1 + L_2)}. \quad (11)$$

De forma semelhante, curto-circuitando a fonte entre os pontos  $X$  e  $u$ , tem-se:

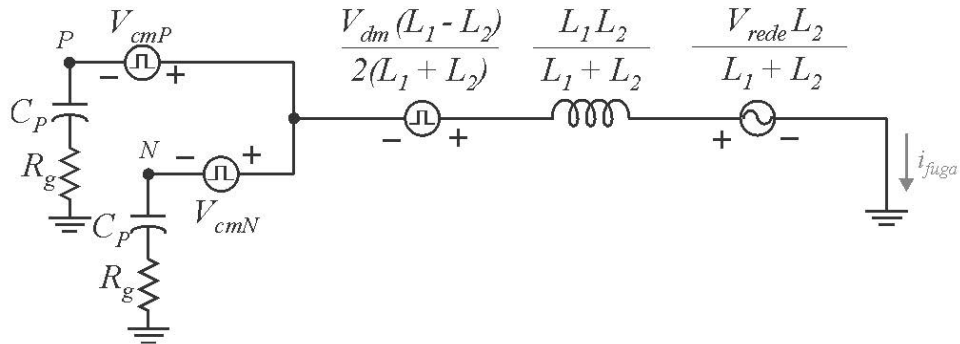
$$(L_1 + L_2) \frac{di}{dt} = \frac{V_{dm}}{2} \quad (12)$$

$$V_{XY-u} = L_1 \frac{di}{dt} \quad (13)$$

onde  $V_{XY-u}$  é a tensão entre os pontos  $X$  e  $Y$  com a tensão entre os pontos  $X$  e  $u$  curto-circuitada. Manipulando as equações (12) e (13), tem-se:

$$V_{XY-u} = \frac{V_{dm}}{2} \frac{L_1}{(L_1 + L_2)} \quad (14)$$

Figura 15 – Circuito equivalente de modo comum.



Fonte: próprio autor.

Somando-se as equações (11) e (14), obtém-se que a contribuição do inversor  $V_{XYinversor}$  é:

$$V_{XYinversor} = \frac{V_{dm} (L_1 - L_2)}{2 (L_1 + L_2)} \quad (15)$$

Utilizando o mesmo processo para a contribuição da rede na tensão entre os pontos  $X$  e  $Y$  tem-se:

$$V_{XYrede} = V_{rede} \frac{L_2}{(L_1 + L_2)}. \quad (16)$$

A indutância equivalente de modo comum ( $L_{eqcom}$ ) pode ser obtida pela associação paralela de  $L_1$  e  $L_2$ :

$$L_{eqcom} = \frac{L_1 L_2}{L_1 + L_2} \quad (17)$$

A partir dos resultados encontrados pode-se representar o circuito equivalente de modo comum na Figura 15.

Observando a Figura 15, percebe-se que a contribuição da tensão de modo diferencial do inversor  $V_{dm}$  é proporcional à assimetria das indutância  $L_1$  e  $L_2$  do filtro, ou seja, com a utilização de filtros idealmente simétricos ( $L_1 = L_2$ ), a contribuição de modo diferencial seria anulada. A contribuição da tensão da rede  $V_{rede}$  para a corrente de fuga é considerada mínima, pois, ela varia em baixa frequência (60 Hz) sobre um valor capacitância parasita muito pequeno. Portanto, a contribuição mais significativa para a corrente de fuga está na tensão de modo comum, onde, um forma de minimizar esta contribuição, seria fazer com que a tensão de modo comum permaneça constante.

Na Tabela 4 é mostrado o comportamento das tensões de modo comum e da tensão de modo diferencial para cada estado de chaveamento válido para o *boost*+VSI, indicando que as tensão de modo comum permanecem iguais durante os estados ativos.

Tabela 4 – Estados válidos das chaves e as tensões de modo-comum e de modo diferencial do VSI monofásico.

| Estado | $S_{u1}$ | $S_{u2}$ | $S_{v1}$ | $S_{v2}$ | $V_{cmP}$   | $V_{cmN}$   | $V_{dm}$  |
|--------|----------|----------|----------|----------|-------------|-------------|-----------|
| Nulo   | 0        | 1        | 0        | 1        | $-V_{PN}$   | 0           | 0         |
| Ativo  | 0        | 1        | 1        | 0        | $-V_{PN}/2$ | $+V_{PN}/2$ | $-V_{PN}$ |
| Ativo  | 1        | 0        | 0        | 1        | $-V_{PN}/2$ | $+V_{PN}/2$ | $+V_{PN}$ |
| Nulo   | 1        | 0        | 1        | 0        | 0           | $+V_{PN}$   | 0         |

Fonte: próprio autor.

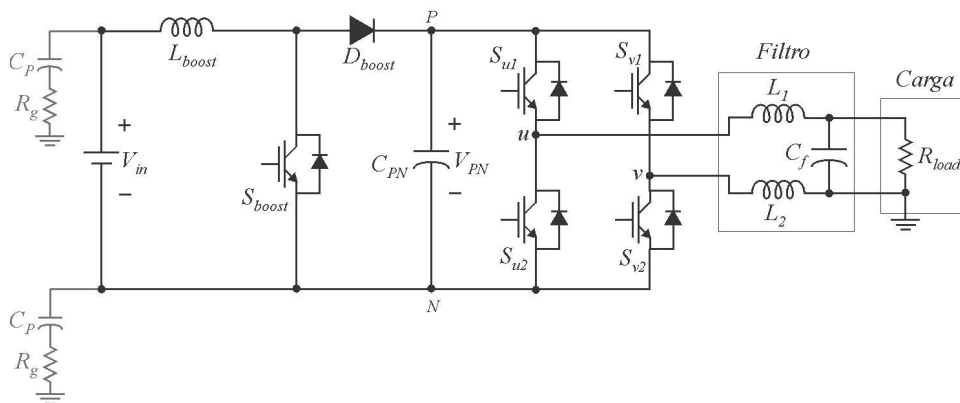
A partir das análises apresentadas, pode-se concluir que a amplitude e o espectro da corrente de fuga não apenas depende da topologia do conversor, mas também depende da estratégia de chaveamento e do circuito ressonante formado pela capacitância à terra, o filtro e a rede.

## 2.2 Estratégias de PWM para VSI Monofásico do Conversor de Dois Estágios

### 2.2.1 PWM bipolar

Essa estratégia de modulação funciona comutando-se pares de chaves do inversor (Figura 16) em diagonal, ou seja, a chave  $S_{u1}$  fecha e abre simultaneamente com a chave  $S_{v2}$ , assim como  $S_{v1}$  e  $S_{u2}$ . Seus chaveamentos ocorrem em alta frequência ditada por uma onda portadora triangular e uma mesma referência senoidal produzindo dois níveis de tensão na saída  $V_{PN}$  e  $-V_{PN}$ . Quando a referência senoidal é maior que a portadora as chaves  $S_{u1}$  e  $S_{v2}$  são fechadas,

Figura 16 – boost+VSI utilizado nas simulações.



Fonte: próprio autor.

caso contrário abrem-se as chaves  $S_{u1}$  e  $S_{v2}$  e fecham-se as chaves  $S_{u2}$  e  $S_{v1}$ . Na Figura 16, é mostrado o *boost*+VSI que é simulado para cada tipo de PWM.

Na Figura 17, é mostrado o sinal de referencia senoidal ( $v_{ref}$ ), a onda portadora triangular ( $T_{ri}$ ), a tensão de modo diferencial ( $v_{dm}$ ), a tensão de modo comum relativa ao ponto N do inversor ( $v_{cmN}$ ), a tensão de modo comum relativa ao ponto P do inversor ( $v_{cmP}$ ) e a tensão sobre a capacitância parasita e a resistência de terra, ou seja, a tensão do ponto N à terra ( $v_{Ng}$ ), para esta modulação. Essas ondas são obtidas da simulação de um *boost*+VSI monofásico com uma frequência de chaveamento de  $20\text{ kHz}$ , tensão do barramento c.c. de  $160\text{ V}$ , índice de modulação ( $m = 0,97$ ), uma resistência de aterramento de  $R_g = 35\text{ m}\Omega$ , uma capacitância parasita ( $C_P$ ) de  $50\text{ nF}$ , alimentando uma carga resistiva de  $500\text{ W}$  com uma resistência de carga ( $R_{load}$ ) de  $24\ \Omega$  a uma tensão de  $110\text{ V}_{eficaz}$ . O filtro de saída é composto pelas indutâncias  $L_1$  e  $L_2$  com  $3,2\text{ mH}$  cada e uma capacitância  $C_f$  de  $2,2\ \mu\text{F}$ . A tensão do arranjo fotovoltaico ( $V_{in}$ ) de  $90\text{ V}$  é escolhida devido a um arranjo em série com 5 painéis do fabricante *Luxor Solar* e modelo LX-100M/125-36 com  $100\text{ W}$  cada e uma tensão no ponto de máxima potência ( $V_{mpp}$ ) de  $18,7\text{ V}$  (SOLAR, 2016). Na simulação é utilizada uma fonte c.c. para representação desse arranjo funcionando no ponto de máxima potência.

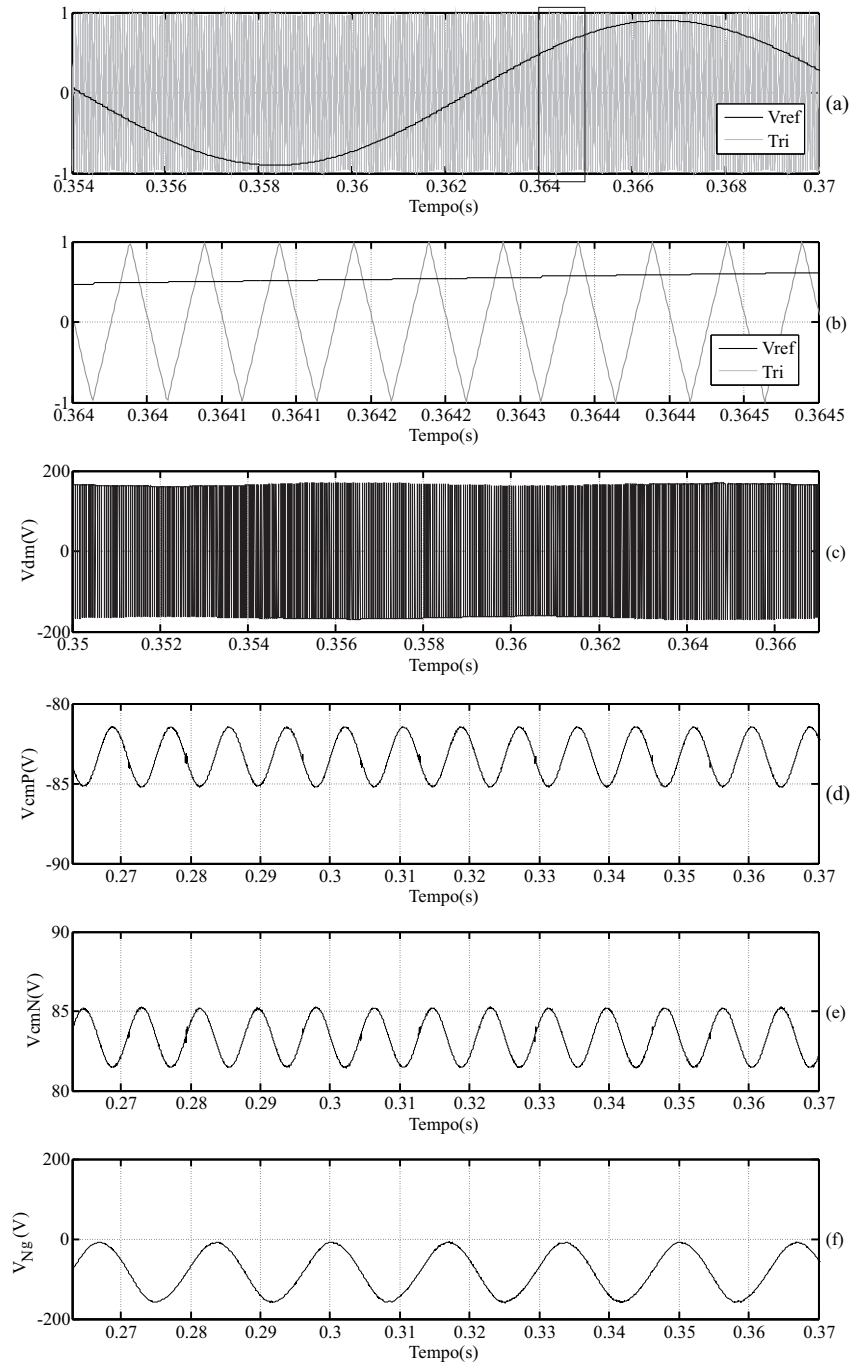
Na modulação bipolar a tensão de modo comum possui valor constante ou com pequenas variações em baixa frequência como mostrado na Figura 17, sendo assim a mesma contribui pouco para a circulação de corrente de fuga, levando a menores valores de corrente de fuga em comparação a outras modulações nas quais existam grandes variações na tensão de modo comum. Essas condições também levam a baixos níveis de interferência eletromagnética. A principal desvantagem dessa modulação é o baixo rendimento. Isso ocorre devido às altas perdas no núcleo do filtro de saída causada pela variação bipolar de tensão na saída do inversor (TEODORESCU; RODRIGUEZ; LISERRE, 2011).

No que diz respeito a aplicações para inversores em sistemas fotovoltaicos sem transformador, no ponto de vista da corrente de fuga, a modulação bipolar é a mais adequada devido a tensão de modo comum permanecer constante e conseqüentemente produzir valores aceitáveis de corrente de fuga de acordo com a norma (DIN, 2006) e o relatório técnico (SMA, 2014), como mostrado na Figura 18. Na simulação foram encontrados valores de pico próximos a  $3,5\text{ mA}$  e valor eficaz em torno de  $1,3\text{ mA}$  para a corrente de fuga.

## 2.2.2 PWM unipolar contínuo

No caso da modulação unipolar contínua, cada braço do inversor é chaveado de acordo com sua própria referência. O primeiro par de chaves (braço  $u$ , Figura 16) é chaveado, de forma semelhante ao PWM bipolar, em alta frequência através da comparação de uma referência senoidal na frequência da rede com uma onda portadora triangular na frequência de chaveamento desejada. O segundo par de chaves (braço  $v$ , Figura 16) é chaveado da mesma forma, sendo de que sua referência senoidal está defasada de  $180^\circ$  da primeira referência. Quando a referência

Figura 17 – PWM bipolar: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita.

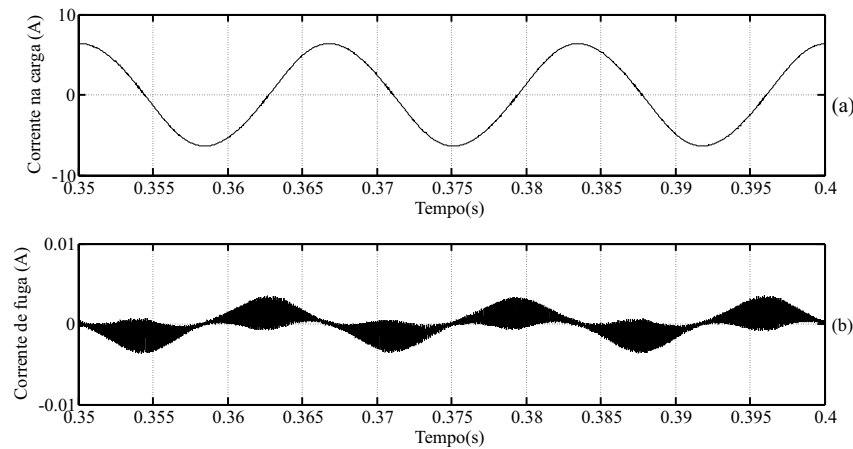


Fonte: próprio autor.

senoidal  $v_{ref1}$  for maior que a portadora triangular, a chave  $S_{u1}$  é fechada e  $S_{u2}$  é aberta. De forma semelhante, quando a referência senoidal  $v_{ref2}$  for maior que a portadora triangular, a



Figura 18 – PWM bipolar: (a) Corrente na carga e (b) corrente de fuga.



Fonte: próprio autor.

chave  $S_{v1}$  é fechada e  $S_{v2}$  é aberta.

Este tipo de chaveamento permite um nível zero de tensão na saída quando as chaves  $S_{u1}$  e  $S_{v1}$  estão ligadas simultaneamente ou quando o mesmo acontece nas chaves  $S_{u2}$  e  $S_{v2}$ . Na Figura 19 são mostrados os sinais de referência senoidal  $v_{ref1}$  e  $v_{ref2}$ , a onda portadora triangular ( $T_{ri}$ ), a tensão de modo diferencial ( $v_{dm}$ ), a tensão de modo comum relativa ao ponto N do inversor ( $v_{cmN}$ ), a tensão de modo comum relativa ao ponto P do inversor ( $v_{cmP}$ ) e a tensão do ponto N à terra ( $v_{Ng}$ ). Os parâmetros são os mesmos usados para a simulação do PWM bipolar.

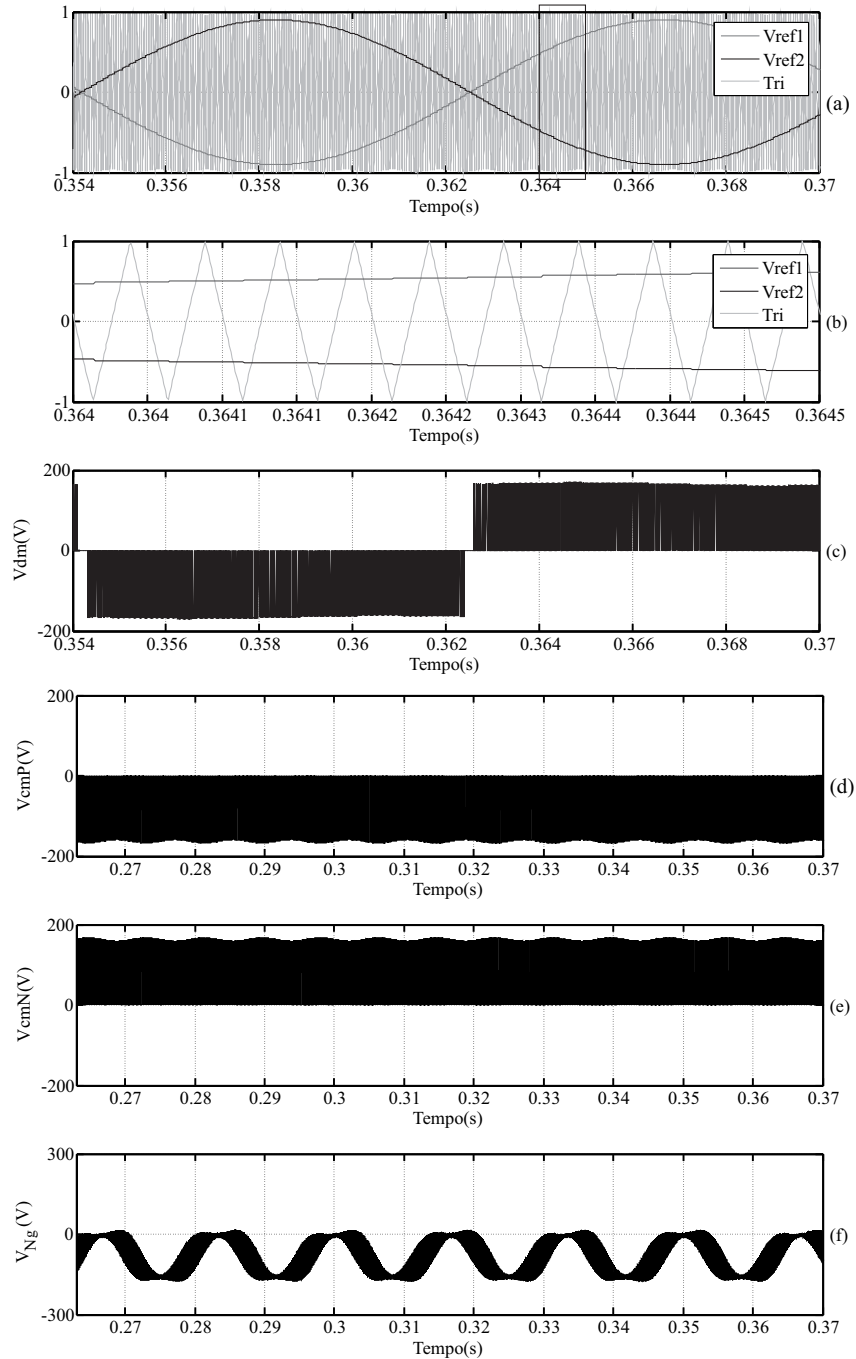
A tensão de saída do inversor, ou seja, a tensão aplicada no filtro de saída do inversor possui três níveis devido ao nível zero alcançado. Uma vantagem deste tipo de chaveamento é que os harmônicos da corrente de saída estão numa faixa de frequência que é o dobro da frequência de chaveamento, necessitando de menores componentes no filtro da saída. Devido às vantagens citadas, essa modulação possibilita um alto rendimento. A principal desvantagem para esta modulação, principalmente em sistemas fotovoltaicos sem transformador, é o fato da mesma apresentar uma tensão de modo comum com grandes variações e, conseqüentemente, altos níveis de corrente de fuga e de interferência eletromagnética.

A partir da Figura 20, pode-se observar que a modulação unipolar contínua apresenta valor mais elevado para a corrente de fuga que a modulação bipolar. Em simulação foram encontrados valores de pico de 500 mA e valor eficaz de 181 mA.

### 2.2.3 PWM unipolar descontínuo

A modulação unipolar descontínua funciona de forma semelhante à modulação unipolar contínua, onde as chaves comutam na frequência da portadora triangular sendo que a comutação ocorre apenas durante metade do ciclo das referências senoidais. Nessa modulação, é utilizada

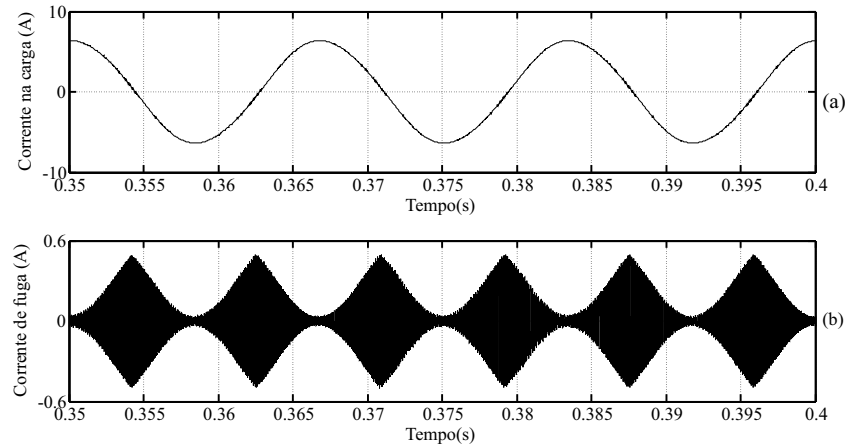
Figura 19 – PWM unipolar contínuo: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita.



Fonte: próprio autor.

uma onda portadora triangular unipolar ( $T_{ri}$ ), ou seja, variando entre 0 e 1 para valores normalizados. Quando a referência senoidal  $v_{ref1}$  for maior que a portadora triangular, a chave

Figura 20 – PWM unipolar contínuo: (a) Corrente na carga e (b) corrente de fuga.



Fonte: próprio autor.

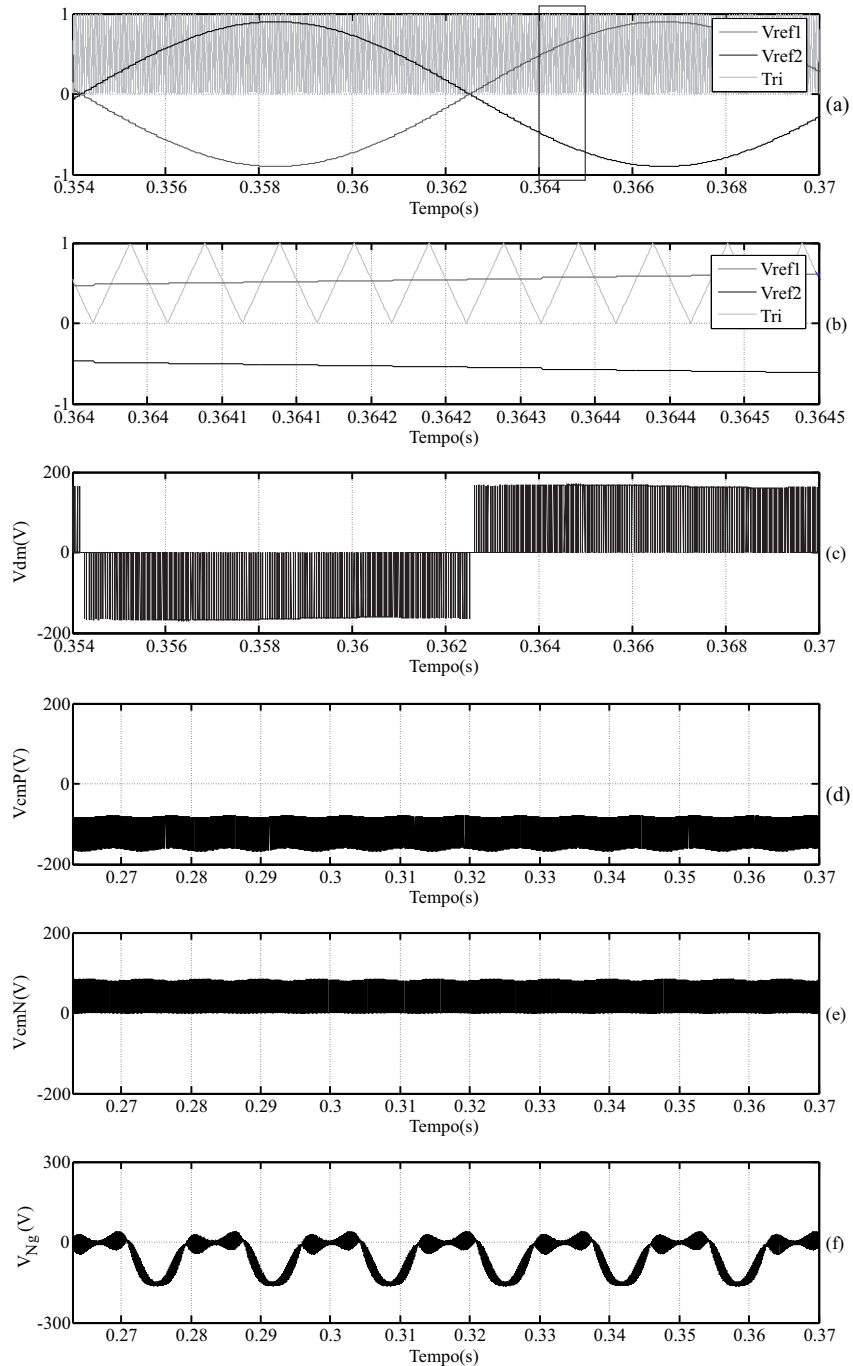
$S_{u1}$  é fechada e  $S_{u2}$  é aberta. De forma semelhante, quando a referência senoidal  $v_{ref2}$  for maior que a portadora triangular, a chave  $S_{v1}$  é fechada e  $S_{v2}$  é aberta. Na Figura 21, são mostrados os sinais de referência senoidal  $v_{ref1}$  e  $v_{ref2}$ , a onda portadora triangular ( $T_{ri}$ ), a tensão de modo diferencial ( $v_{dm}$ ), a tensão de modo comum relativa ao ponto N do inversor ( $v_{cmN}$ ), a tensão de modo comum relativa ao ponto P do inversor ( $v_{cmP}$ ) e a tensão do ponto N à terra ( $v_{Ng}$ ). Os parâmetros são os mesmos usados para a simulação do PWM bipolar.

Existe outra forma de implementação do PWM unipolar descontínuo. A diferença ocorre basicamente quanto a ordem de comutação das chaves e pode ser implementada invertendo-se as referências senoidais de cada braço e chaveando primeiro as chaves inferiores ( $S_{u2}$  e  $S_{v2}$ ). Essa diferença em relação à ordem dos sinais de comando afeta a componente c.c. da tensão de modo comum e as chaves que fornecem percurso para a circulação da corrente durante as etapas de roda livre (*freewheeling*). No entanto, não há diferenças do ponto de vista das componentes alternadas das tensões de modo comum e diferencial produzidas pelas duas implementações.

A modulação unipolar descontínua apresenta tensão de modo diferencial com três níveis e componentes harmônicos na ordem da frequência de chaveamento, sendo pior que a modulação unipolar contínua em relação ao dimensionamento do filtro de saída. Quanto à tensão de modo comum, a modulação unipolar descontínua apresenta componentes em alta frequência com amplitudes menores que a modulação unipolar contínua, bem como componentes de baixa frequência influenciando diretamente na corrente de fuga (FIGUEREDO, 2015).

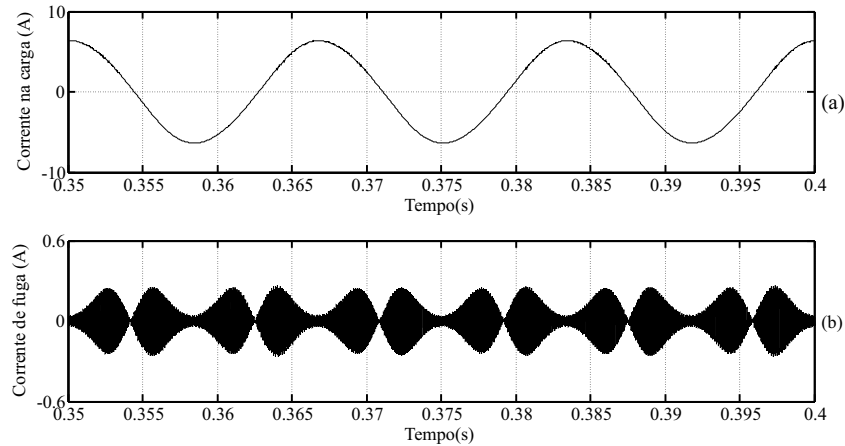
Na figura 22, é mostrada a corrente de fuga para uma modulação unipolar descontínua. Na simulação, foram encontrados valores de pico de 250 mA e valor eficaz de 98 mA.

Figura 21 – PWM unipolar descontínuo: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita.



Fonte: próprio autor.

Figura 22 – PWM unipolar descontínuo: (a) Corrente na carga e (b) corrente de fuga no VSI.



Fonte: próprio autor.

### 2.2.4 PWM híbrido

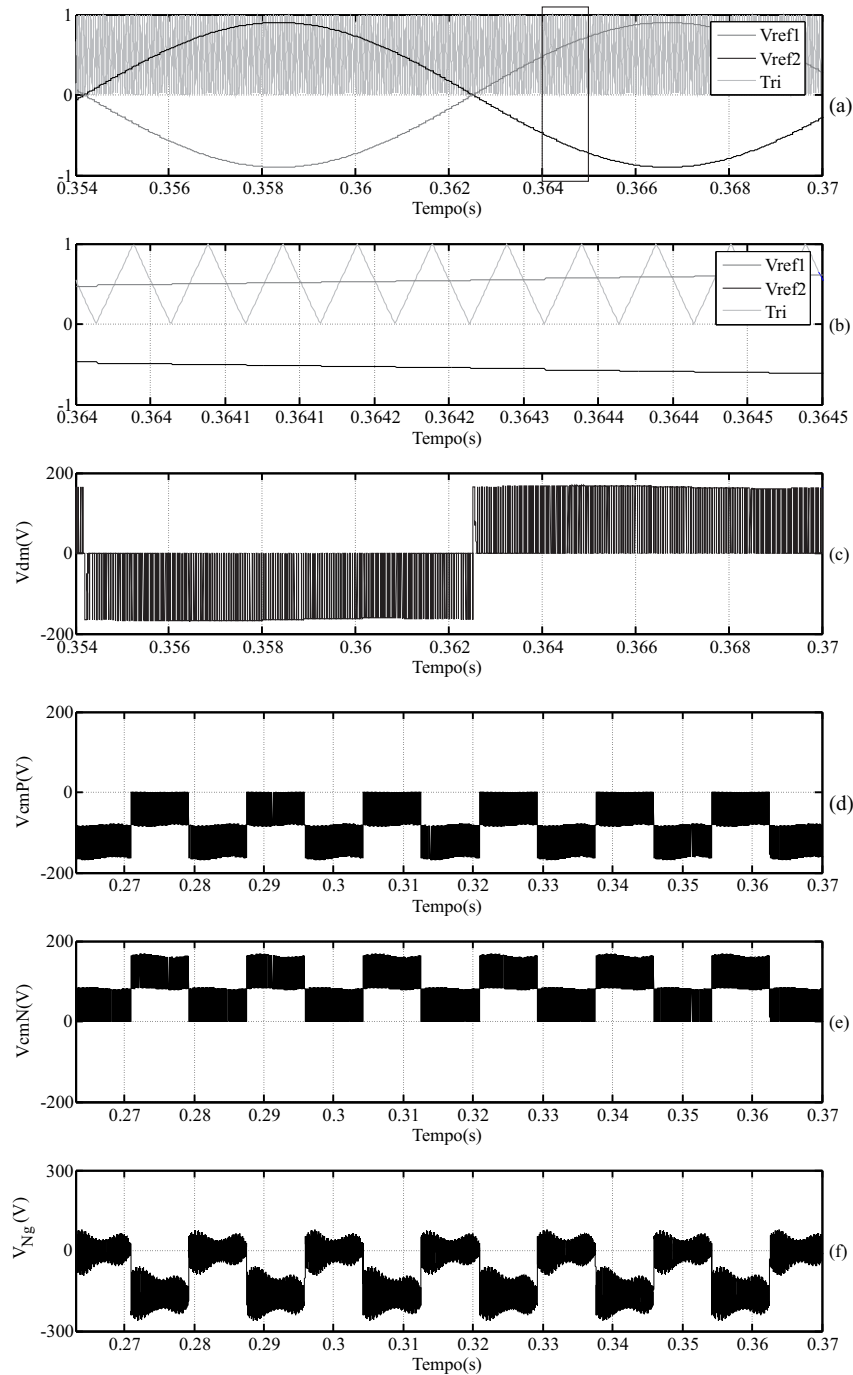
Na modulação híbrida, um dos braços do inversor é chaveado em alta frequência enquanto o outro é chaveado na frequência da rede. Tal qual o PWM unipolar descontínuo, o PWM híbrido utiliza uma portadora triangular unipolar ( $T_{ri}$ ) e duas ondas senoidais de referência  $v_{ref1}$  e  $v_{ref2}$  defasadas de 180 graus. Quando a referência  $v_{ref1}$  for maior que a portadora triangular, fecha-se a chave  $S_{u1}$ , caso contrário, abre-se esta chave. De forma semelhante, quando a referência  $v_{ref2}$  for maior que a portadora triangular, fecha-se a chave  $S_{u2}$ , caso contrário, esta chave é aberta. Para o segundo braço, quando a referência  $v_{ref1}$  for maior que zero a chave  $S_{v1}$  é fechada e, complementarmente,  $S_{v2}$  é aberta, acontecendo o inverso quando  $v_{ref1}$  for menor que zero. Na Figura 23 são mostrados os sinais de referência senoidal  $v_{ref1}$  e  $v_{ref2}$ , a onda portadora triangular ( $T_{ri}$ ), a tensão de modo diferencial ( $v_{dm}$ ), a tensão de modo comum relativa ao ponto N do inversor ( $v_{cmN}$ ), a tensão de modo comum relativa ao ponto P do inversor ( $v_{cmP}$ ) e a tensão do ponto N à terra ( $v_{Ng}$ ). Os parâmetros são os mesmos usados para a simulação do PWM bipolar.

Como a modulação unipolar, a modulação híbrida também possui nível zero de tensão na saída e com isso três níveis de tensão no filtro levando a baixas perdas nos enrolamentos do mesmo. Essa modulação possui alto rendimento devido a baixa frequência de chaveamento em um dos braços do inversor (TEODORESCU; RODRIGUEZ; LISERRE, 2011).

Como desvantagem para a modulação híbrida, pode ser citada a necessidade de componentes maiores no filtro de saída, pois os harmônicos da corrente de saída estão numa faixa de frequência na ordem da frequência de chaveamento. Outra desvantagem seria a variação da tensão de modo comum com componentes de alta frequência e na frequência da rede que leva a altos picos de corrente de fuga.

Na Figura 24, é mostrada a corrente de fuga para uma modulação híbrida. Na simulação,

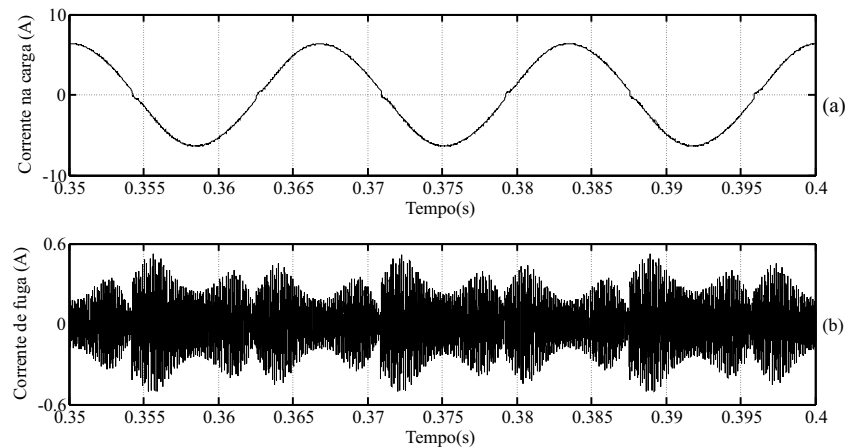
Figura 23 – PWM híbrido: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita.



Fonte: próprio autor.

foram encontrados valores de pico de 500 mA e valor eficaz de 164 mA.

Figura 24 – PWM híbrido: (a) Corrente na carga e (b) corrente de fuga no VSI.



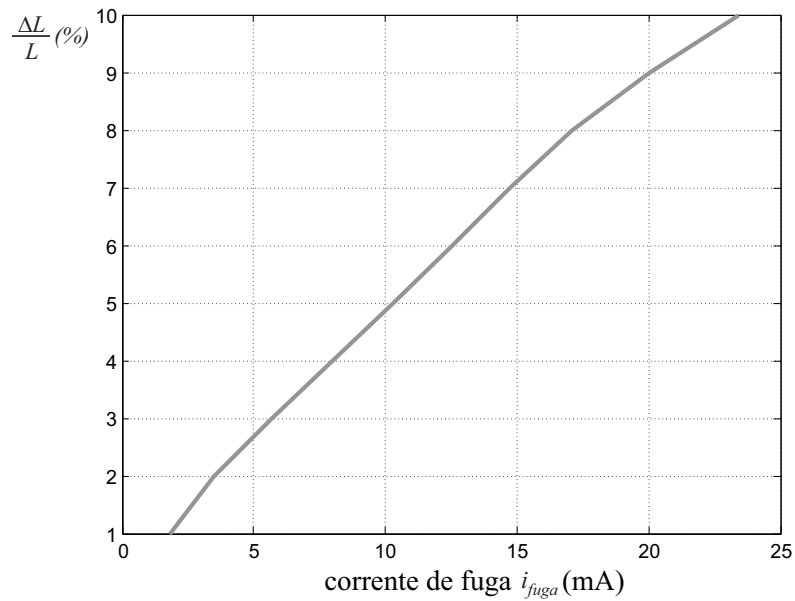
Fonte: próprio autor.

Entre os PWMs abordados, o mais indicado para aplicação da topologia *boost*+VSI em sistemas fotovoltaicos sem transformador é o PWM bipolar, pois, o mesmo apresentou menor valor de corrente de fuga entre os PWMs abordados, bem como atendeu as exigências da norma (DIN, 2006) e as recomendações do relatório técnico (SMA, 2014). No entanto, as simulações foram feitas com filtro de saída idealmente simétricos, ou seja,  $L_1 = L_2 = L$  e, conseqüentemente, sem contribuição da tensão de modo diferencial para a tensão de modo comum total.

Em aplicações práticas costumam existir diferenças entre essas indutâncias devido a pequenas diferenças de fabricação ou de características de materiais. Com isso, é feito um gráfico (Figura 25) mostrando a variação da corrente de fuga em valor eficaz em função de um desbalanço das indutâncias de  $\Delta L/L$  em porcentagem, onde  $L_1 = (1 + \Delta L/L)L$  e  $L_2 = (1 - \Delta L/L)L$ . Os valores de corrente de fuga são obtidos simulando *boost*+VSI com PWM bipolar e com os parâmetros anteriormente apresentados. A partir do gráfico da Figura 25, pode-se observar que para um desbalanço de 9% ( $\Delta L/L = 9\%$ ), tem-se uma corrente de fuga de 20 mA, ou seja, pouco mais de 10 vezes a corrente de fuga com o filtro idealmente simétrico.

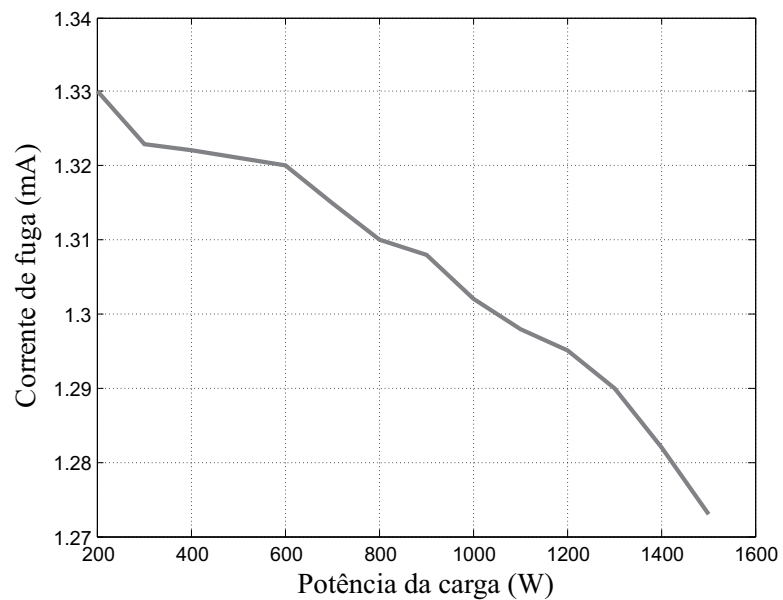
Com o intuito de observar o comportamento da corrente de fuga, é feito um gráfico (Figura 26) contendo o valor eficaz da corrente de fuga para diferentes potências de saída a partir da simulação do *boost*+VSI com PWM bipolar, com os parâmetros anteriormente apresentados e considerando a capacitância parasita com o mesmo valor. Observando o gráfico mostrado na Figura 26, pode-se concluir que a corrente de fuga diminui com o aumento da potência de saída.

Figura 25 – Variação da corrente de fuga em função de um desbalanço ( $\Delta L/L$ ) nas indutâncias do filtro de saída.



Fonte: próprio autor.

Figura 26 – Variação da corrente de fuga em função de diferentes potências de saída.



Fonte: próprio autor.



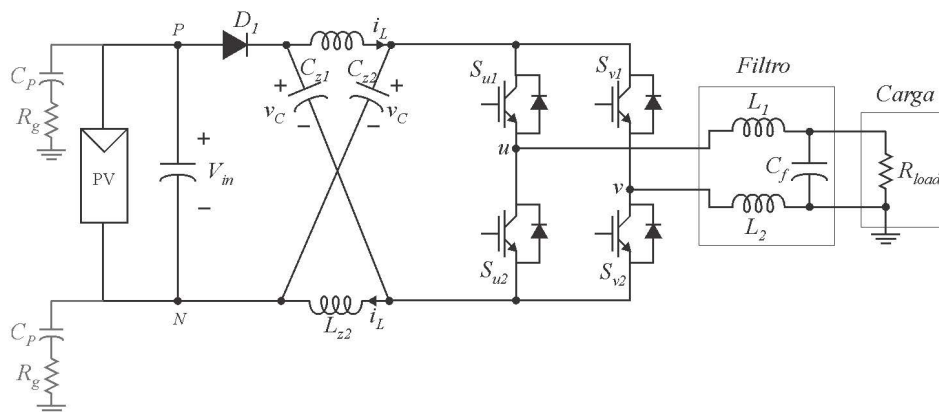
## 2.3 ZSI Monofásico

O ZSI, originalmente proposto por (PENG, 2002) e mostrado na Figura 27, possui como característica principal a possibilidade de obter valores de tensão na saída do inversor maiores ou menores que a tensão na fonte geradora (característica *buck-boost*), diferentemente do VSI que possui apenas a característica *buck*, ou seja, menor tensão na saída em relação à entrada. A característica *buck-boost* do ZSI ocorre principalmente devido à presença de uma malha de impedâncias, formada por capacitores e indutores e conectados em X entre a fonte geradora e o conjunto de chaves do ZSI. A presença desta malha permite o fechamento simultâneo de duas chaves do mesmo braço do inversor (*shoot-through*), estado não permitido no VSI, e através do qual ocorre o efeito *boost* no ZSI.

Na Figura 27 é mostrado o ZSI monofásico composto por quatro chaves semicondutoras conectadas tal qual o VSI, pela malha Z que consiste em dois capacitores  $C_{z1}$  e  $C_{z2}$ , onde estes podem ser eletrolíticos, pois as tensões nos mesmos são sempre unipolares, dois indutores  $L_{z1}$  e  $L_{z2}$  e um diodo  $D_1$  de recuperação rápida, pois o mesmo chega a conduzir corrente e bloquear tensão diversas vezes a cada período de chaveamento (PENG, 2002)(BRADASCHIA, 2012).

A Tabela 5 mostra todas as combinações possíveis de estados das chaves no ZSI, onde  $\hat{V}_{zo}$  é o valor de pico da tensão na saída da malha Z. Pode-se observar que o ZSI possui três estados a mais que os permitidos no VSI, sendo estes novos estados obtidos através do fechamento simultâneo das chaves superior e inferior de um mesmo braço do ZSI. Se duas chaves de um mesmo braço forem fechadas no VSI, ocorre um curto-circuito (*shoot-through*) no barramento c.c.. No ZSI, para esses estados, o curto-circuito é inibido devido à presença da impedância da malha Z. O *shoot-through* pode ocorrer em um dos braços ou simultaneamente nos dois braços do ZSI monofásico. Durante um *shoot-through*, os terminais de saída do inversor estarão curto circuitados, causando um efeito semelhante ao dos estados nulos de tensão, ou seja, produzem

Figura 27 – ZSI monofásico.



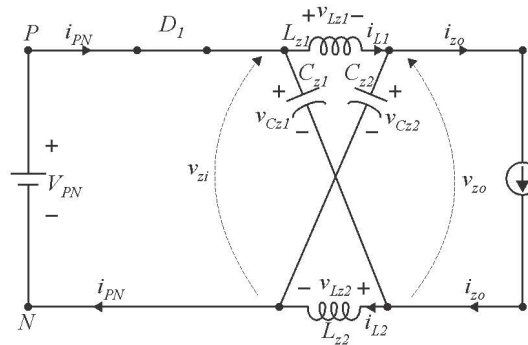
Fonte: próprio autor.

Tabela 5 – Estados das chaves e tensão de saída do ZSI monofásico.

| <i>Estado</i> | $S_{u1}$ | $S_{u2}$ | $S_{v1}$ | $S_{v2}$ | $V_{uv}$        |
|---------------|----------|----------|----------|----------|-----------------|
| Nulo          | 0        | 1        | 0        | 1        | 0               |
| Ativo         | 0        | 1        | 1        | 0        | $-\hat{V}_{zo}$ |
| Ativo         | 1        | 0        | 0        | 1        | $\hat{V}_{zo}$  |
| Nulo          | 1        | 0        | 1        | 0        | 0               |
| ST            | 1        | 1        | 0        | 0        | 0               |
| ST            | 0        | 0        | 1        | 1        | 0               |
| ST            | 1        | 1        | 1        | 1        | 0               |

Fonte: próprio autor.

Figura 28 – Circuito equivalente do ZSI durante a aplicação dos estados ativos e nulos.



Fonte: próprio autor.

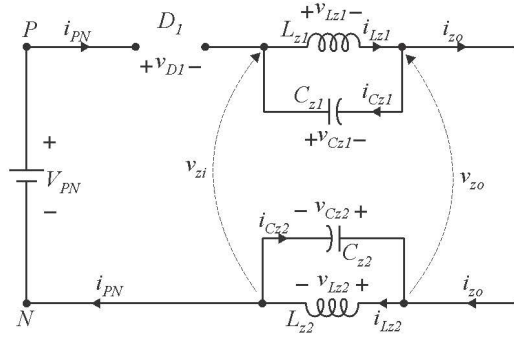
tensão nula na carga.

### 2.3.1 Princípio de funcionamento

Para uma melhor compreensão do princípio de funcionamento do ZSI, pode-se observar os circuitos equivalentes quando os estados ativos e nulos estão aplicados (Figura 28) e quando os estados de curto-circuito estão aplicados (Figura 29). O circuito equivalente da Figura 28 é obtido substituindo as chaves e a carga por uma fonte de corrente  $i_{zo}$  que depende do estado das chaves, bem como dos valores da corrente de carga. O circuito da Figura 29 é obtido curto-circuitando a fonte de corrente  $i_{zo}$ , devido a aplicação dos estados de curto-circuito no ZSI. Ajustando os elementos da malha Z para esta situação tem-se o indutor  $L_{z1}$  em paralelo com o capacitor  $C_{z1}$  e o indutor  $L_{z2}$  em paralelo com o capacitor  $C_{z2}$ .

A partir dos circuitos equivalentes das Figuras 28 e 29, pode-se deduzir a relação entre a razão de trabalho dos estados de curto circuito ( $d_{st}$ ), associada ao tempo de aplicação desses estados ( $t_{st}$ ), e o fator *boost*  $B$ , ou seja, o ganho de tensão na saída da malha Z em relação à

Figura 29 – Circuito equivalente do ZSI durante a aplicação dos estados de curto circuito.



Fonte: próprio autor.

tensão de alimentação  $V_{PN}$ . Assumindo que os valores das indutâncias  $L_{z1}$  e  $L_{z2}$  são iguais ( $L_z$ ) e que, da mesma forma, as capacitâncias  $C_{z1}$  e  $C_{z2}$  sejam iguais ( $C_z$ ), tem-se:

$$\begin{aligned} L_{z1} &= L_{z2} = L_z \\ C_{z1} &= C_{z2} = C_z \end{aligned} \quad (18)$$

$$\begin{aligned} v_{Lz1} &= v_{Lz2} = v_L \\ v_{Cz1} &= v_{Cz2} = v_C \end{aligned} \quad (19)$$

Observando o circuito equivalente da Figura 28 e levando em conta que a tensão média nos indutores  $L_{z1}$  e  $L_{z2}$  é nula, pode-se concluir que a tensão média nos capacitores é maior ou igual a  $V_{PN}$ . Na aplicação do estado de curto-circuito os capacitores  $C_{z1}$  e  $C_{z2}$  ficam em série, fazendo com que a tensão na entrada da malha Z ( $v_{zi}$ ) seja  $v_{zi} \geq 2V_{PN}$ . Sabendo que a tensão no diodo é dada por  $v_{D1} = V_{PN} - v_{zi}$ , conclui-se que o diodo ficará reversamente polarizado durante a aplicação do estado de curto-circuito.

Para o ZSI em um dos estados de curto-circuito (29), num intervalo de tempo  $t_{st}$  a cada período de chaveamento  $T_s$ , obtém-se as seguintes equações:

$$\begin{cases} v_L = v_C \\ v_{zi} = 2v_C \\ v_{zo} = 0 \end{cases} \quad (20)$$

Para o ZSI em um dos estados ativos ou nulos, num intervalo de tempo  $t_v$  a cada um período de chaveamento  $T_s$ , sendo  $t_v + t_{st} = T_s$ , obtém-se as seguintes equações:

$$\begin{cases} v_L = V_{PN} - v_C \\ v_{zi} = V_{PN} \\ v_{zo} = v_C - v_L = 2v_C - V_{PN} \end{cases} \quad (21)$$

Fazendo a tensão média no indutor da malha Z em um período de chaveamento e igualando a equação encontrada a zero, chega-se as seguintes relações:

$$\bar{v}_L = \frac{t_{st}v_C + t_v(V_{PN} - v_C)}{T_s} = 0 \quad (22)$$

$$\frac{v_C}{V_{PN}} = \frac{t_v}{t_v - t_{st}}. \quad (23)$$

Definindo o ganho de tensão nos capacitores da malha Z como  $B_C = v_C/V_{PN}$  e a razão de trabalho do estado de curto-circuito como  $d_{st} = t_{st}/T_s$ , chega-se a seguinte equação:

$$B_C = \frac{v_C}{V_{PN}} = \frac{1 - d_{st}}{1 - 2d_{st}}. \quad (24)$$

Analisando a tensão de saída na malha Z ( $v_{zo}$ ), pode-se encontrar o fator *boost* ( $B$ ) do ZSI, ou seja, a razão entre a tensão de pico na saída da malha Z ( $\hat{v}_{zo}$ ) e a tensão  $V_{PN}$ . A partir da equação (21), tem-se que  $\hat{v}_{zo} = 2v_C - V_{PN}$  e com isso o fator *boost* ( $B$ ) pode ser definido por:

$$B = \frac{\hat{v}_{zo}}{V_{PN}} = \frac{2v_C}{V_{PN}} - 1. \quad (25)$$

Substituindo (24) em (25) chega-se a:

$$B = \frac{1}{1 - 2d_{st}}. \quad (26)$$

Tendo em vista que o valor da razão de trabalho dos estados de curto-circuito está limitado a  $0 \leq d_{st} \leq 1$ , os valores dos ganhos  $B_C$  e  $B$  estão limitados da seguinte forma:

$$\begin{cases} 1 \leq B < +\infty, & \text{se } 0 \leq d_{st} \leq 0,5^- \\ -\infty < B \leq -1, & \text{se } 0,5^+ < d_{st} \leq 1 \\ 1 \leq B_C < +\infty, & \text{se } 0 \leq d_{st} \leq 0,5^- \\ -\infty < B_C \leq 0, & \text{se } 0,5^+ < d_{st} \leq 1, \end{cases}, \quad (27)$$

onde, o segundo intervalo não é utilizado, pois a tensão na saída e as tensões nos capacitores da malha Z ficariam com a polaridade invertida em comparação à tensão no barramento c.c., o que não seria suportado pelas chaves usadas no VSI. No primeiro intervalo, observa-se que quanto maior o valor da razão de trabalho dos estados de curto-circuito ( $d_{st}$ ), maiores serão os ganhos de tensão no capacitor da malha Z e conseqüentemente do fator *boost* do ZSI. Para valores de  $d_{st}$  próximos de 0,5 o ganho de tensão será extremamente elevado, podendo não ser suportado pelos elementos da malha Z e pelas chaves do inversor. Portanto, na prática, evitam-se valores de  $d_{st}$  próximos ou maiores que 0,5 (BRADASCHIA, 2012)(PENG, 2002).

No ZSI monofásico, durante a aplicação dos estados ativos e nulos, a tensão vista pelas chaves é igual a  $\hat{v}_{zo}$ . Assim, a amplitude das tensões na carga ( $V_s$ ) é:

$$V_s = m \hat{v}_{zo} = m B v_{PN} = B_B v_{PN}, \quad (28)$$

onde  $B_B = m.B$  é o produto do índice de modulação ( $m$ ), responsável pela função *buck*, pelo fator *boost* do ZSI, ou seja, é o fator *buck-boost* do ZSI.

### 2.3.2 Modelo de modo comum do ZSI

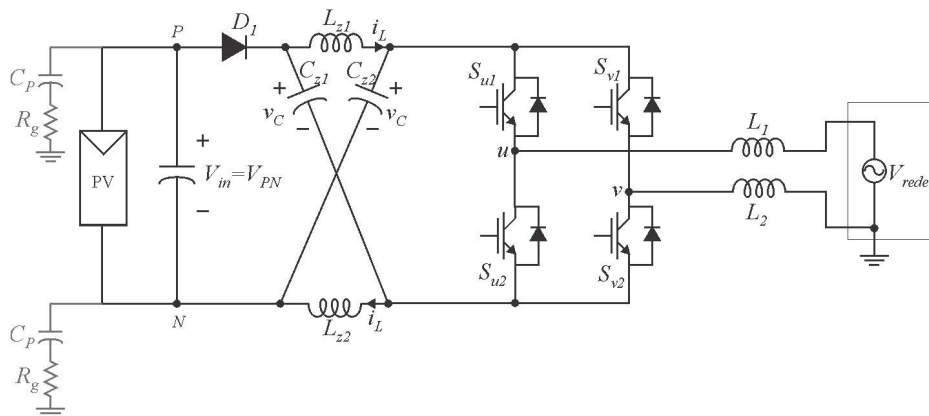
É analisado a seguir o modelo de modo comum de um arranjo fotovoltaico conectado à rede pelo do ZSI monofásico visando uma melhor compreensão do seu comportamento bem como sua influência na corrente de fuga. Para uma melhor compreensão do modelo de modo comum no ZSI, é utilizado, para representar a capacitância parasita  $C_P$ , um modelo com dois capacitores: um conectado entre o ponto positivo P e uma resistência de terra ( $R_g$ ) que é conectada a terra e outro conectado entre o ponto negativo N e uma resistência de terra ( $R_g$ ) que, por sua vez, é conectada a terra. Na Figura 30, é representado o sistema formado pelo arranjo fotovoltaico, capacitor do barramento c.c., capacitores e indutores da malha Z e pelas chaves semicondutoras que formam os braços do inversor. Essas chaves podem ser representadas por fontes de tensão chaveadas entre os pontos  $u, v$  e os pontos  $P, N$ . Se um estado ativo ou um estado nulo estiver sendo aplicado no ZSI, o diodo  $D_1$  estará conduzindo (fechado) e, se um estado de curto-circuito estiver sendo aplicado, o diodo  $D_1$  não estará conduzindo (aberto), ou seja, este diodo pode ser representado por uma chave ideal que depende do estado do ZSI. Na Figura 31, é mostrado o sistema fotovoltaico com essas representações.

As tensões de modo comum das fontes  $v_{uP}, v_{vP}, v_{uN}$  e  $v_{vN}$  são definidas da seguinte forma:

$$\begin{cases} v_{cmP} = \frac{v_{uP} + v_{vP}}{2} \\ v_{cmN} = \frac{v_{uN} + v_{vN}}{2} \end{cases} \quad (29)$$

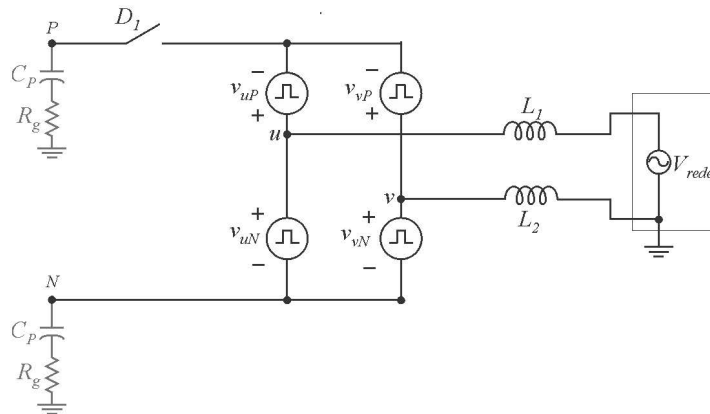
A tensão de modo diferencial, ou seja, a diferença entre as tensões de dois pontos do

Figura 30 – Sistema fotovoltaico conectado à rede sem transformador utilizando um ZSI.



Fonte: próprio autor.

Figura 31 – Representação simplificada do sistema fotovoltaico com ZSI.



Fonte: próprio autor.

circuito referenciadas à um ponto comum, é representada da seguinte forma:

$$v_{dm} = v_{uP} - v_{vP} = v_{uN} - v_{vN} = v_{uv}. \quad (30)$$

Manipulando as equações (29) e (30) é possível obter uma relação entre as tensões chaveadas e as tensões de modo comum e modo diferencial, chegando-se as seguintes equações:

$$\begin{cases} v_{uP} = v_{cmP} + \frac{v_{dm}}{2} \\ v_{vP} = v_{cmP} - \frac{v_{dm}}{2} \\ v_{uN} = v_{cmN} + \frac{v_{dm}}{2} \\ v_{vN} = v_{cmN} - \frac{v_{dm}}{2} \end{cases} \quad (31)$$

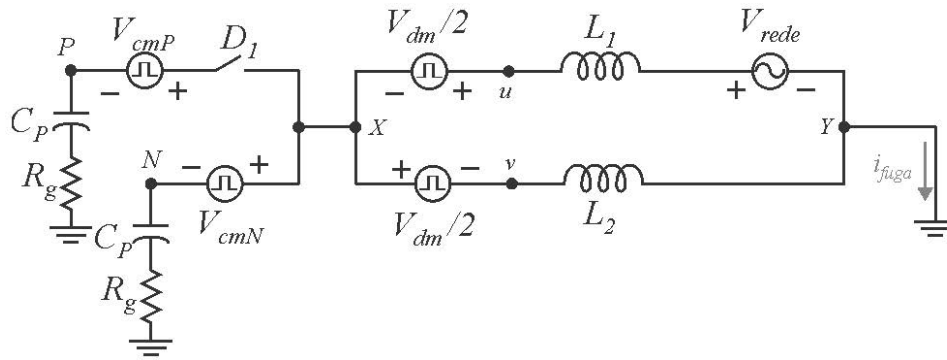
Substituindo as fontes chaveadas da Figura 31 pelas tensões definidas em (31), encontra-se o circuito equivalente do sistema fotovoltaico com ZSI em função das tensões de modo comum e de modo diferencial mostrado na Figura 32.

O circuito equivalente pode ser simplificado empregando o teorema da superposição e encontrando o circuito equivalente de Thévenin entre os pontos X e Y, como feito na subseção 2.1.3, obtendo-se assim o circuito da Figura 33.

Na Tabela 6, é mostrado o comportamento das tensões de modo comum e da tensão de modo diferencial para cada estado de chaveamento válido para o ZSI, indicando que as tensão de modo comum permanecem iguais durante os estados ativos.

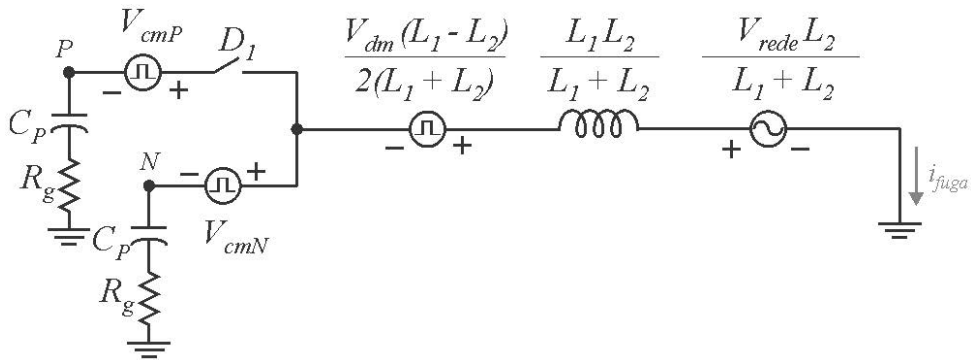
Observando o circuito equivalente de modo comum encontrado, percebe-se que quando um estado de curto-circuito é aplicado nas chaves, o diodo  $D_1$  não conduzirá e, neste instante, a corrente de fuga circulará pelo ramo inferior devido a obstrução do caminho superior. Durante a aplicação dos estados ativos e nulos, o diodo  $D_1$  estará conduzindo e ambos os caminhos estarão

Figura 32 – Circuito equivalente do sistema fotovoltaico com ZSI em função das tensões de modo comum e de modo diferencial.



Fonte: próprio autor.

Figura 33 – Circuito equivalente simplificado do sistema fotovoltaico com ZSI em função das tensões de modo comum e de modo diferencial.



Fonte: próprio autor.

Tabela 6 – Estados válidos das chaves e as tensões de modo-comum e de modo diferencial do ZSI monofásico.

| Estado | $S_{u1}$ | $S_{u2}$ | $S_{v1}$ | $S_{v2}$ | $v_{dm}$        | $v_{cmN}$        | $v_{cmP}$         |
|--------|----------|----------|----------|----------|-----------------|------------------|-------------------|
| Nulo   | 0        | 1        | 0        | 1        | 0               | 0                | $-\hat{V}_{zo}$   |
| Ativo  | 0        | 1        | 1        | 0        | $-\hat{V}_{zo}$ | $\hat{V}_{zo}/2$ | $-\hat{V}_{zo}/2$ |
| Ativo  | 1        | 0        | 0        | 1        | $\hat{V}_{zo}$  | $\hat{V}_{zo}/2$ | $-\hat{V}_{zo}/2$ |
| Nulo   | 1        | 0        | 1        | 0        | 0               | $\hat{V}_{zo}$   | 0                 |
| ST     | 1        | 1        | 0        | 0        | 0               | 0                | 0                 |
| ST     | 0        | 0        | 1        | 1        | 0               | 0                | 0                 |
| ST     | 1        | 1        | 1        | 1        | 0               | 0                | 0                 |

Fonte: próprio autor.

disponíveis para a circulação da corrente de fuga. Fica evidente também a influência da tensão de modo comum na corrente de fuga bem como a necessidade de utilização de filtros simétricos visando a redução do efeito da tensão de modo diferencial.

### 2.3.3 Técnica de PWM boost simples para o ZSI monofásico

A técnica de PWM *boost* simples é uma adaptação para o ZSI da técnica de PWM senoidal do VSI, na qual tensões senoidais de referência são comparadas a uma tensão triangular. Para adaptação, é necessário incluir sinais que gerem o estado de curto-circuito no inversor, onde estes devem substituir somente os estados nulos do ZSI pois os estados ativos são responsáveis pela tensão na carga. Tendo em vista que estados nulos estão sendo aplicados nos instantes em que a onda triangular é maior, em módulo, que todas as tensões de referência, são utilizadas duas tensões contínuas  $v_{st_P}$  e  $v_{st_N}$  na técnica do *boost* simples e as mesmas também são comparadas com a triangular. A tensão  $v_{st_P}$  possui valor igual ou maior que o valor do pico positivo das tensões de referência e a tensão  $v_{st_N}$  possui valor menor ou igual ao valor do pico negativo das tensões de referência. Quando a triangular for maior que  $v_{st_P}$  ou menor que  $v_{st_N}$ , todas as chaves do ZSI são fechadas simultaneamente e, com isso, aplica-se o estado de curto-circuito. Quando a triangular for menor que  $v_{st_P}$  e maior que  $v_{st_N}$  é aplicada a lógica das tensões de referência conforme a técnica de PWM senoidal, sendo que essa lógica pode seguir o PWM senoidal bipolar ou unipolar contínuo utilizados no VSI e descrito na Seção 2.2. Nesta técnica de modulação, se  $m = 1$ , nenhum estado de curto-circuito poderá ser aplicado ao ZSI, pois as tensões  $v_{st_P}$  e  $v_{st_N}$  ficarão no pico superior e inferior da triangular. Quanto menor o valor de  $m$ , mais distantes as tensões  $v_{st_P}$  e  $v_{st_N}$  podem ficar do pico e, portanto, maior é a aplicação do estado de curto-circuito. Com isso, pode-se concluir que a razão de trabalho máxima do estado de curto-circuito  $d_{st_{max}}$  varia em função de  $m$  da seguinte forma:  $d_{st_{max}} = 1 - m$ .

Para a técnica de PWM *boost* simples, o valor máximo das razões de trabalho das chaves depende do valor máximo  $v_{max}^*$ , ou seja,  $\max(d_{u1}, d_{v1}) = d_{max} = \max(1/2 + v_{max}^*/\hat{v}_{zo})$ . De forma equivalente, o valor mínimo das razões de trabalho das chaves depende do valor mínimo de  $v_{min}^*$ , ou seja,  $\min(d_{u1}, d_{v1}) = d_{min} = \min(1/2 + v_{min}^*/\hat{v}_{zo})$ , onde  $v_{max}^* = -v_{min}^* = m \hat{V}_{zo}/2$ . A partir dessas relações chega-se a seguinte equação:

$$\begin{cases} d_{max} = \frac{1 + m}{2} \\ d_{min} = \frac{1 - m}{2} \end{cases}, \quad (32)$$

onde  $d_{max}$  e  $d_{min}$  são a maior e a menor razão de trabalho das chaves superiores do inversor. Considerando as restrições dessas razões de trabalho, deduz-se que os vetores de curto-circuito podem ser aplicados sem alteração dos estados ativos durante  $1 - \max(d_{max})$  e  $\min(d_{min})$ . Com isso, tem-se:

$$d_{st_{max}} = 1 - d_{max} + d_{min} = 1 - m \quad (33)$$



A partir de (33), pode-se encontrar o fator *boost*  $B$ , o fator *buck-boost*  $B_B$  e o estresse de tensão nas chaves  $V_{stress}$ . Substituindo (33) em (26), tem-se:

$$B = \frac{1}{2m - 1} \quad (34)$$

Substituindo (34) em (28), chega-se a:

$$B_B = \frac{m}{2m - 1} \quad (35)$$

O estresse de tensão nas chaves, ou seja, a tensão máxima que as chaves do ZSI devem suportar, é igual ao valor de pico da tensão na saída da malha Z. Com isso tem-se:

$$V_{stress} = \hat{v}_{zo} = B V_{in} = \frac{V_{in}}{2m - 1} \quad (36)$$

Tendo em vista que o ganho do ZSI é o fator *buck-boost*  $B_B$  e utilizando a equação (35), a equação para o estresse de tensão nas chaves ( $V_{stress}$ ) pode ser reescrita como:

$$\begin{aligned} V_{stress} &= \frac{B_B}{m} V_{in} \\ V_{stress} &= (2B_B - 1)V_{in} \end{aligned} \quad (37)$$

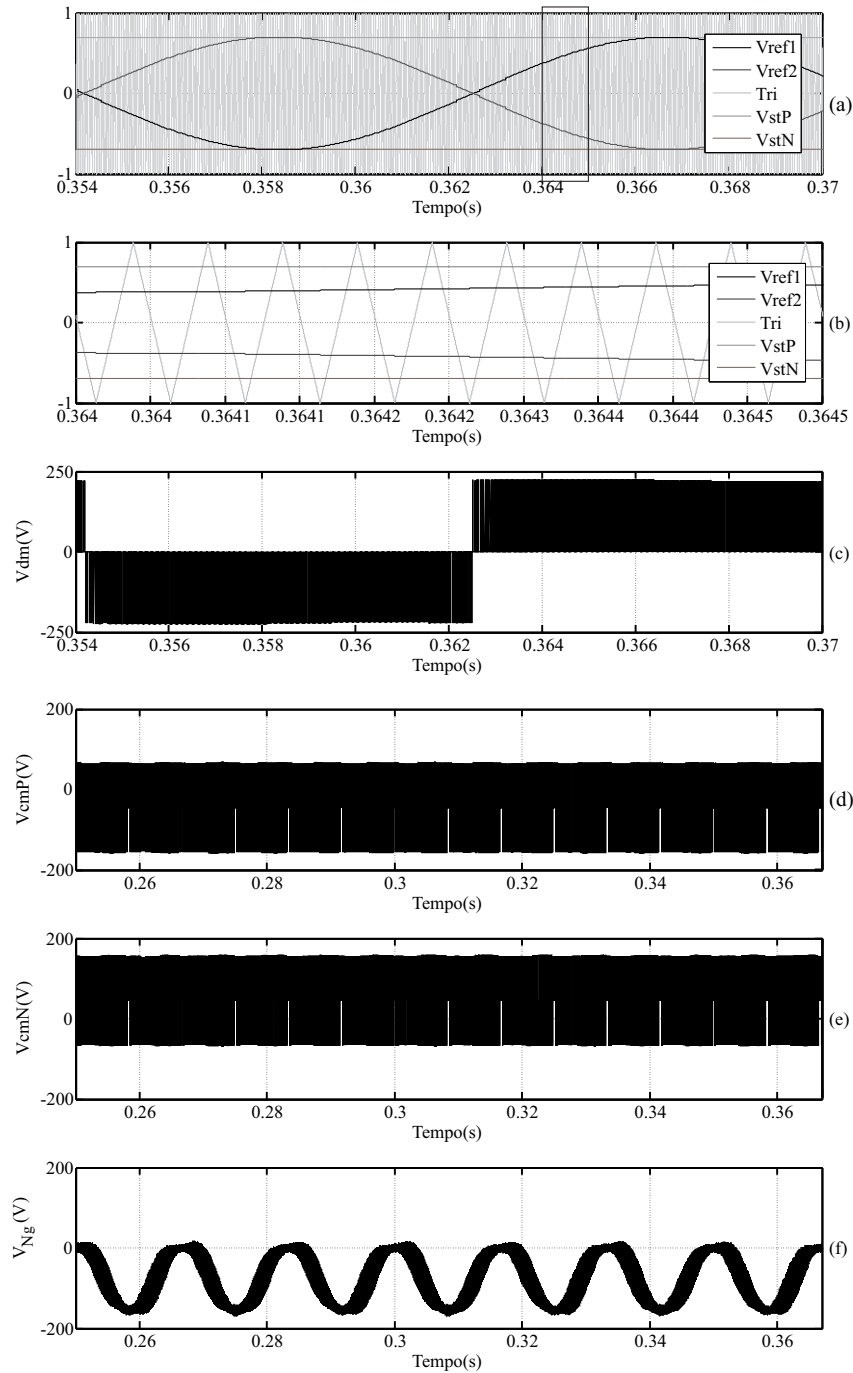
onde  $B_B \geq 1$ .

Visando observar o comportamento da corrente de fuga e das tensões de modo comum e modo diferencial, é simulado o ZSI da Figura 27 utilizando a técnica de PWM *boost* simples, onde os estados ativos e nulos são modulados de forma unipolar (Figura 34) para um dos casos e de forma bipolar (Figura 35) para o outro. A simulação é feita no MATLAB/Simulink, com os seguintes parâmetros:  $V_{in} = V_{PN} = 90 \text{ V}$ ,  $L_1 = L_2 = L = 3,2 \text{ mH}$ ,  $C_f = 2,2 \text{ }\mu\text{F}$ ,  $L_{z1} = L_{z2} = L_z = 1,6 \text{ mH}$ ,  $C_{z1} = C_{z2} = C_z = 2,0 \text{ mF}$ ,  $f_s = 20 \text{ kHz}$ ,  $C_p = 50 \text{ nF}$ ,  $R_g = 35 \text{ m}\Omega$ ,  $m = 0,7$ ,  $d_{st} = 0,3$ ,  $P_{load} = 500 \text{ W}$  e  $R_{load} = 24 \text{ }\Omega$ .

Nas Figuras 34 e 35, são mostradas, utilizando respectivamente, o PWM *boost* simples unipolar e o PWM *boost* simples bipolar, as tensões de referência e portadora, a tensão de modo diferencial ( $v_{dm}$ ), as tensões de modo comum  $V_{cmN}$  relativa ao ponto N do inversor e  $V_{cmP}$  relativa ao ponto P do inversor e a tensão do ponto N à terra ( $v_{Ng}$ ).

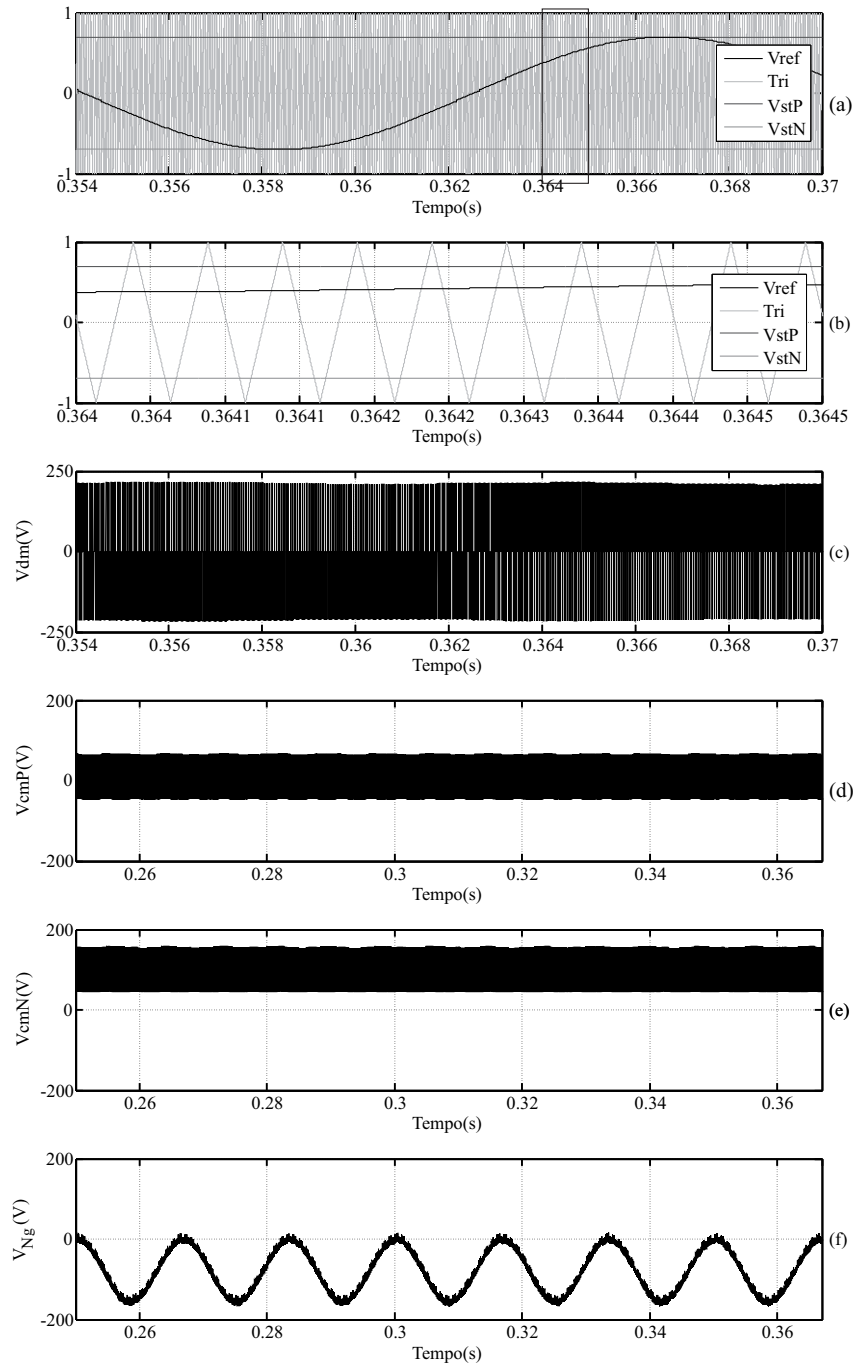
Com relação a corrente de fuga, foram encontrados em valor eficaz  $170 \text{ mA}$  e um valor de pico de  $600 \text{ mA}$  utilizando a modulação *boost* simples unipolar e  $59 \text{ mA}$  e um valor de pico de  $110 \text{ mA}$  utilizando a modulação *boost* simples bipolar para as mesmas condições de simulação. Nas Figuras 36 e 37 é mostrado o comportamento da corrente de fuga utilizando os PWMs *boost* simples unipolar e bipolar respectivamente, bem como a corrente na carga em ambos os casos.

Figura 34 – PWM *boost* simples unipolar: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita.



Fonte: próprio autor.

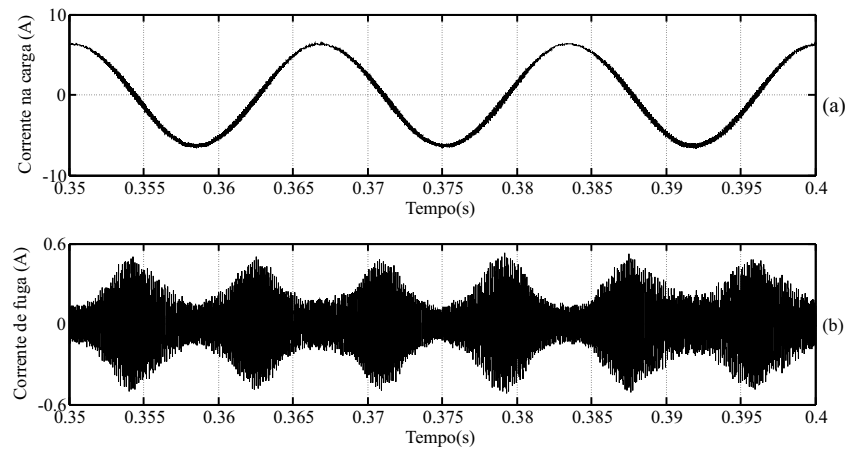
Figura 35 – PWM *boost* simples bipolar: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita.



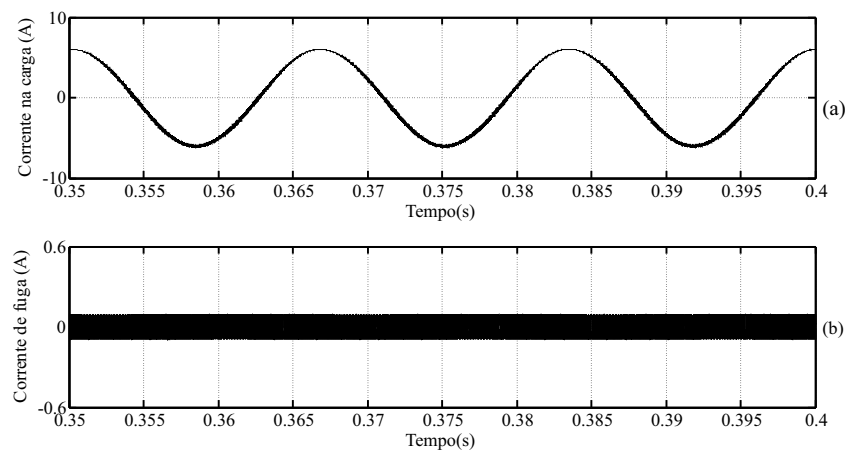
Fonte: próprio autor.

### 2.3.4 ZSI monofásico com diodo adicional

O circuito de modo comum de um sistema fotovoltaico aterrado, sem transformador e utilizando um ZSI monofásico possui um diodo de recuperação rápida  $D_1$  que se comporta como

Figura 36 – PWM *boost* simples unipolar: (a) corrente na carga e (b) corrente de fuga.

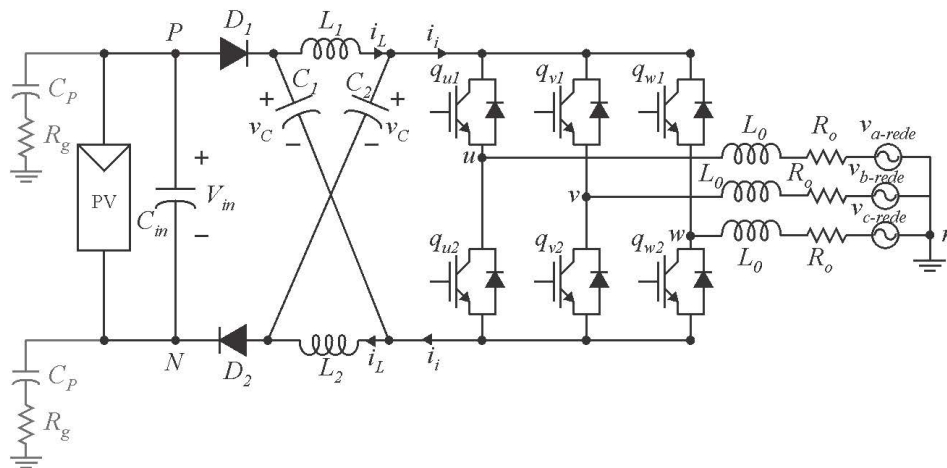
Fonte: próprio autor.

Figura 37 – PWM *boost* simples bipolar: (a) corrente na carga e (b) corrente de fuga.

Fonte: próprio autor.

uma chave, como pôde ser observado na Figura 31, abrindo (bloqueando) quando um estado de curto-circuito é aplicado nas chaves do inversor e fechando (conduzindo) quando um estado nulo ou ativo é aplicado. Nos instantes de bloqueio do diodo, o caminho de circulação de corrente pelo ramo superior do modelo de modo comum fica indisponível obrigando a corrente de fuga a circular pelo ramo inferior. Tendo em vista essas características, foi proposta em (BRADASCHIA et al., 2011a) e (BRADASCHIA et al., 2011b) a utilização de um diodo de recuperação rápida adicional no ramo inferior da malha Z para um ZSI trifásico como uma solução para redução da corrente de fuga durante os instantes de aplicação dos estados de curto-circuito. A topologia ZSI-D pode ser observada na Figura 38, com a configuração trifásica original. Essa configuração possibilita o completo isolamento da rede elétrica e do arranjo fotovoltaico durante a aplicação

Figura 38 – Sistema fotovoltaico aterrado e sem transformador conectado à rede e utilizando a topologia ZSI-D trifásica.



Fonte: próprio autor.

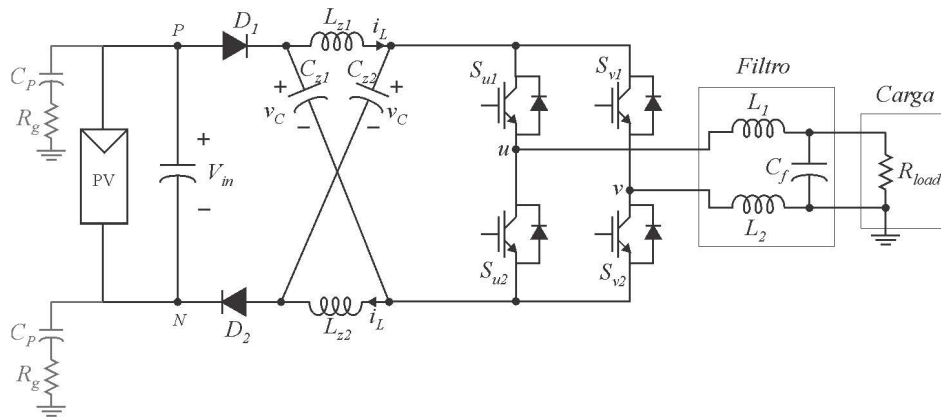
dos estados de curto-circuito, pois ambos os diodos bloqueiam nesses instantes. Com isso, mesmo que a tensão de modo-comum tenha um comportamento chaveado durante a aplicação dos estados de curto-circuito, as variações de tensão que surgem nas capacitâncias parasitas não irão produzir corrente de fuga pois não existe um caminho para a circulação da mesma (BRADASCHIA, 2012). Entretanto, durante a aplicação dos estados ativos e nulos, qualquer flutuação de tensão de modo comum nas capacitâncias parasitas produz correntes de fuga. Assim, utilizando a topologia ZSI-D e uma técnica de PWM adequada, que garanta que a tensão de modo comum se torne constante durante os estados ativos e nulos, pode-se reduzir significativamente os valores de corrente de fuga no sistema fotovoltaico.

Com o mesmo intuito de reduzir a corrente de fuga em sistemas fotovoltaicos, em seguida é feita a adaptação da topologia do ZSI-D trifásico para um ZSI-D monofásico. Na Figura 39, é mostrado um sistema fotovoltaico aterrado e sem transformador alimentando uma carga monofásica utilizando a topologia ZSI-D. Nesta figura, pode-se observar a presença do diodo de recuperação rápida  $D_2$  que caracteriza a topologia.

O circuito de modo comum para um sistema fotovoltaico com a topologia ZSI-D pode ser encontrado usando a mesma abordagem realizada com o ZSI como mostrado na Seção 2.3.2. Na Figura 40, é mostrado o circuito equivalente simplificado de modo comum para a topologia ZSI-D. Como mencionado anteriormente, os diodos  $D_1$  e  $D_2$  podem ser representados por chaves fechando durante a aplicação dos estados ativos e nulos e abrindo durante a aplicação dos estados de curto-circuito, isolando o arranjo fotovoltaico nestes instantes.

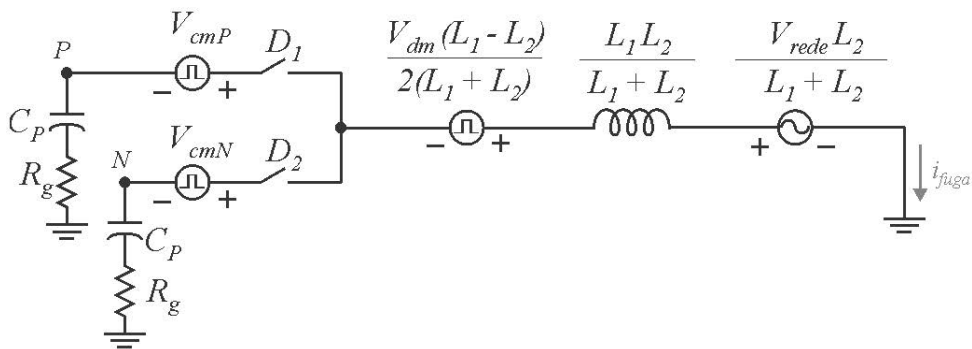
No que diz respeito a modulação para o ZSI-D, deve ser utilizada, durante a aplicação dos estados ativos e nulos, uma técnica de PWM que mantenha a tensão de modo comum constante (BRADASCHIA et al., 2011a)(BRADASCHIA et al., 2011b), reduzindo assim a corrente de

Figura 39 – Sistema fotovoltaico aterrado e sem transformador alimentando uma carga monofásica utilizando a topologia ZSI-D.



Fonte: próprio autor.

Figura 40 – Circuito equivalente simplificado do sistema fotovoltaico com ZSI-D em função das tensões de modo comum e de modo diferencial.

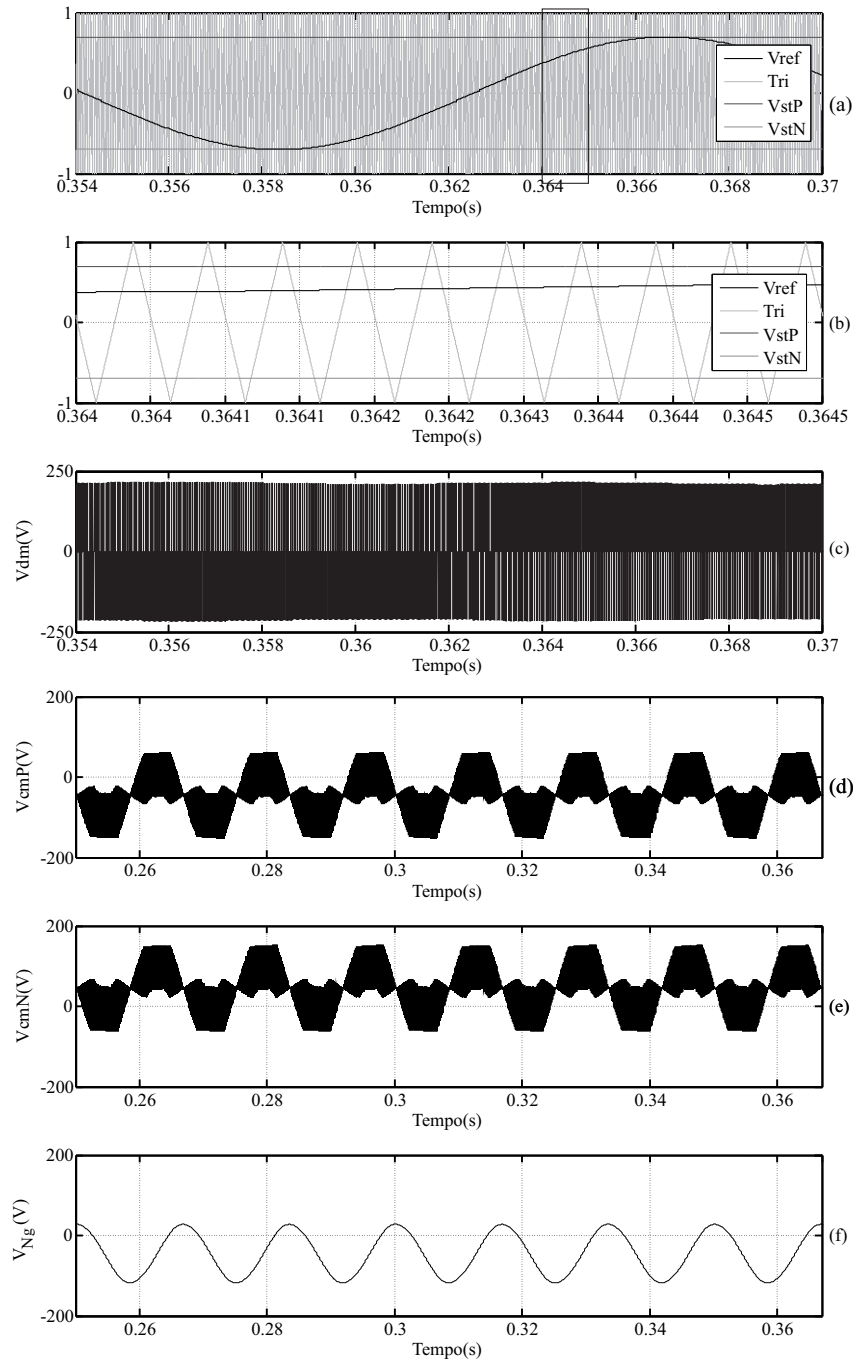


Fonte: próprio autor.

fuga. Com isso, a modulação mais apropriada seria a técnica de PWM *boost* simples bipolar, pois a mesma só aplica estados ativos durante o tempo de aplicação dos estados ativos e nulos, garantindo tensões de modo comum  $V_{cmP}$  e  $V_{cmN}$  constantes. Os únicos instantes em que  $V_{cmP}$  e  $V_{cmN}$  mudam de valor ocorrem durante a aplicação dos estados de curto-circuito, embora os diodos  $D_1$  e  $D_2$  abram nestes instantes, garantindo a isolamento necessária para não circular corrente de fuga.

Visando observar o comportamento da corrente de fuga e das tensões de modo comum e modo diferencial, é simulado o ZSI-D da Figura 39 utilizando a técnica de PWM *boost* simples, onde os estados ativos e nulos são modulados de forma bipolar. A simulação é feita na plataforma MATLAB/Simulink, com os seguintes parâmetros:  $V_{in} = V_{PN} = 90 \text{ V}$ ,  $L_1 = L_2 = L = 3,2 \text{ mH}$ ,  $C_f = 2,2 \text{ }\mu\text{F}$ ,  $L_{z1} = L_{z2} = L_z = 1,6 \text{ mH}$ ,  $C_{z1} = C_{z2} = C_z = 2,0 \text{ mF}$ ,  $f_s = 20 \text{ kHz}$ ,  $C_p = 50 \text{ nF}$ ,  $R_g = 35 \text{ m}\Omega$ ,  $m = 0,7$ ,  $d_{st} = 0,3$ ,  $P_{load} = 500 \text{ W}$  e  $R_{load} = 24 \text{ }\Omega$ .

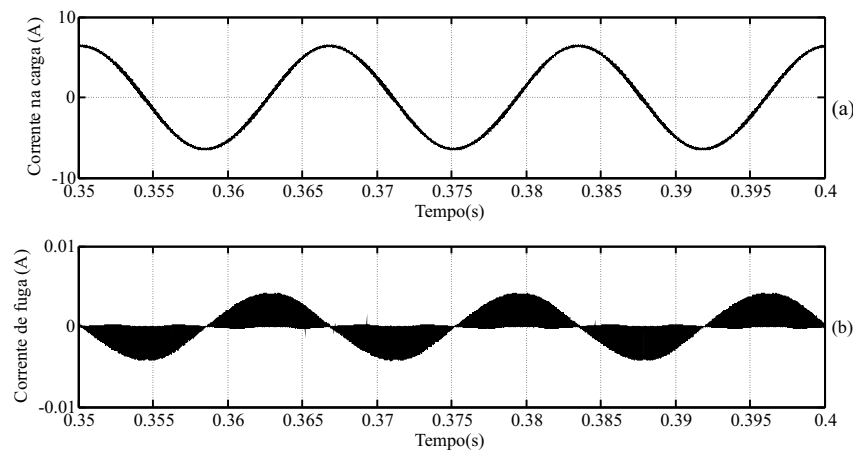
Figura 41 – ZSI-D monofásico com PWM *boost* simples bipolar: (a) tensões de referência e portadora, (b) Detalhe da área marcada em (a), (c) tensão de modo diferencial, (d) tensão de modo comum relativa ao ponto N do inversor, (e) tensão de modo comum relativa ao ponto P do inversor e (f) tensão sobre a capacitância parasita.



Fonte: próprio autor.

Na Figura 41, é mostrado o comportamento das tensões de modo diferencial e de modo comum, já na Figura 42 é mostrado o comportamento da corrente de fuga para as condições de simulação

Figura 42 – ZSI-D monofásico com PWM *boost* simples bipolar: (a) corrente na carga e (b) corrente de fuga.



Fonte: próprio autor.

citadas. Nessas condições foi encontrado um valor eficaz de corrente de fuga de  $1,4 \text{ mA}$  e valor de pico de  $4 \text{ mA}$ , o que mostra a redução significativa utilizando a topologia ZSI-D para o inversor e a modulação *boost* simples em relação ao ZSI.

## 2.4 Conclusões

Neste capítulo, foram apresentadas as topologias de conversores baseados no VSI com característica de elevação de tensão (*boost*) e com condições para aplicação em sistemas fotovoltaicos sem transformador. A topologia *boost*+VSI apresentou melhor condição de corrente de fuga quando foi utilizado o PWM bipolar em sua modulação. Para esta topologia, a corrente de fuga variou na faixa de  $1,3 \text{ mA}$  à  $181 \text{ mA}$  em valores eficazes. Para o ZSI, a corrente de fuga variou na faixa de  $59 \text{ mA}$  à  $170 \text{ mA}$  em valores eficazes. No caso do ZSI-D, a corrente de fuga chegou a um valor de  $1,4 \text{ mA}$  em valor eficaz.

As topologias *boost*+VSI e ZSI-D apresentaram baixos valores de corrente de fuga ( $1,3 \text{ mA}$  e  $1,4 \text{ mA}$ , respectivamente) para as condições de modulação e filtro de saída adotados na simulação, atendendo aos limites da norma DIN VDE V 0126-1-1 (DIN, 2006), da norma IEC 62109-2 (IEC, 2011) e das recomendações do relatório técnico da SMA (SMA, 2014), estando abaixo da faixa recomendada de  $50 \text{ mA}$  eficaz, mostrando-se, assim, mais adequadas para aplicação em sistemas fotovoltaicos sem transformador. Ambas as topologias serão comparadas, no ponto de vista de rendimento, com o TSTS-ZSI que será apresentado no capítulo seguinte.



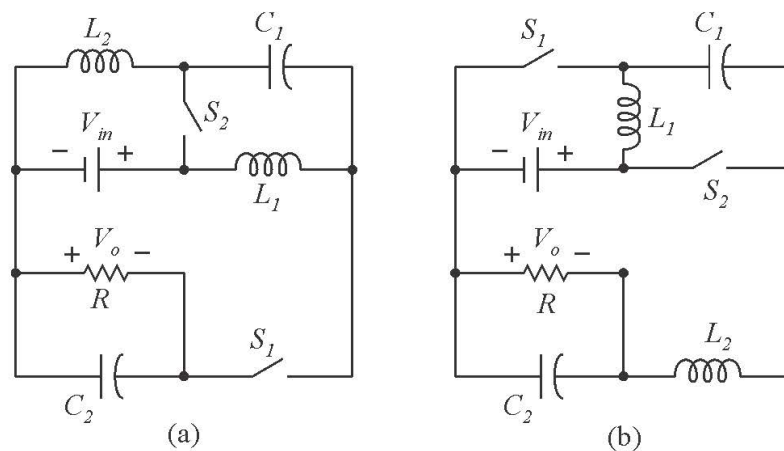
### 3 Inversores Fonte Z Monofásicos de Três Chaves e Três Estados

Neste capítulo, é abordado uma família de inversores fonte Z monofásicos de três chaves e três estados, conhecidos como (*Three-Switch Three-State Z-Source Inverter - TSTS-ZSI*) proposta por (HUANG et al., 2013), bem como suas características, princípios de funcionamento, modulação, projeto dos componentes passivos, visando sua aplicação em sistemas fotovoltaicos sem transformador. São apresentados, também, os resultados de simulação destes inversores.

#### 3.1 Família de Inversores Fonte Z de Três Chaves e Três Estados

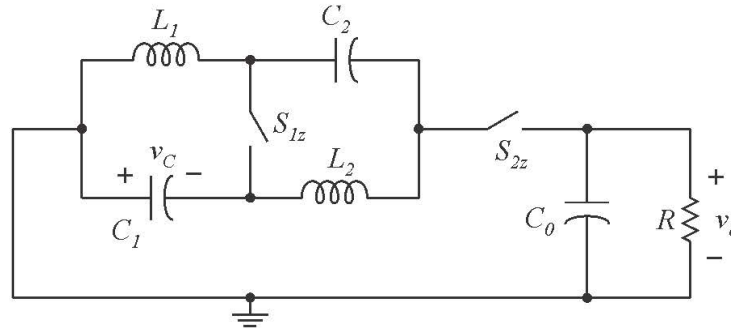
Nos últimos anos, o ZSI tem sido largamente estudado, explorando aspectos como: áreas de aplicação, novas estratégias de modulação ou melhoramentos de topologia para aplicações específicas. Contudo, a maioria desses estudos é realizada em inversores para sistemas trifásicos, sendo poucas as aplicações monofásicas, pois potência instantânea de saída em sistemas monofásicos não é constante, afetando, assim, a qualidade da forma de onda de saída (HUANG et al., 2013)(SHEN; PENG, 2008). Com o intuito de superar essa oscilação de potência no ZSI monofásico, foram propostas novas topologias como o *semi-ZSI* (Figura 43(a)) (TANG; XIE; ZHANG, 2008) e *semiquasi-ZSI* (Figura 43(b)) (CAO et al., 2011). Contudo, estas soluções possuem outras desvantagens como a não-linearidade de sua estratégia de controle, limitando suas aplicações.

Figura 43 – Topologias derivadas do ZSI monofásico: (a) *semi-ZSI* e (b) *semiquasi-ZSI*.



Fonte: próprio autor.

Figura 44 – Forma alternativa de representação do Semi-ZSI.



Fonte: próprio autor.

Com base nas características dos ZSI monofásicos existentes, foi proposta por (HUANG et al., 2013) uma família de conversores chamada de inversores fonte Z de três chaves e três estados (TSTS-ZSI), sendo classificada em dois grupos: TSTS-ZSI tipo *boost* e TSTS-ZSI tipo *buck-boost*.

Uma forma de representar o *semi-ZSI* da Figura 43(a) é substituindo a fonte c.c. por um capacitor com tensão constante  $v_c$ , mostrada na Figura 44. Define-se  $d_z$  como a razão de trabalho da chave  $S_{1z}$ , sabendo que as chaves  $S_{1z}$  e  $S_{2z}$  trabalham alternadamente. Analisando a Figura 44 e assumindo que a tensão no capacitor  $C_1$  é igual à tensão no capacitor  $C_2$ , ou seja,  $v_{C1} = v_{C2} = v_C$ , e que a corrente no indutor  $L_1$  é igual à corrente no indutor  $L_2$ , ou seja,  $i_{L1} = i_{L2} = i_L$ , pode-se deduzir que

$$\begin{cases} S_{1z} = 1 \\ S_{2z} = 0 \end{cases} \Rightarrow v_L = v_C, \quad (1)$$

durante  $d_z T_s$  e

$$\begin{cases} S_{1z} = 0 \\ S_{2z} = 1 \end{cases} \Rightarrow v_L + v_C + v_o = 0 \Rightarrow v_L = -v_C - v_o, \quad (2)$$

durante  $(1 - d_z) T_s$ , onde  $v_o$  é a tensão na carga resistiva  $R$ . Escrevendo a equação do valor médio da tensão no indutor e igualando a zero, tem-se:

$$\begin{aligned} \bar{v}_L &= \frac{v_C d_z T_s + (-v_C - v_o)(1 - d_z) T_s}{T_s} = 0 \Rightarrow \\ v_o &= \frac{(2d_z - 1)}{(1 - d_z)} v_C, \end{aligned} \quad (3)$$

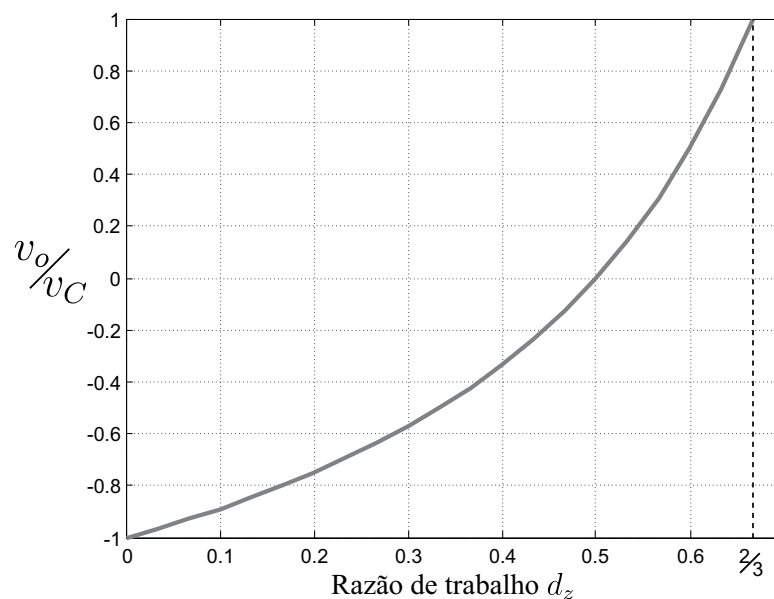
onde esta equação também pode ser reescrita como:

$$v_o = (2d_z - 1)(2v_C + v_o). \quad (4)$$

Analisando a equação (3), é possível gerar a Figura 45 onde é mostrado gráfico da relação da tensão de saída e a tensão no capacitor ( $v_o/v_C$ ) em função da razão de trabalho  $d_z$ . Percebe-se que a tensão de saída pode assumir tanto valores positivos ( $d_z > 0,5$ ) quanto valores negativos ( $d_z < 0,5$ ). Portanto, com o controle adequado de  $d_z$ , a cada período de chaveamento ( $T_s$ ), é possível obter um tensão de saída senoidal a partir de uma tensão de entrada c.c., ou seja, o *semi-ZSI* pode operar como um VSI monofásico em ponte completa. Para  $d_z > 2/3$ , o *semi-ZSI* assume tensões de saída maiores que a tensão de entrada, embora a máxima tensão negativa que se pode obter na saída é igual ao negativo da tensão de entrada (quando  $d_z = 0$ ). Assim, para operar como conversor c.c./c.a. simétrico,  $d_z$  deve estar limitado entre 0 e  $2/3$  sendo a máxima amplitude da saída senoidal igual a  $v_C$ . Logo, o *semi-ZSI* operando como conversor c.c./c.a. possui apenas ação *buck*.

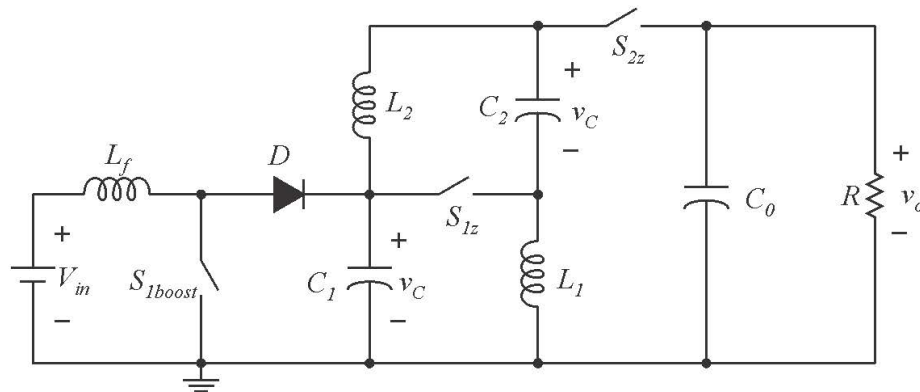
Com isso, a utilização de um conversor c.c./c.c. *boost* na entrada do *semi-ZSI* se faz necessária para aplicações em sistemas fotovoltaicos. Na Figura 46, é representado um conversor de dois estágios utilizando um conversor c.c./c.c. *boost* em cascata com o *semi-ZSI*, onde  $S_{1boost}$  é a chave do conversor *boost* e sua razão de trabalho é  $d_{boost}$ . Contudo, essa configuração de dois

Figura 45 – Relação da tensão de saída pela tensão no capacitor ( $v_o/v_C$ ) em função da razão de trabalho  $d_z$ .



Fonte: próprio autor.

Figura 46 – Conversor de dois estágios utilizando um conversor c.c./c.c. *boost* em cascata com o semi-ZSI.



Fonte: próprio autor.

estágios não consegue solucionar as desvantagens do *semi-ZSI* anteriormente citadas (HUANG et al., 2013).

A partir da Figura 46, pode-se reescrever a equação do conversor *boost* como:

$$V_{boost} = \frac{1}{1 - d_{boost}} V_{in}. \quad (5)$$

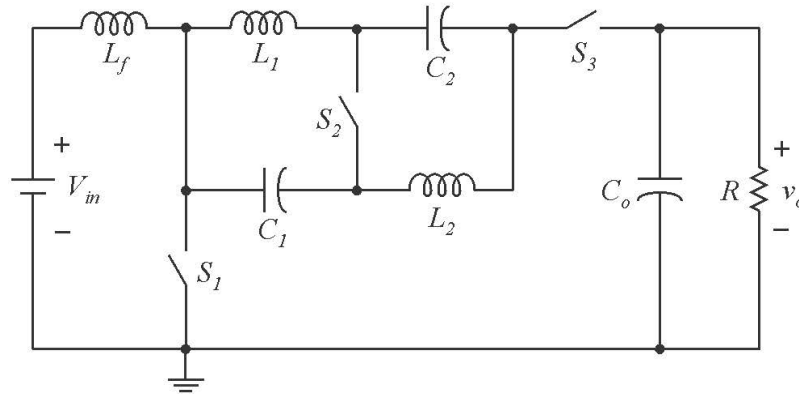
Analisando (4) e assumindo que  $2v_C + v_o$  tenha um valor constante, ou seja,  $2v_C + v_o = \text{constante}$ ,  $v_C$  variará para compensar as variações de  $v_o$ , de forma que  $V_{boost}$  seja sempre constante e maior ou igual ao valor de pico de  $v_o$ . Assim,  $V_o = (2d_z - 1)(2v_C + v_o) = (2d_z - 1)V_{boost}$  é a relação entre a tensão de saída  $v_o$  e a razão de trabalho  $d_z$  se torna linear e equivalente a expressão da relação entre a tensão do barramento c.c. e a tensão de saída em um VSI monofásico.

A partir dessa idéia, a tensão  $V_{boost} = 2v_C + v_o$  pode ser alcançada fechando as chaves  $S_{1z}$  e  $S_{2z}$  ao mesmo tempo e abrindo  $S_{1boost}$ , e, com isso, chega a nova topologia apresentada na Figura 47 (HUANG et al., 2013).

Para um melhor entendimento, são obtidos, a partir do conversor da Figura 47, os circuitos equivalentes das Figuras 48 e 49. A primeira é obtida comutando as chaves  $S_2$  e  $S_3$  simultaneamente e de forma alternada com  $S_1$  e a segunda é obtida comutando as chaves  $S_1$  e  $S_3$  simultaneamente e de forma alternada com  $S_2$ .

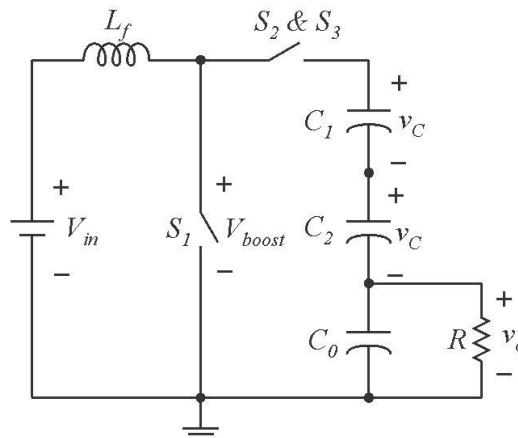
Na Figura 48, é mostrado o circuito equivalente do estágio responsável pelo *boost*, garantindo que  $V_{boost} = 2v_C + v_o$ . Esta condição é obtida adotando  $S_2 = S_3 = \overline{S_1}$ , ou seja, observando a Figura 47, quando  $S_2$  e  $S_3$  estão fechadas e  $S_1$  está aberta, tem-se  $L_1$  em paralelo com  $C_1$  e  $L_2$  em paralelo com  $C_2$  alimentando a carga, garantindo que  $V_{boost} = 2v_C + v_o$ . Quando a chave  $S_1$  está fechada e  $S_2$  e  $S_3$  estão abertas, tem-se o carregamento da indutância  $L_f$  e a

Figura 47 – Topologia alcançada a partir da combinação do semi-ZSI e do conversor *boost*.



Fonte: próprio autor.

Figura 48 – Circuito responsável pelo efeito boost, obtido comutando as chaves  $S_2$  e  $S_3$  simultaneamente.

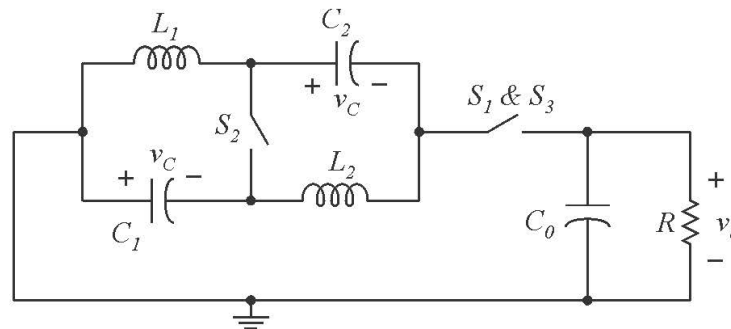


Fonte: próprio autor.

isolação da carga, das indutâncias e das capacitâncias em relação a entrada, dessa forma as capacitâncias são mostradas em série, devido ao primeiro caso de chaveamento, e as indutâncias  $L_1$  e  $L_2$  não são mostradas nesse circuito equivalente. Na Figura 49 é mostrado o circuito equivalente responsável pelo estágio de conversão c.c./c.a. baseado no semi-ZSI, garantindo que  $v_o = [(2d_2 - 1)/(1 - d_2)]v_C$ , onde  $d_2$  é a razão de trabalho da chave  $S_2$ . O circuito é obtido adotando  $S_1 = S_3 = \overline{S_2}$ , ou seja, observando a Figura 47, quando a chave  $S_2$  está fechada e  $S_1$  e  $S_3$  estão abertas, tem-se o carregamento dos indutores ( $L_1$  e  $L_2$ ) e a isolação da saída. Quando  $S_1$  e  $S_3$  estão fechadas e  $S_2$  está aberta, tem-se a alimentação da saída, com a carga ou descarga do capacitor  $C_0$  e o carregamento da indutância  $L_f$ . Dessa forma, a entrada não tem influência sobre o restante do circuito e não é mostrada no circuito equivalente.

Quanto às restrições de chaveamento, com o intuito de manter  $V_{boost} = 2v_C + v_o$  constante,

Figura 49 – Circuito responsável pela conversão c.c./c.a., obtido comutando as chaves  $S_1$  e  $S_3$  simultaneamente.



Fonte: próprio autor.

as seguintes condições devem ser satisfeitas:

1. Quando  $S_1$  está ligada ( $S_1 = 1$ ), ao menos uma das chaves  $S_2$  ou  $S_3$  deve estar desligada ( $S_2 = 0$  ou  $S_3 = 0$ );
2. Quando  $S_1$  está desligada ( $S_1 = 0$ ), ambas as chaves  $S_2$  e  $S_3$  devem estar ligadas ( $S_2 = 1$  e  $S_3 = 1$ ).

De forma semelhante, com o intuito de realizar a inversão descrita pela equação (4), as seguintes condições devem ser satisfeitas:

1. Quando  $S_2$  está ligada ( $S_2 = 1$ ), ao menos uma das chaves  $S_1$  ou  $S_3$  deve estar desligada ( $S_1 = 0$  ou  $S_3 = 0$ );
2. Quando  $S_2$  está desligada ( $S_2 = 0$ ), ambas as chaves  $S_1$  e  $S_3$  devem estar ligadas ( $S_1 = 1$  e  $S_3 = 1$ ).

Tabela 7 – Tabela de estados das chaves do TSTS-ZSI.

|                 | $S_1$ | $S_2$ | $S_3$ |
|-----------------|-------|-------|-------|
| <b>Estado 1</b> | 1     | 0     | 1     |
| <b>Estado 2</b> | 1     | 1     | 0     |
| <b>Estado 3</b> | 0     | 1     | 1     |

Fonte: próprio autor.

Levando em conta as restrições acima mencionadas, chega-se a tabela 8 na qual é mostrada os estados das chaves do TSTS-ZSI. Analisando esta tabela, pode-se chegar as seguintes inequações:

$$\left\{ \begin{array}{l} 1 - d_1 \leq d_2 \\ 1 - d_1 \leq d_3 \\ 1 - d_2 \leq d_1 \\ 1 - d_2 \leq d_3 \\ 1 - d_3 \leq d_1 \\ 1 - d_3 \leq d_2 \end{array} \right. , \quad (6)$$

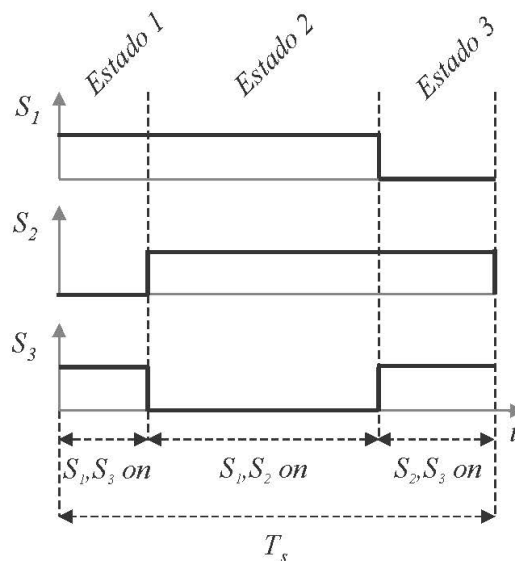
onde  $d_1$ ,  $d_2$  e  $d_3$  são as razões de trabalho das chaves  $S_1$ ,  $S_2$  e  $S_3$  respectivamente. Com base nas inequações mostradas, tem-se:

$$d_i + d_j \geq 1, \quad ij \in \{12, 13, 23\}. \quad (7)$$

A sequência de gatilho das chaves da Figura 50 garante que apenas duas chaves podem estar ligadas simultaneamente, dividindo assim o período  $T_s$  em três diferentes estados, fato que dá o nome TSTS-ZSI à topologia. Partindo também da Figura 50, pode-se escrever a razão de trabalho da chave  $S_3$  como (CAVALCANTI et al., 2013):

$$d_3 = 2 - d_1 - d_2 \quad (8)$$

Figura 50 – Sequência de gatilho das chaves em um período de chaveamento.



Fonte: adaptado de (CAVALCANTI et al., 2013).

Escrevendo as equações para a função *boost* e o ganho de tensão do *semi-ZSI* a partir das Figuras 48 e 49, respectivamente, tem-se:

$$V_{boost} = 2v_C + v_o = \frac{1}{1 - d_1} V_{in} \tag{9}$$

$$\frac{2v_C + v_o}{V_{in}} = \frac{1}{1 - d_1}$$

$$\frac{v_o}{v_C} = \frac{2d_2 - 1}{1 - d_2} \tag{10}$$

Substituindo as equações (9) e (10) na equação (8), chega-se a seguinte expressão:

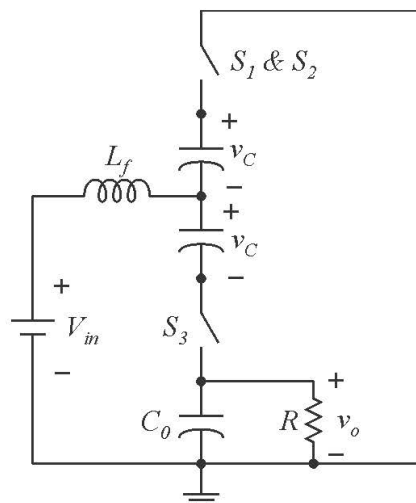
$$d_3(V_{in} - v_o - v_C) + (1 - d_3)(V_{in} + v_C) = 0 \tag{11}$$

A partir dessa equação, é possível construir uma outra forma de ligação do circuito *boost* mostrada na Figura 51. Considerando que os dois capacitores da Figura 51 pertencem a um *semi-ZSI* com dois indutores e a chave interligando os elementos, chega-se a outra topologia do TSTS-ZSI mostrada na Figura 52.

Partindo das duas topologias das figuras 47 e 52, (HUANG et al., 2013) propõe uma família de topologias chamadas *Three-Switch Three-State ZSI* (TSTS-ZSI) e dividida nos seguintes grupos:

- TSTS-ZSI tipo *boost*, que são derivadas do conversor *boost* combinado com o *semi-ZSI*, possuindo corrente de entrada contínua. Essas quatro topologias são mostradas na

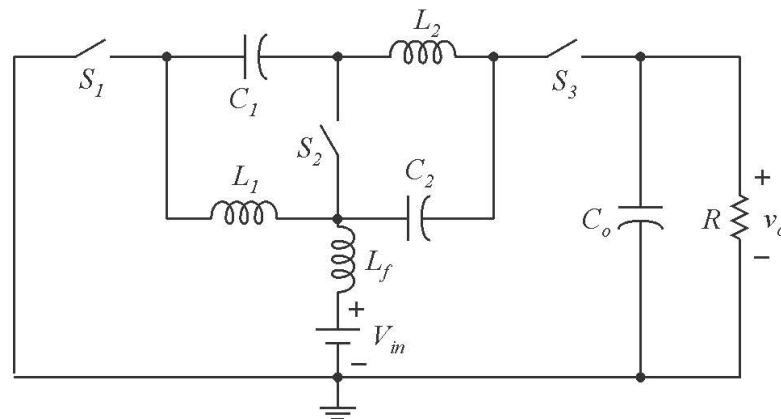
Figura 51 – Forma alternativa do circuito equivalente responsável pelo efeito *boost*.



Fonte: próprio autor.



Figura 52 – Outra topologia para o TSTS-ZSI.



Fonte: próprio autor.

Figura 53 e apresentam mesmas propriedades elétricas, estresse nas chaves, capacitores e indutores e ganho de tensão;

- TSTS-ZSI tipo *buck-boost*, que são derivadas do conversor *buck-boost* combinado com o *semi-ZSI*, possuindo corrente de entrada chaveada. Essas quatro topologias são mostradas na Figura 54 e apresentam mesmas propriedades elétricas, estresse nas chaves, capacitores e indutores e ganho de tensão.

Comparadas ao ZSI monofásico convencional, as topologias propostas em (HUANG et al., 2013) reduzem o número de chaves, diodos, volume dos capacitores da malha Z e algumas das topologias apresentam ponto de aterramento comum entre a fonte c.c. e a carga c.a..

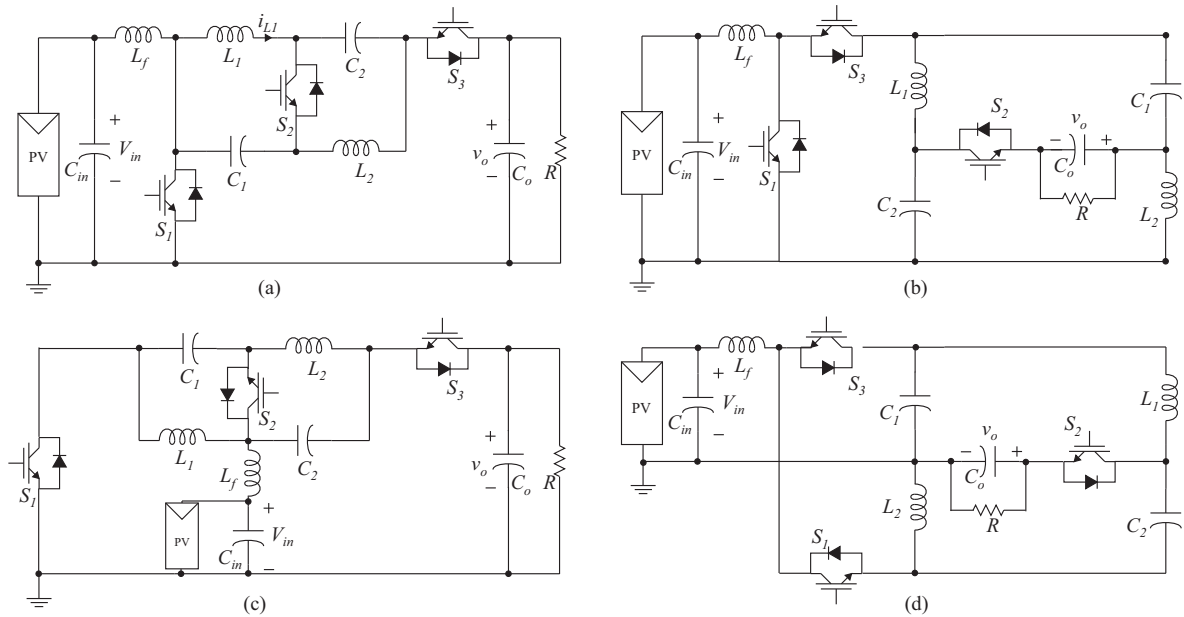
A Tabela 8 mostra uma comparação entre o TSTS-ZSI tipo *boost* e o TSTS-ZSI tipo *buck-boost* com relação ao estresse de tensão e corrente nessas topologias, onde  $A$  é o pico do ganho de tensão e é definido como  $V_o/V_{in}$ ,  $V_{in}$  é a tensão de entrada,  $V_o$  e  $I_o$  são, respectivamente, os valores máximos de tensão e corrente de saída. De acordo com a Tabela 8, as topologias TSTS-ZSI tipo *buck-boost* apresentam menores estresse de tensão e de corrente nas chaves,

Tabela 8 – Análise comparativa entre as topologias TSTS-ZSI.

|                                 | <b>TSTS-ZSI tipo <i>buck-boost</i></b> | <b>TSTS-ZSI tipo <i>boost</i></b> |
|---------------------------------|--|-----------------------------------|
| Estresse de tensão na chave     | $(1 + 1/A)V_o$                         | $(1 + 2/A)V_o$                    |
| Estresse de corrente na chave   | $(A + 1)I_o$                           | $(A + 2)I_o$                      |
| Estresse de tensão no capacitor | $V_o$                                  | $(1 + 1/A)V_o$                    |
| Estresse de corrente no indutor | $(A + 1)I_o$                           | $AI_o$                            |

Fonte: (HUANG et al., 2013).

Figura 53 – Topologias *Boost TSTS-ZSI* propostas em (HUANG et al., 2013).



Fonte: (HUANG et al., 2013).

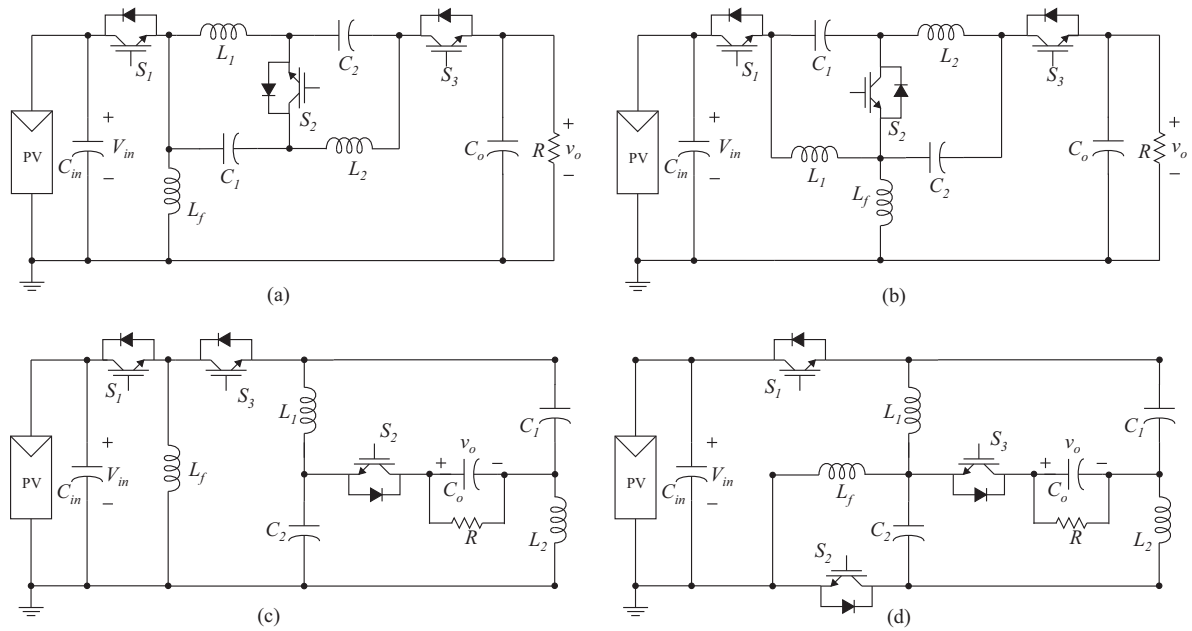
assim como, um menor estresse de tensão nos capacitores. Essas características, bem como a possibilidade do ponto de aterramento comum entre o painel fotovoltaico e a carga, tornam as topologias TSTS-ZSI tipo *buck-boost* atrativas para aplicações em sistemas fotovoltaicos sem transformador.

### 3.2 Princípio de Funcionamento do TSTS-ZSI Tipo Buck-Boost

Considerando as vantagens mencionadas na subseção anterior, uma das topologias TSTS-ZSI tipo *buck-boost* é escolhida para a apresentação do princípio de funcionamento, das simulações e da análise de resultados. As topologias TSTS-ZSI tipo *buck-boost* mostradas na Figura 54 apresentam as mesmas propriedades elétricas e, dentre essas topologias, duas apresentam ponto de aterramento comum: Figura 54(a) e Figura 54(b). Por conveniência, a topologia da Figura 54(a) é escolhida, já que ambas topologias têm as mesmas características.

Assumindo que os indutores  $L_1$  e  $L_2$  e os capacitores  $C_1$  e  $C_2$  tenham, respectivamente, a mesma indutância  $L$  e capacitância  $C$ , a malha Z se torna simétrica levando as seguintes considerações:

$$\begin{cases} L_1 = L_2 = L \\ C_1 = C_2 = C \\ i_{L1} = i_{L2} = i_L \\ v_{C1} = v_{C2} = v_C \end{cases} \quad (12)$$

Figura 54 – Topologias *Buck-boost TSTS-ZSI* propostas (HUANG et al., 2013).


Fonte: (HUANG et al., 2013).

Na Figura 55, são mostrados os três circuitos equivalentes devido aos três diferentes estados em um período de chaveamento. Analisando a Figura 55, com base nas restrições de chaveamento abordadas anteriormente e nos princípios do balanço de tensão no indutor e de corrente no capacitor, as equações de regime permanente que ditam o funcionamento do TSTS-ZSI tipo *buck-boost* são obtidas a seguir.

Observando o comportamento da tensão no indutor  $L_f$  durante um período de chaveamento e fazendo seu valor médio ( $\bar{v}_{L_f}$ ) nulo, tem-se:

$$\begin{aligned} \bar{v}_{L_f} &= 0 \\ d_1 V_{in} + (1 - d_1)(v_o - 2v_C) &= 0 \end{aligned} \quad (13)$$

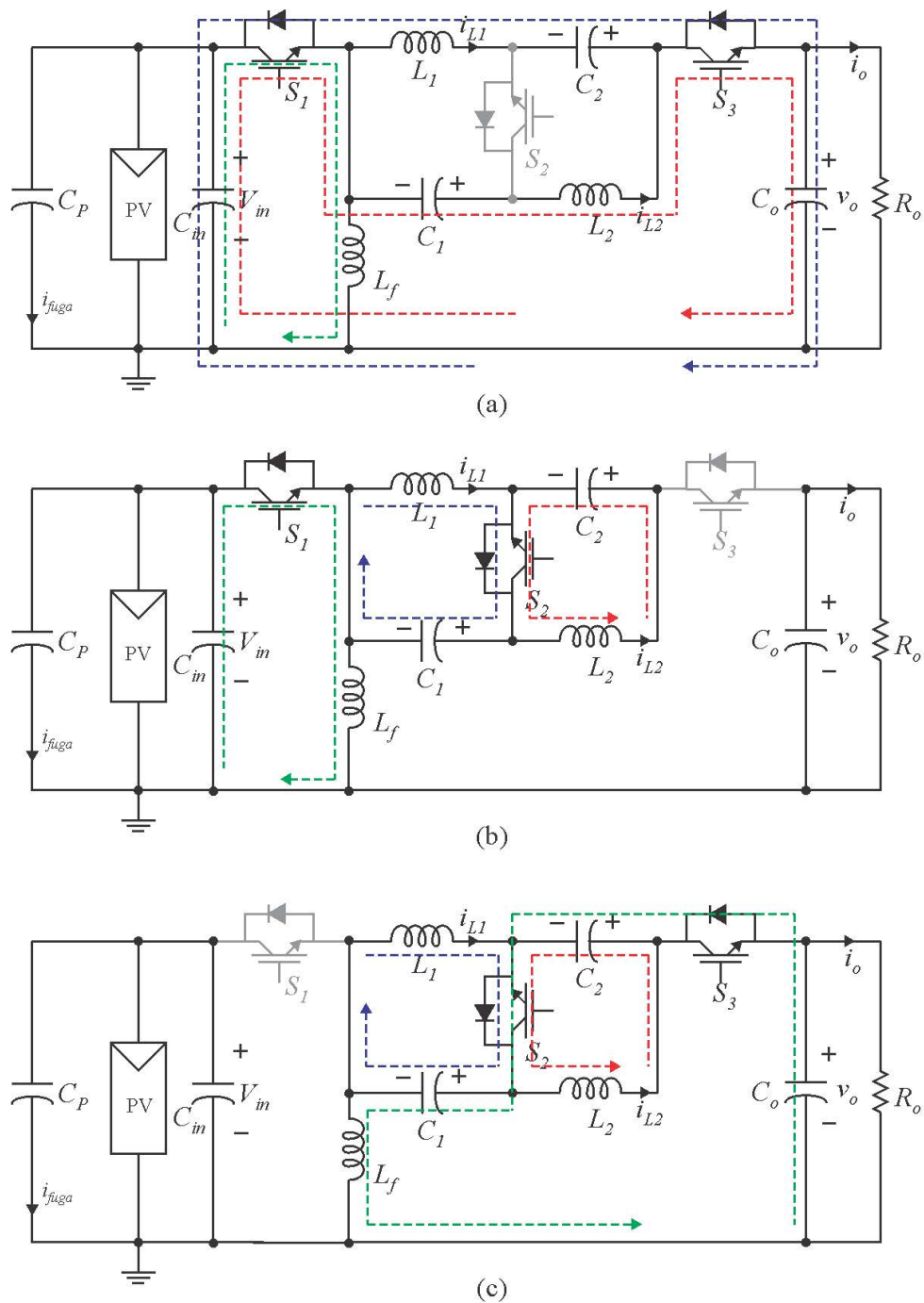
$$\frac{2v_C - v_o}{V_{in}} = \frac{d_1}{1 - d_1}. \quad (14)$$

Repetindo o processo para o indutor  $L_1$ , tem-se:

$$\begin{aligned} \bar{v}_{L_1} &= 0 \\ d_2 v_C + (1 - d_2)(v_o - V_{in} - v_C) &= 0 \end{aligned} \quad (15)$$

$$\frac{V_{in} - v_o}{v_C} = \frac{2d_2 - 1}{1 - d_2} \quad (16)$$

Figura 55 – Circuitos equivalentes do TSTS-ZSI tipo *buck-boost* da Figura 54(a) em um período de chaveamento: (a)  $S_2$  está desligada, (b)  $S_3$  está desligada e (c)  $S_1$  está desligada.



Fonte: próprio autor.

Manipulando as equações (14) e (16), encontra-se:

$$\frac{v_o}{V_{in}} = 1 + \frac{1 - 2d_2}{1 - d_1} \quad (17)$$

Analisando as equações encontradas, tendo em vista que o TSTS-ZSI é chaveado de

forma a manter a relação  $2v_C - v_o$  constante, percebe-se que a chave  $S_1$  é responsável pelo estágio *buck-boost* e que sua razão de trabalho  $d_1$  é fixada em um valor constante, definindo o estágio *buck-boost* de entrada, ou seja, os limites superiores e inferiores da tensão de saída  $v_o$ . Assim, a partir da equação 14, define-se o fator *buck-boost*  $k$  como:

$$k = \frac{d_1}{1 - d_1} \quad (18)$$

Com isso,  $d_1$  pode ser calculado como:

$$d_1 = \frac{k}{1 + k} \quad (19)$$

Observando a equação 17, como  $d_1$  é fixada em um valor constante, percebe-se que a razão de trabalho da chave  $S_2$  ( $d_2$ ) deve variar senoidalmente e, assim, ser responsável pela conversão c.c./c.a. e gerar uma tensão de saída senoidal, ou seja, percebe-se que a chave  $S_2$  é responsável pelo valor instantâneo da tensão de saída  $v_o$  em função dos limites definidos por  $d_1$ . Com isso, a tensão de saída desejada  $v_o$  é definida como:

$$v_o = AV_{in} \sin(\omega t), \quad (20)$$

Substituindo (19) em (17), tem-se:

$$\frac{v_o}{V_{in}} = 2 + k - 2(1 + k)d_2 \quad (21)$$

Substituindo (20) em (21), tem-se:

$$d_2 = \frac{k + 2 - A \sin(\omega t)}{2(k + 1)} \quad (22)$$

De acordo com as restrições de chaveamento abordadas na seção anterior, a razão de trabalho da chave  $S_3$  ( $d_3$ ) é definida pela equação (7).

Definindo  $g$  como o ganho instantâneo de tensão, ou seja,  $g = v_o/V_{in}$  e utilizando a equação (21), tem-se:

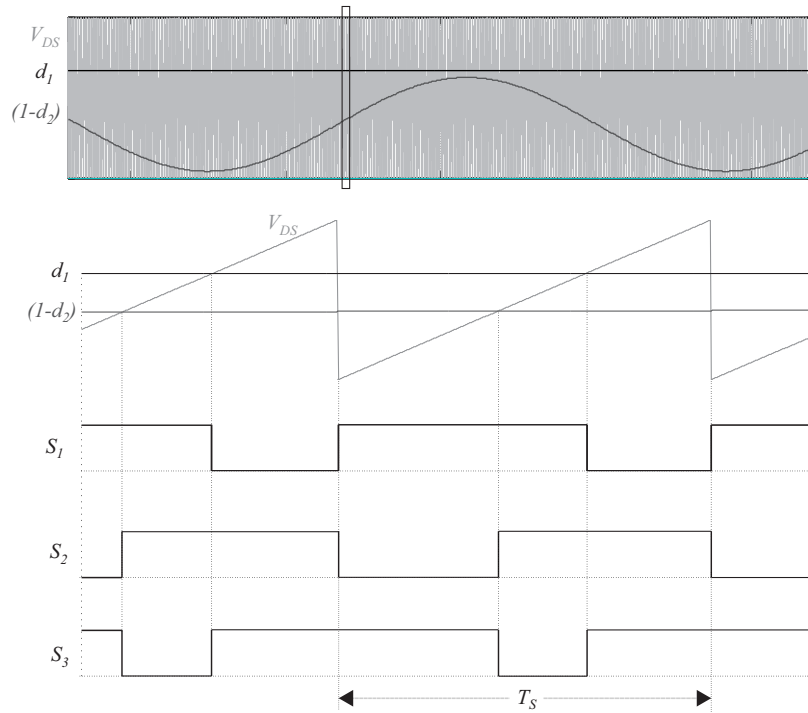
$$g = \frac{v_o}{V_{in}} = 2 + k - 2(1 + k)d_2. \quad (23)$$

Isolando  $d_2$ , tem-se:

$$d_2 = \frac{2 + k - g}{2(1 + k)}. \quad (24)$$

substituindo as equações (19) e (24) em  $d_1 + d_2 \geq 1$ , tem-se:

$$\begin{aligned} \frac{k}{1 + k} + \frac{2 + k - g}{2(1 + k)} &\geq 1 \\ 2k + 2 + k - g &\geq 2(1 + k) \\ g &\leq k \end{aligned} \quad (25)$$

Figura 56 – Representação gráfica da modulação do TSTS-ZSI tipo *buck-boost*.


Fonte: próprio autor.

Sabendo que  $d_2 \leq 1$  e utilizando a equação (24), chega-se a:

$$\begin{aligned} \frac{2+k-g}{2(1+k)} &\leq 1 \\ 2+k-g &\leq 2(1+k) \\ g &\geq -k \end{aligned} \quad (26)$$

Com isso, chega-se as seguintes restrições para o ganho  $g$  e para tensão de saída  $v_o$ :

$$-k \leq g \leq k \quad (27)$$

$$-kV_{in} \leq v_o \leq kV_{in}. \quad (28)$$

A modulação do TSTS-ZSI tipo *buck-boost* é feita utilizando as equações (19) e (22) para as razões de trabalho  $d_1$  e  $d_2$ , respectivamente, e seguindo a sequência de gatilhos mostrada na Figura 50. Para a chave  $S_1$ ,  $d_1$  é comparado com uma tensão dente de serra ( $V_{DS}$ ) e quando  $d_1$  for maior que  $V_{DS}$  a chave  $S_1$  é ligada, caso contrário a chave é desligada. Para a chave  $S_2$ ,  $(1-d_2)$  é comparado com uma tensão dente de serra ( $V_{DS}$ ), pois durante o estado 1 a chave  $S_2$  está desligada, e quando  $(1-d_2)$  for maior que  $V_{DS}$  a chave  $S_1$  é desligada, caso contrário a

chave é ligada. Para a chave  $S_3$ , utiliza-se uma porta lógica OU-exclusivo dos sinais de gatilho de  $S_1$  e  $S_2$ . Na Figura 56, é mostrada a representação gráfica da modulação para o TSTS-ZSI tipo *buck-boost* contendo  $V_{DS}$  variando em alta frequência,  $d_1$  constante e  $(1 - d_2)$  com variação senoidal bem como o detalhe da área marcada e os estados das chaves  $S_1$ ,  $S_2$  e  $S_3$ .

### 3.3 Projeto e Simulação do TSTS-ZSI Tipo Buck-Boost

Baseado nas equações encontradas anteriormente, pode-se chegar às expressões para a tensão no capacitor  $v_C$  e corrente nos indutores  $i_L$  e  $i_{Lf}$  e, conseqüentemente, às expressões de estresse de tensão e corrente nas chaves, bem como às expressões de ondulação (*ripple*) nos componentes passivos. A tensão e a corrente de saída são definidas a seguir, onde  $\varphi$  é a diferença de fase entre ambas.

$$\begin{cases} v_o = V_o \sin(\omega t) = AV_{in} \sin(\omega t) \\ i_o = I_o \sin(\omega t + \varphi) \end{cases} \quad (29)$$

Manipulando as equações (14) e (17), chega-se à seguinte expressão:

$$\frac{v_C}{V_{in}} = \frac{1 - d_2}{1 - d_1} \quad (30)$$

Substituindo as equações (19) e (22) em (30), encontra-se a seguinte expressão para a tensão no capacitor:

$$\begin{aligned} v_C &= \frac{k}{2} V_{in} + \frac{V_o}{2} \sin(\omega t) \\ v_C &= \frac{AV_{in}}{2} \left( \frac{k}{A} + \sin(\omega t) \right) \end{aligned} \quad (31)$$

Observando o nó entre  $L_2$ ,  $C_2$  e  $S_3$ , conclui-se que  $i_{L2} + i_{C2} = i_{C0} + i_o$ . Sabendo que o valor médio de  $i_{C2}$  e  $i_{C0}$  são nulos e que  $i_{L1} = i_{L2} = i_L$ , tem-se:

$$i_L = i_o = I_o \sin(\omega t + \varphi) \quad (32)$$

Considerando um conversor em regime permanente e sem perdas, igualando as potências

de entrada e saída e utilizando das definições da equação (29), tem-se:

$$\begin{aligned}
 p_{in} &= p_{out} \\
 V_{in}(i_{Lf} + i_o) &= v_o i_o \\
 V_{in} i_{Lf} &= (v_o - V_{in}) i_o \\
 i_{Lf} &= \left( \frac{v_o}{V_{in}} - 1 \right) i_o \\
 i_{Lf} &= \left[ \frac{V_o}{V_{in}} \sin(\omega t) - 1 \right] I_o \sin(\omega t + \varphi) \\
 i_{Lf} &= [A \sin(\omega t) - 1] I_o \sin(\omega t + \varphi)
 \end{aligned} \tag{33}$$

Os estresses de corrente nas chaves podem ser obtidos analisando os nós do circuito do TSTS-ZSI tipo *buck-boost*. Analisando o nó da chave  $S_1$ , percebe-se que  $i_{S1} = i_L - i_C + i_{Lf}$ . Considerando a chave  $S_2$  desligada, sendo esse o caso mais desfavorável, chega-se a  $i_C = -i_L$ . Com isso conclui-se que:

$$i_{S1} = 2i_L + i_{Lf} = 2i_o + i_{Lf} \tag{34}$$

Sendo  $I_{stress}$  definido como a corrente máxima que flui nas chaves, a mesma pode ser obtida pela maximização da equação (34) da seguinte forma:

$$I_{stress} = \max(2i_o) + \max(i_{Lf}) \tag{35}$$

Encontrando-se os valores máximos das equações (32) e (33) e substituindo em (35), tem-se:

$$\begin{aligned}
 I_{stress} &= 2I_o + I_o \left( \frac{V_o}{V_{in}} - 1 \right) \\
 I_{stress} &= I_o \left( \frac{V_o}{V_{in}} + 1 \right) \\
 I_{stress} &= I_o (A + 1)
 \end{aligned} \tag{36}$$

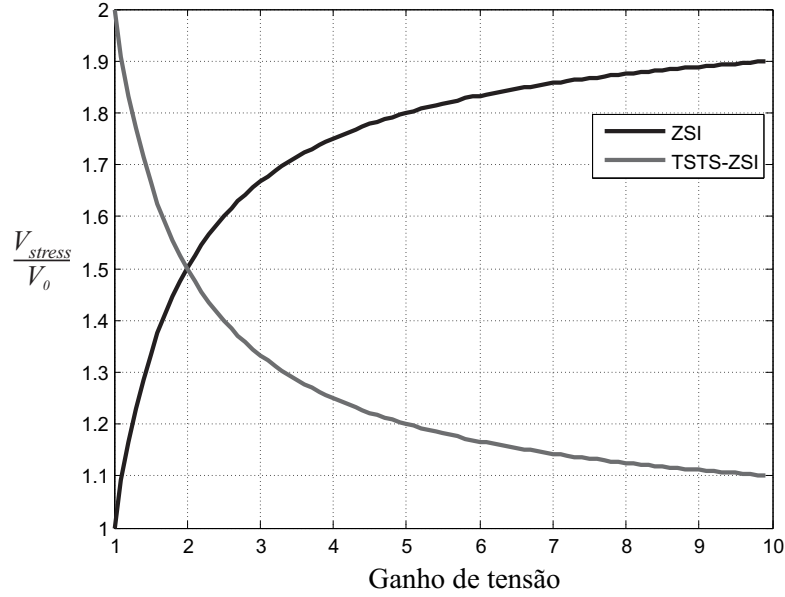
Os estresses de tensão nas chaves podem ser obtidos analisando as malhas do TSTS-ZSI tipo *buck-boost*. Assim, chega-se aos estresses de tensão ( $V_{stress}$ ) em cada chave:  $2v_C + V_{in} - v_o$ . Utilizando as equações (14) e (19) e manipulando a equação de  $V_{stress}$ , chega-se a seguinte expressão:

$$V_{stress} = \frac{V_{in}}{1 - d_1} = (k + 1)V_{in} \tag{37}$$

Comparando as equações (37) e (37), percebe-se que para ganhos menores que 2, ou seja,  $1 \leq k \leq 2$  para o TSTS-ZSI tipo *buck-boost* e  $1 \leq B_B \leq 2$  para o ZSI, o TSTS-ZSI tipo *buck-boost* possui maior estresse de tensão nas chaves que o ZSI convencional e o ZSI-D, assim como, para ganhos maiores que 2 o TSTS-ZSI tipo *buck-boost* possui menor estresse de tensão nas chaves. Na Figura 57, é mostrada a variação do estresse de tensão normalizado pela tensão de saída ( $V_{stress}/V_o$ ) em função do pico do ganho de tensão, onde o ganho de tensão para o ZSI é



Figura 57 – Variação do estresse de tensão normalizado pelo pico da tensão de saída ( $V_{stress}/V_o$ ) em função do ganho de tensão.



Fonte: próprio autor.

dados pelo fator *buck-boost*  $B_B$  e pelo fator  $k$  para o TSTS-ZSI tipo *buck-boost*. O pico da tensão de saída é  $V_o = B_B V_{in}$  para o ZSI e  $V_o = k V_{in}$  para o TSTS-ZSI tipo *buck-boost*.

A ondulação de corrente no indutor  $L_f$  pode ser encontrada analisando o comportamento da tensão e da corrente no mesmo durante um período de chaveamento ( $T_s$ ). Sabendo que, durante o tempo em que a chave  $S_1$  permanece ligada, a tensão no indutor  $v_{L_f}$  é igual a tensão de entrada  $V_{in}$ , tem-se:

$$\Delta i_{L_f} = \frac{1}{L_f} \int_0^{T_s d_1} v_{L_f} \cdot dt = \frac{V_{in} T_s d_1}{L_f} \quad (38)$$

Substituindo a equação (19) em (38), tem-se:

$$\Delta i_{L_f} = \left( \frac{k}{k+1} \right) \frac{V_{in} T_s}{L_f} \quad (39)$$

De forma semelhante para os indutores  $L_1$  e  $L_2$  e sabendo que, durante o tempo em que a chave  $S_2$  permanece ligada, a tensão no indutor  $v_L$  é igual a tensão no capacitor  $v_C$ , tem-se:

$$\Delta i_L = \frac{1}{L} \int_0^{T_s d_2} v_L \cdot dt = \frac{v_C T_s d_2}{L} \quad (40)$$

Manipulando as equações (14) e (22) e substituindo em (40), tem-se:

$$\Delta i_L = \frac{V_{in} T_s}{4L(k+1)} [k + A \sin(\omega t)] [k + 2 - A \sin(\omega t)] \quad (41)$$

De forma semelhante, pode-se obter a ondulação de tensão nos capacitores  $C_1$  e  $C_2$ , sabendo que, durante o tempo em que a chave  $S_2$  permanece desligada, a corrente no capacitor  $i_C$  é igual a corrente no indutor  $i_L$ . Com isso, tem-se:

$$\Delta v_C = \frac{1}{C} \int_0^{T_s(1-d_2)} i_C \cdot dt = \frac{i_L T_s (1-d_2)}{C} \quad (42)$$

Manipulando as equações (22) e (32) e substituindo em (42), tem-se:

$$\Delta v_C = \frac{T_s I_o}{2C(k+1)} |\sin(\omega t)| (k + |A \sin(\omega t)|) \quad (43)$$

Para a ondulação de tensão no capacitor de saída  $C_o$ , é observada a corrente na chave  $S_3$  quando a chave  $S_2$  está aberta, ou seja,  $i_{S3} = 2i_L = i_{C_o} + i_o$ . Como  $i_L = i_o$  (31), tem-se que  $i_{C_o} = i_o$  durante o tempo em que a chave  $S_2$  está aberta. Com isso, a expressão para a ondulação de tensão no capacitor de saída  $\Delta v_o$  fica:

$$\Delta v_o = \frac{1}{C_o} \int_0^{T_s(1-d_2)} i_{C_o} \cdot dt = \frac{i_o T_s (1-d_2)}{C_o} \quad (44)$$

Manipulando as equações (22) e (32) e substituindo em (44), tem-se:

$$\Delta v_o = \frac{T_s I_o}{2C_o(k+1)} |\sin(\omega t)| (k + |A \sin(\omega t)|) \quad (45)$$

Na Tabela 9, é mostrado o resumo das equações obtidas que regem o funcionamento do TSTS-ZSI tipo *buck-boost* que são tomadas como base para projeto e simulação do mesmo. Analisando as equações da Tabela 9, no que diz respeito as características de ondulação dos componentes passivos, percebe-se que a ondulação de corrente ( $\Delta i_L$ ) dos indutores da malha Z está sempre mudando em função da fase de saída  $\omega t$ . Percebe-se também, que a medida que  $k$  aumenta, a ondulação de corrente aumenta consideravelmente, bem como os estresses de tensão nas chaves e nos capacitores. Contudo, quando a tensão de saída alcança seu pico negativo a ondulação de corrente tende a zero quando  $k = A$ . Assim, não é apropriada a escolha de  $k$  com um valor muito maior que  $A$ , sendo que o melhor comportamento de ondulação de corrente ocorre quando  $k = A$  é escolhido (HUANG et al., 2013). Pode-se observar também que o estresse de corrente está relacionado apenas a corrente de saída e ao pico do ganho de tensão  $A$ .

Para o projeto do TSTS-ZSI tipo *buck-boost* foram consideradas as exigências de ondulação dos componentes passivos como parâmetro, ou seja, dadas as ondulações de corrente desejadas as indutâncias podem ser calculadas baseadas nas equações da Tabela 9.

Tabela 9 – Resumo de equações do TSTS-ZSI tipo *buck-boost* (HUANG et al., 2013).

| <b>TSTS-ZSI tipo <i>buck-boost</i></b> |   |
|--|---|
| $d_1$                                  | $\frac{k}{1+k}$   |
| $d_2$                                  | $\frac{k+2-A \sin(\omega t)}{2(k+1)}$   |
| $v_C$                                  | $\frac{AV_{in}}{2} \left( \frac{k}{A} + \sin(\omega t) \right)$               |
| $v_o$                                  | $AV_{in} \sin(\omega t)$  |
| $V_{stress}$                           | $(k+1)V_{in}$   |
| $i_L$                                  | $I_o \sin(\omega t + \varphi)$  |
| $i_{Lf}$                               | $I_o(A \sin(\omega t) - 1) \sin(\omega t + \varphi)$                          |
| $I_{stress}$                           | $I_o(A+1)$  |
| $\Delta i_{Lf}$                        | $\left( \frac{k}{k+1} \right) \frac{V_{in} T_s}{L_f}$                         |
| $\Delta i_L$                           | $\frac{V_{in} T_s}{4L(k+1)} (k + A \sin(\omega t))(k + 2 - A \sin(\omega t))$ |
| $\Delta v_C$                           | $\frac{T_s I_o}{2C(k+1)}  \sin(\omega t)  (k +  A \sin(\omega t) )$           |
| $\Delta v_o$                           | $\frac{T_s I_o}{2C_o(k+1)}  \sin(\omega t)  (k +  A \sin(\omega t) )$         |

Fonte: (HUANG et al., 2013).

Para o conversor utilizado na simulação foi considerado uma ondulação de corrente  $\Delta i_{Lf}$  como sendo 40% do valor máximo de  $i_{Lf}$  e uma ondulação de corrente  $\Delta i_L$  como sendo 1/3 do valor máximo de  $i_L$ , uma ondulação de tensão  $\Delta v_C$  como sendo 7% do valor máximo de  $v_C$  e uma ondulação de tensão  $\Delta v_o$  como sendo 6% do valor máximo de  $v_o$ . Utilizando as equações da Tabela 9, obtém-se os dados da Tabela 10 para simulação.

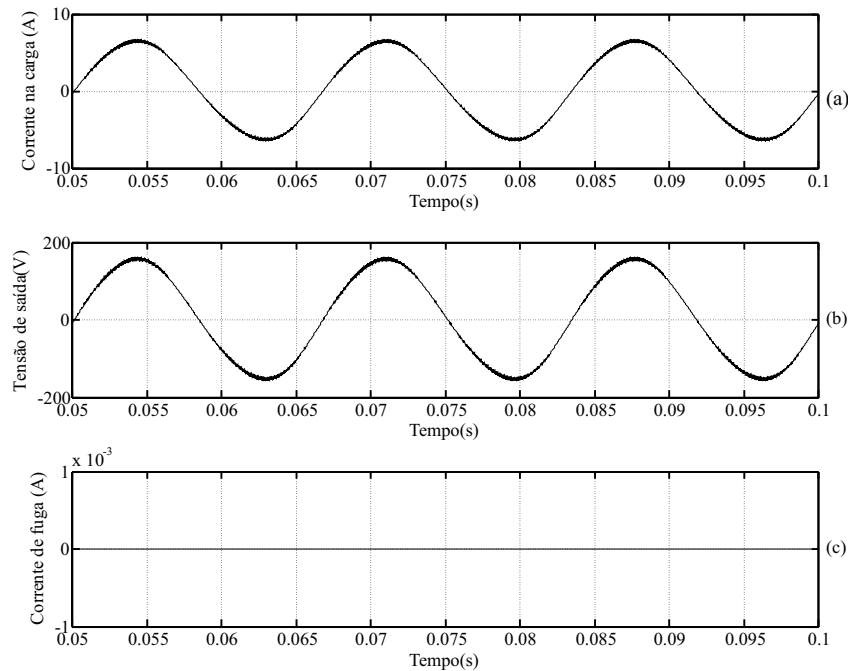
Visando observar o funcionamento geral do TSTS-ZSI tipo *buck-boost* da Figura 54(a), o mesmo é simulado utilizando a plataforma MATLAB/Simulink para um sistema fotovoltaico sem transformador com uma tensão de entrada  $V_{in} = V_{PN} = 90 V$ , sendo utilizada uma fonte c.c. simulando o arranjo fotovoltaico funcionando no ponto de máxima potência, pois é representado um arranjo em série com 5 painéis do fabricante *Luxor Solar* e modelo LX-100M/125-36 com 100 W cada e uma tensão no ponto de máxima potência ( $V_{mpp}$ ) de 18,7 V (SOLAR, 2016). É desejada uma tensão de saída com valor eficaz de 110 V ( $v_o = 155,6 V$ ) alimentando uma carga

Tabela 10 – Parâmetros para simulação.

|                                      |   |
|--------------------------------------|---|
| Tensão de entrada, $V_{in} = 90V$    | Indutância <i>buck-boost</i> , $L_f = 675\mu H$ |
| Tensão de saída, $v_o = 155,6V$      | Indutância da malha Z, $L = 1mH$                |
| Pico do ganho de tensão, $A = 1,75$  | Capacitância da malha Z, $C = 18,8\mu F$        |
| Fator <i>buck-boost</i> , $k = 2$    | Capacitância de saída, $C_o = 23,5\mu F$        |
| Potência da carga, $P_{load} = 500W$ | Frequência de chaveamento, $f_s = 20KHz$        |

Fonte: próprio autor.

Figura 58 – TSTS-ZSI tipo *buck-boost*: (a) Corrente na carga, (b) tensão na carga e (c) corrente de fuga.



Fonte: próprio autor.

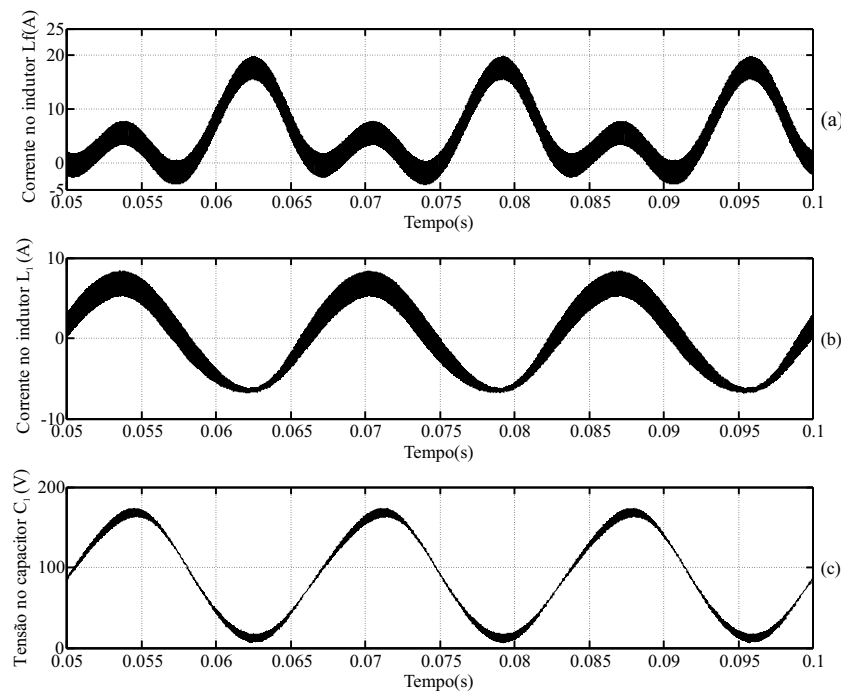
de 500 W de potência. Para essas condições, os demais dados são apresentados na Tabela 10 e os resultados da simulação são apresentados nas Figuras 58 e 59, onde os mesmos mostram a corrente e tensão na saída bem como a corrente e tensão nos elementos passivos.

Na Figura 60, são mostradas as correntes  $I_{S_1}$ ,  $I_{S_2}$  e  $I_{S_3}$  nas chaves  $S_1$ ,  $S_2$  e  $S_3$ , respectivamente, bem como são mostradas, na Figura 61, as tensões  $V_{S_1}$ ,  $V_{S_2}$  e  $V_{S_3}$  nas chaves  $S_1$ ,  $S_2$  e  $S_3$ , respectivamente. Observando a Figura 20, percebe-se que existe a possibilidade de circulação de corrente negativa nos módulos fotovoltaicos, podendo causar queda na eficiência dos módulos e dificultar a ação do MPPT. A utilização de diodos de bloqueio nos módulos bem como a ligação do arranjo fotovoltaico através de um barramento c.c. poderia mitigar a circulação de corrente negativa nos módulos.

### 3.4 Conclusões

Neste capítulo, foi abordada a família de topologias dos conversores TSTS-ZSI. Dentre as topologias apresentadas, foi escolhida a topologia TSTS-ZSI tipo *buck-boost* da Figura 54(a) por apresentar, em comparação as topologias TSTS-ZSI tipo *boost*, menores estresse de tensão e corrente nas chaves, menor estresse de tensão nos capacitores. Há também a vantagem do ponto de aterramento comum, visando a aplicação em sistemas fotovoltaicos sem transformador. É apresentado também um estudo do funcionamento e simulação dessa topologia.

Figura 59 – TSTS-ZSI tipo *buck-boost*: (a) Corrente no indutor  $L_f$ , (b) Corrente no indutor  $L$  e (c) tensão no capacitor  $C$ .

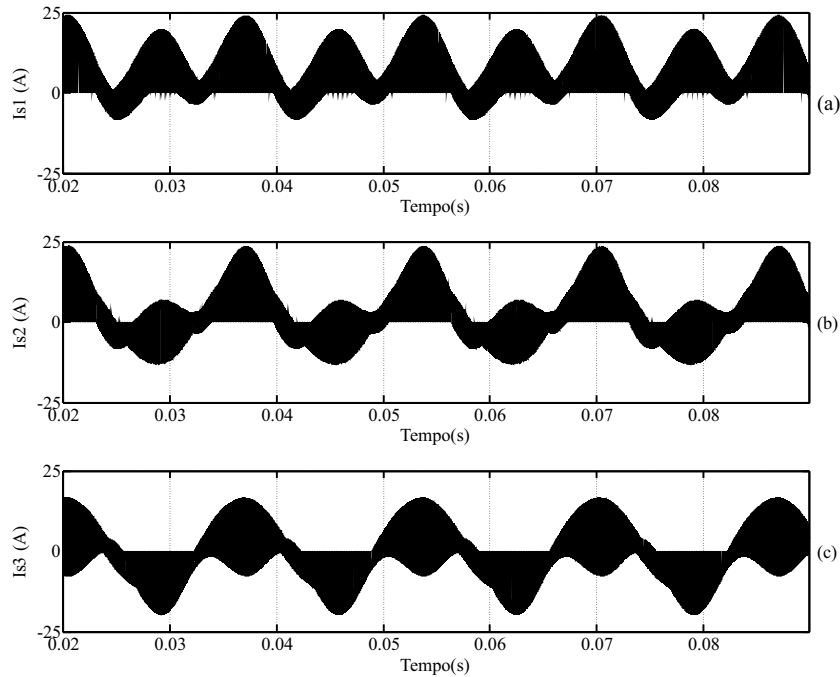


Fonte: próprio autor.

Em comparação ao ZSI monofásico convencional, a topologia TSTS-ZSI tipo *buck-boost* apresenta como vantagem um menor número de chaves, menores capacitores da malha Z, menor estresse de tensão para ganhos maiores que 2 e, por fim, apresenta um custo reduzido.

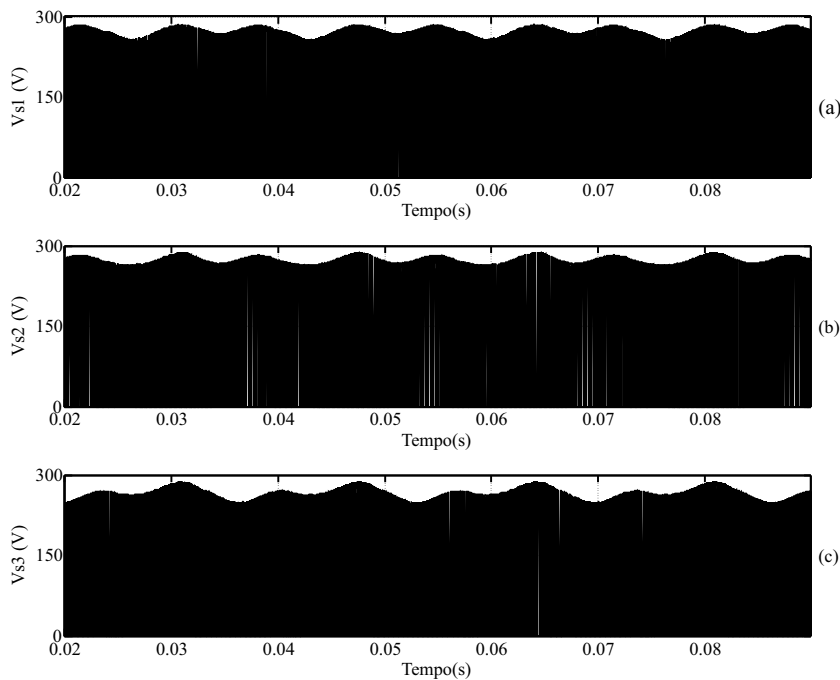
Do ponto de vista de aplicação em sistemas fotovoltaicos sem transformador, as topologias TSTS-ZSI são interessantes, pois possuem a característica de elevação de tensão (*boost*) intrínseca e podem apresentar também a possibilidade do ponto de aterramento comum, tornando as corrente de fuga praticamente desprezíveis e garantindo que o inversor esteja de acordo com a norma DIN VDE V 0126-1-1, a norma IEC 62109-2 (IEC, 2011) e as recomendações do relatório (SMA, 2014).

Figura 60 – TSTS-ZSI tipo *buck-boost*: (a)  $I_{S_1}$  - corrente na chave  $S_1$ , (b)  $I_{S_2}$  - corrente na chave  $S_2$  e (c)  $I_{S_3}$  - corrente na chave  $S_3$ .



Fonte: próprio autor.

Figura 61 – TSTS-ZSI tipo *buck-boost*: ((a)  $V_{S_1}$  - tensão na chave  $S_1$ , (b)  $V_{S_2}$  - tensão na chave  $S_2$  e (c)  $V_{S_3}$  - tensão na chave  $S_3$ .



Fonte: próprio autor.

## 4 Estimativa de Perdas e Comparação de Rendimento das Topologias

Neste capítulo é abordado o cálculo e a estimativa de perdas para os dispositivos semicondutores, bem como uma análise comparativa de rendimento das topologias de inversores apresentadas anteriormente para sistemas fotovoltaicos sem transformador.

### 4.1 Perdas em Dispositivos Semicondutores

Os inversores, em termos de dispositivos semicondutores, são compostos basicamente pelas chaves de potência, formados por IGBTs e diodos em antiparalelo. Ambos trabalham em estados conduzindo e bloqueados e, periodicamente, experimentam uma variedade de processos dinâmicos e estáticos. Cada processo produz uma parcela de perdas, sendo essas perdas compostas basicamente por perdas por condução e perdas por chaveamento.

#### 4.1.1 Perdas por chaveamento

As perdas de chaveamento dependem da frequência de chaveamento, corrente nas chaves, tensão no barramento c.c. e das características das chaves (resistência de gatilho e temperatura de junção), podendo ser subdivididas em perdas durante a entrada em condução ( $E_{on}$ ), perdas durante o bloqueio ( $E_{off}$ ) e perdas no diodo devido a recuperação reversa ( $E_{rr}$ ).

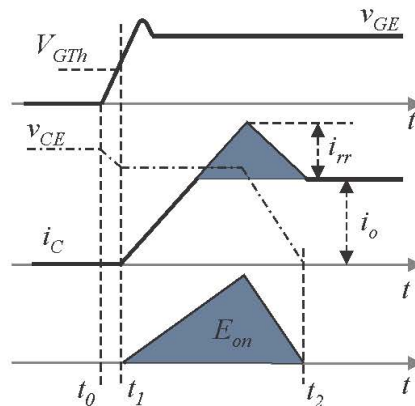
##### 4.1.1.1 Perdas na entrada em condução

Quando iniciado o processo de entrada em condução do dispositivo, a tensão gatilho-emissor ( $v_{GE}$ ) cresce até atingir a tensão limiar ( $v_{GTh}$ ) e a corrente do coletor ( $i_C$ ) cresce até atingir seu valor nominal ( $i_o$ ). A tensão coletor-emissor ( $v_{CE}$ ) começa a cair a partir do momento em que a corrente do coletor alcança seu valor nominal e depois de cessada a recuperação reversa do diodo. A energia dissipada durante o processo de entrada em condução  $E_{on}$  pode ser calculada utilizando a equação:

$$E_{on} = \int_{t_1}^{t_2} v_{CE}(t) \cdot i_C(t) dt. \quad (1)$$

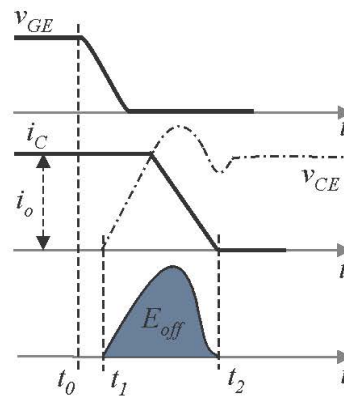
Na Figura 62, é mostrada a área que a integral representa, bem como o processo anteriormente descrito.

Figura 62 – Formas de onda de tensão e corrente durante a entrada em condução do IGBT.



Fonte: próprio autor.

Figura 63 – Formas de onda de tensão e corrente durante o processo de bloqueio do IGBT.



Fonte: próprio autor.

#### 4.1.1.2 Perdas no bloqueio

Quando iniciado o processo de bloqueio, a corrente do coletor ( $i_C$ ) decresce até que seu valor seja nulo e a tensão coletor-emissor ( $v_{CE}$ ) cresce até atingir seu valor máximo, como mostrado na Figura 63. A forma de onda inferior desta figura representa a potência instantânea dissipada  $P_{off}$ , onde sua integral é a energia total dissipada ( $E_{off}$ ) no processo e representada por:

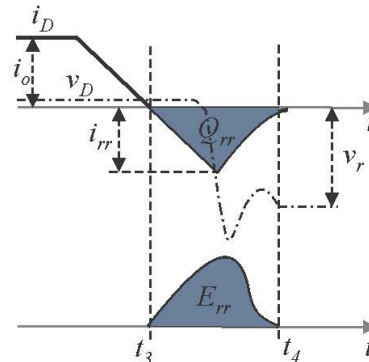
$$E_{off} = \int_{t_1}^{t_2} v_{CE}(t) \cdot i_C(t) dt \quad (2)$$

#### 4.1.1.3 Perdas por recuperação reversa no diodo

As perdas por recuperação reversa ocorrem durante o bloqueio do diodo e dependem da frequência de chaveamento, corrente, tensão no barramento c.c. e das características do diodo.



Figura 64 – Formas de onda de tensão e corrente durante o processo de recuperação reversa do diodo.



Fonte: próprio autor.

Na Figura 64, é mostrado o processo de bloqueio, bem como a energia de recuperação reversa do diodo. Quando iniciado o processo de bloqueio do diodo, a corrente que fluía através do mesmo ( $i_D$ ) começa a cair até atingir um valor mínimo  $i_{rr}$  (máxima corrente reversa) num primeiro instante e, posteriormente, essa corrente cresce até zero. A tensão no diodo também cai rapidamente e se estabiliza no valor de tensão reversa aplicada ao diodo ( $V_r$ ).

O cálculo da energia dissipada no processo descrito é representado por:

$$E_{rr} = \int_{t_3}^{t_4} v_D(t) \cdot i_D(t) dt. \quad (3)$$

Tendo em vista que o inversor opera com uma determinada frequência de chaveamento  $f_s$  e que o dispositivo dispara e bloqueia uma só vez durante o período  $T_s$ , a perda total nos semicondutores no chaveamento,  $P_{sw}$ , desprezando as perdas de entrada em condução no diodo, é dadas por:

$$P_{sw} = (E_{on} + E_{off} + E_{rr}) f_s. \quad (4)$$

#### 4.1.2 Perdas por condução

As perdas de condução nos semicondutores dependem da tensão de condução, da corrente e das características físicas do mesmo. Essas tensões podem ser calculadas por uma aproximação linear tanto para o IGBT como para o diodo, onde a tensão coletor-emissor pode ser dada por uma conexão em série de uma fonte c.c.,  $v_{CE0}$ , representando a tensão coletor-emissor com IGBT conduzindo à corrente nula, e uma resistência coletor-emissor,  $R_{CE}$ , levando a seguinte equação:

$$v_{CE}(i_C) = v_{CE0} + R_{CE} i_C. \quad (5)$$

Usando a mesma aproximação para o diodo em antiparalelo, tem-se:

$$v_D(i_D) = v_{D0} + R_D i_D, \quad (6)$$

onde  $v_D$  é a tensão direta do diodo,  $v_{D0}$  é a tensão polarização direta do diodo,  $R_D$  é a resistência direta do diodo e  $i_D$  é a corrente circulando no diodo.

Os parâmetros dessas equações podem ser obtidos pelos manuais fornecidos pelo fabricante, utilizando uma aproximação linear para as curvas de tensão de condução obtidas a uma temperatura específica.

O valor instantâneo para as perdas de condução no IGBT ( $p_{Cchave}$ ) é dado por:

$$p_{Cchave}(t) = v_{CE}(t)i_C(t) = v_{CE0}i_C(t) + R_{CE}i_C^2(t). \quad (7)$$

O valor instantâneo para as perdas de condução no diodo ( $p_{Cdiode}$ ) é dado por:

$$p_{Cdiode}(t) = v_D(t)i_D(t) = v_{D0}i_D(t) + R_Di_D^2(t). \quad (8)$$

## 4.2 Método para Estimar Perdas nos Inversores

A metodologia aplicada para a estimativa de perdas nos inversores consiste na utilização de modelos matemáticos para representar o comportamento dos dispositivos nas situações desejadas. Para isso, é utilizado o programa de simulação MATLAB/Simulink. A partir dos manuais dos fabricantes de cada um dos componentes, pode-se determinar as perdas que os mesmos produzem durante sua operação a uma dada temperatura. Nos manuais dos módulos IGBT são traçadas as curvas em função da corrente de condução ( $i_C$ ), da energia dissipada no fechamento ( $E_{on}$ ), na abertura ( $E_{off}$ ) e a curva tensão de condução ( $v_{CE}$ ). Para o diodo, são traçadas as curvas de energia de recuperação reversa ( $E_{rr}$ ) em função da corrente ( $i_D$ ) e a relação entre a corrente ( $i_D$ ) e a tensão de condução ( $v_D$ ). Em alguns casos, a energia dissipada na recuperação reversa do diodo está inclusa na curva da energia dissipada no fechamento do IGBT. Como mostrado anteriormente, é possível calcular as perdas de condução por meio da tensão coletor-emissor e da corrente de coletor, mas este não é um método muito preciso devido as aproximações lineares necessárias e devido às características de chaveamento serem diferente e dependentes do tipo de IGBT (CAVALCANTI, 2003). Observando as equações obtidas no tópico anterior, bem como as curvas apresentadas nos manuais dos componentes, percebe-se que as curvas de perdas dos dispositivos podem ser aproximadas de forma precisa a curvas quadráticas em função da corrente dos dispositivos (FERRAZ, 2012). Assim, as seguintes equações podem ser obtidas em função da corrente no dispositivo:

$$\begin{cases} v_{CE} = A_1i_C^2 + B_1i_C + C_1 \\ E_{off} = A_2i_C^2 + B_2i_C + C_2 \\ E_{on} = A_3i_C^2 + B_3i_C + C_3 \\ v_D = A_4i_D^2 + B_4i_D + C_4 \\ E_{rr} = A_5i_D^2 + B_5i_D + C_5 \end{cases}, \quad (9)$$

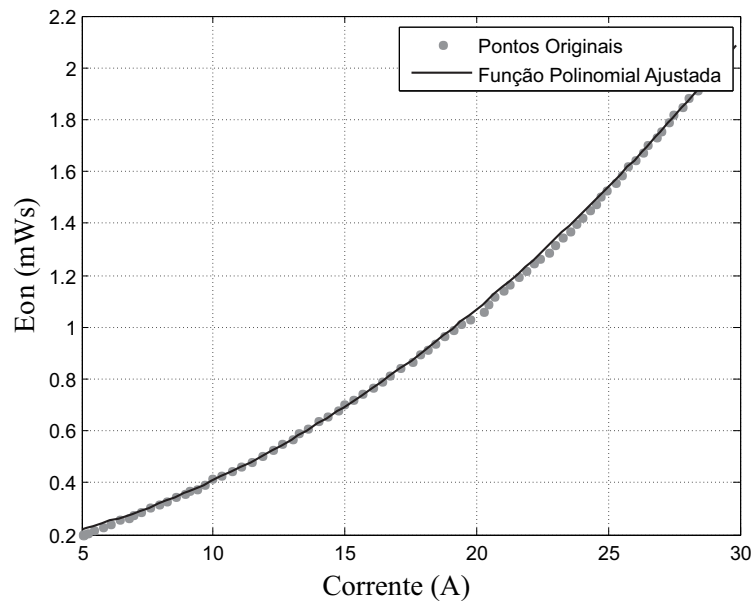
onde os coeficientes  $A_x$ ,  $B_x$  e  $C_x$  ( $x = 1$  a  $5$ ) dos polinômios de segunda ordem são obtidos pela regressão não-linear, baseado no método dos mínimos quadrados usando as curvas fornecidas pelos fabricantes. As simulações, para cada topologia de inversor, foram feitas sob a mesma condição de carga. Dessa forma foi utilizada a chave da SEMIKRON modelo SK15GH063 (SEMIKRON, 2006) para todas as topologias, onde os coeficientes encontrados nos ajustes das curvas são mostrados a seguir:

$$\begin{cases} v_{CE} = -0,0020i_C^2 + 0,1559i_C + 0,5281 \\ E_{off} = (0,0000i_C^2 + 0,0200i_C + 0,1071) \cdot 10^{-3} \\ E_{on} = (0,0019i_C^2 + 0,0106i_C + 0,1198) \cdot 10^{-3} \\ v_D = -0,0030i_D^2 + 0,1306i_D + 0,3296 \end{cases} \quad (10)$$

onde os coeficientes dos polinômios de  $v_{CE}$ ,  $E_{off}$ ,  $E_{on}$  e  $v_D$  correspondem aos coeficientes  $A_i$ ,  $B_i$  e  $C_i$ , com  $i = 1, 2, 3, 4$ , da equação (9). As perdas de recuperação reversa do diodo ( $E_{rr}$ ) estão inclusas nas perdas de entrada em condução da chave ( $E_{on}$ ). Nas figuras 65 e 66, são mostradas as curvas disponibilizada pelo fabricante e ajustada com polinômio de segunda ordem de  $E_{on}$  e  $E_{off}$  respectivamente.

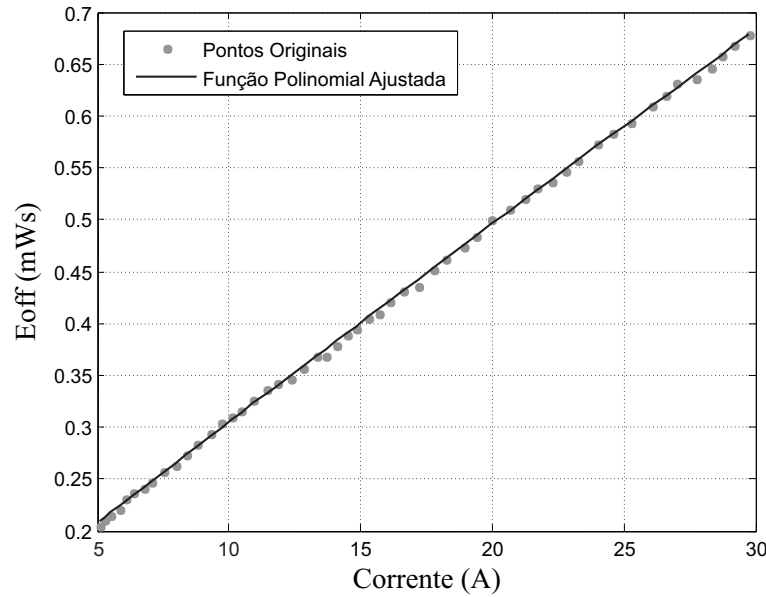
Para as perdas de bloqueio, o processo de estimativa no MATLAB/Simulink é feito calculando-se a energia dissipada no bloqueio da chave ( $E_{off}$ ) para cada abertura do IGBT, onde

Figura 65 – Curvas disponibilizada pelo fabricante e ajustada com polinômio de segunda ordem das perdas na entrada em condução.



Fonte: próprio autor.

Figura 66 – Curvas disponibilizada pelo fabricante e ajustada com polinômio de segunda ordem das perdas no bloqueio.



Fonte: próprio autor.

os valores obtidos são somados cumulativamente dando a energia total dissipada em todo o tempo de operação. Essa energia, então, é dividida pelo tempo total, resultando assim numa potência de perdas de bloqueio da chave. Supondo a chave abrindo num instante  $k$ , o cálculo de  $E_{off}$  é feito, substituindo o valor da corrente na chave imediatamente antes da abertura  $I_{C_{k-1}}$  na equação (9), multiplicando pela tensão de operação da chave, ou seja, a tensão imediatamente após a abertura  $V_{CE_{k+1}}$  e dividindo o valor encontrado pela tensão nominal da chave ( $V_{CEo}$ ), para normalização:

$$E_{off_k} = (A_2 I_{C_{k-1}}^2 + B_2 I_{C_{k-1}} + C_2) \frac{V_{CE_{k+1}}}{V_{CEo}}. \quad (11)$$

A energia dissipada na entrada em condução do IGBT,  $E_{on}$ , é obtidas de forma semelhante à  $E_{off}$ . Substituindo o valor da corrente na chave imediatamente após o fechamento  $I_{C_{k+1}}$  na equação (9), multiplicando pela tensão de operação da chave, ou seja, a tensão imediatamente antes do fechamento  $V_{CE_{k-1}}$  e dividindo o valor encontrado pela tensão nominal da chave ( $v_{CEo}$ ), obtém-se:

$$E_{on_k} = (A_3 I_{C_{k+1}}^2 + B_3 I_{C_{k+1}} + C_3) \frac{V_{CE_{k-1}}}{V_{CEo}}. \quad (12)$$

A energia dissipada durante recuperação reversa no diodo,  $E_{rr}$ , caso não estivesse inclusa em  $E_{on}$ , seriam obtidas de forma semelhante à energia dissipada no bloqueio, uma vez que as perdas por recuperação reversa ocorrem durante o bloqueio do diodo. Substituindo o valor da corrente no diodo imediatamente antes do bloqueio  $I_{D_{k-1}}$  na equação (9), multiplicando pela

tensão de operação do diodo, ou seja, a tensão imediatamente após o bloqueio  $V_{D_{k+1}}$  e dividindo o valor encontrado pela tensão nominal do diodo que, no caso dos diodos em antiparalelo, tem o mesmo valor da tensão nominal na chave ( $V_{CE0}$ ), assim, tem-se:

$$E_{rrk} = (A_5 I_{D_{k-1}}^2 + B_5 I_{D_{k-1}} + C_5) \frac{V_{D_{k+1}}}{V_{CE0}}. \quad (13)$$

### 4.3 Figuras de Mérito para Comparação dos Inversores

As estimativas de perdas em inversores estão intrinsecamente ligadas às características de fabricação dos dispositivos semicondutores que compõem os mesmos. Portanto, a escolha dos dispositivos adequados para o inversor influi consideravelmente no cálculo de perdas. Com o intuito de avaliar e comparar o rendimento das topologias independentemente do fabricante das chaves e/ou dispositivos semicondutores utilizados, é criada uma figura de mérito para avaliar cada topologia com base nas equações das perdas abordadas anteriormente.

#### 4.3.1 Perdas por condução

Como mencionado anteriormente, as perdas de condução dependem da tensão de condução ( $v_{CE}$ ), da corrente de condução ( $i_C$ ) e das características do dispositivo semicondutor. Sabe-se que a corrente depende da carga e a tensão de condução varia em função da corrente, da tensão gatilho-emissor ( $v_{GE}$ ) e da temperatura de junção ( $T_j$ ), ou seja, também depende das características do dispositivo e com isso  $v_{CE} = f(i_C, v_{GE}, T_j)$ . Tendo em vista que  $v_{GE}$  é constante para uma dada aplicação e que  $T_j$  é projetado para trabalhar próximo de seu limite máximo, ou seja, se  $v_{GE} \approx cte$  e  $T_j \approx cte$ , então  $v_{CE} = f(i_C)$ . Observando também que o termo  $V_{CE0}$  é comum a todas as topologias e que o objetivo final é um estudo comparativo, a influência deste termo é pouco significativa e pode ser desprezado. Com isso, pode-se definir:

$$v_{CE}(i_C) = R_{CE}(i_C) i_C \Rightarrow R_{CE}(i_C) = \frac{v_{CE}(i_C)}{i_C}, \quad (14)$$

onde a resistência coletor-emissor  $R_{CE}$  também depende das características do dispositivo.

Sabendo que a corrente de condução varia em função do tempo, o valor instantâneo das perdas de condução no dispositivo é dado por:

$$p_C(t) = v_{CE}(t) i_C(t) = R_{CE}(t) i_C^2(t). \quad (15)$$

Para o valor instantâneo total das perdas de condução em um inversor devido às chaves,  $p_{CT_{chaves}}(t)$ , considerando o mesmo com  $n$  dispositivos, tem-se:

$$p_{CT_{chaves}}(t) = \sum_{i=1}^n p_{Ci}(t) = \sum_{i=1}^n R_{CEi}(t) \cdot i_{Ci}^2(t). \quad (16)$$

$$p_{CT_{chaves}}(t) = R_{CE1}(t) \cdot i_{C1}^2(t) + R_{CE2}(t) \cdot i_{C2}^2(t) + \dots + R_{CEn}(t) \cdot i_{Cn}^2(t). \quad (17)$$

Sabe-se que  $R_{CE}$  varia com a tecnologia de fabricação e com os níveis de tensão e corrente, ou seja,  $R_{CE1} \neq R_{CE2} \neq \dots \neq R_{CEn}$ . Considerando que as chaves no inversor estão sujeitas as mesmas tensões de bloqueio e aos mesmos níveis de corrente, ou seja, considerando que  $R_{CE1} = R_{CE2} = \dots = R_{CEn} = R_{CE}$ , as perdas totais por condução são dadas por:

$$p_{CT_{chaves}}(t) = R_{CE} \sum_{i=1}^n i_{Ci}^2(t) \quad (18)$$

A partir da equação (18), chega-se ao valor médio das perdas totais por condução devido às chaves:

$$\begin{aligned} \bar{p}_{CT_{chaves}} &= \frac{1}{T} \int_0^T R_{CE} \cdot \sum_{i=1}^n i_{Ci}^2(t) \cdot dt \\ \bar{p}_{CT_{chaves}} &= R_{CE} \left[ \frac{1}{T} \int_0^T \sum_{i=1}^n i_{Ci}^2(t) \cdot dt \right] \\ \bar{p}_{CT_{chaves}} &= R_{CE} \left[ \frac{1}{T} \int_0^T (i_{C1}^2(t) + i_{C2}^2(t) + \dots + i_{Cn}^2(t)) dt \right] \\ \bar{p}_{CT_{chaves}} &= R_{CE} [I_{C1_{RMS}}^2 + I_{C2_{RMS}}^2 + \dots + I_{Cn_{RMS}}^2] \\ \bar{p}_{CT_{chaves}} &= R_{CE} \sum_{i=1}^n I_{Ci_{RMS}}^2 \\ \bar{p}_{CT_{chaves}} &\propto \sum_{i=1}^n I_{Ci_{RMS}}^2. \end{aligned} \quad (19)$$

Seguindo o mesmo raciocínio para o diodo em antiparalelo, chega-se a expressão para o valor médio das perdas totais por condução devido aos diodos:

$$\begin{aligned} \bar{p}_{CT_{diodos}} &= R_D \sum_{i=1}^n I_{Di_{RMS}}^2 \\ \bar{p}_{CT_{diodos}} &\propto \sum_{i=1}^n I_{Di_{RMS}}^2. \end{aligned} \quad (20)$$

Sabendo que o valor médio das perdas totais por condução do inversor é dado por  $\bar{p}_{CT} = \bar{p}_{CT_{chaves}} + \bar{p}_{CT_{diodos}}$ , conclui-se que as perdas totais por condução do inversor são proporcionais aos dois fatores  $\sum_{i=1}^n I_{Ci_{RMS}}^2$  e  $\sum_{i=1}^n I_{Di_{RMS}}^2$  que dependem apenas da topologia utilizada. Assim, para dois inversores que processam a mesma energia e com a mesma característica de carga, mas com topologias diferentes, esses fatores podem servir como indicativo de qual topologia possuirá maior perda por condução.

### 4.3.2 Perdas por chaveamento

Visando encontrar um indicativo para as perdas de chaveamento que independa do modelo da chave de potência utilizada, será utilizado uma aproximação do método de estimativa de perdas descrito na seção anterior. Observando os parâmetros encontrados na equação (10), percebe-se que os fatores para o termo quadrático são bem próximos de zero, ou seja, as curvas para a energia perdida durante o bloqueio e a entrada em condução são aproximadamente lineares, como pode ser observado nas Figuras 65 e 66. Percebe-se, também, que o termo independente é significativo apenas para correntes baixas e, utilizando uma mesma chave em todas as topologia, o termo é comum para todas as chaves e, como o método é comparativo, a influência deste termo é pouco significativa.

Com isso, utilizando a equação (11) para a energia perdida durante o bloqueio, chega-se a:

$$E_{off} = \sum_{k=1}^m E_{offk} \Rightarrow E_{off} \propto \sum_{k=1}^m I_{C_{k-1}} V_{CE_{k+1}}. \quad (21)$$

$$\bar{P}_{off} = \frac{1}{T} E_{off} = \frac{1}{T} \sum_{k=1}^m E_{offk} \Rightarrow \bar{P}_{off} \propto \frac{1}{T} \sum_{k=1}^m I_{C_{k-1}} V_{CE_{k+1}}. \quad (22)$$

onde  $m$  é o número total de aberturas durante um período  $T$  e  $P_{off}$  são as perdas de bloqueio para um dispositivo semiconductor. As perdas médias totais de bloqueio ( $\bar{P}_{offT}$ ) para um inversor com  $n$  chaves é escrita da seguinte forma:

$$\bar{P}_{offT} = \sum_{i=1}^n P_{offi} \Rightarrow \bar{P}_{offT} \propto \sum_{i=1}^n \sum_{k=1}^m \frac{1}{T} I_{C_{i_{k-1}}} V_{CE_{i_{k+1}}}, \quad (23)$$

onde o fator  $\sum_{i=1}^n \sum_{k=1}^m \frac{1}{T} I_{C_{i_{k-1}}} V_{CE_{i_{k+1}}}$  representa o somatório do valor médio do produto das correntes imediatamente antes do bloqueio das chaves pelas tensões imediatamente após o bloqueio das mesmas. As correntes  $I_{C_{i_{k-1}}}$  dependem da carga e as tensões  $V_{CE_{i_{k+1}}}$  são aquelas em que as chaves estão submetidas quando bloqueadas, dependendo assim da topologia adotada para o inversor.

Repetindo o processo para as perdas na entrada em condução, tem-se:

$$\bar{P}_{onT} = \sum_{i=1}^n P_{oni} \Rightarrow \bar{P}_{onT} \propto \sum_{i=1}^n \sum_{k=1}^m \frac{1}{T} I_{C_{i_{k+1}}} V_{CE_{i_{k-1}}}, \quad (24)$$

onde  $\bar{P}_{onT}$  são as perdas médias totais na entrada em condução. Repetindo o processo para as perdas por recuperação reversa do diodo e sabendo que as correntes que circulam no diodo

$I_{Di}$  dependem da carga e as tensões  $V_{Di}$  são aquelas em que os diodos estão submetidos quando bloqueados, tem-se:

$$\bar{P}_{rrT} = \sum_{i=1}^n P_{rr_i} \Rightarrow \bar{P}_{rrT} \propto \sum_{i=1}^n \sum_{k=1}^m \frac{1}{T} I_{Di_{k+1}} V_{Di_{k-1}}, \quad (25)$$

onde  $\bar{P}_{rrT}$  são as perdas médias por recuperação reversa do diodo.

Os indicativos das perdas totais por chaveamento, independente da chave utilizada, são dados por  $\sum_{i=1}^n \sum_{k=1}^m \frac{1}{T} I_{Ci_{k-1}} V_{CEi_{k+1}}$  para as perdas no bloqueio,  $\sum_{i=1}^n \sum_{k=1}^m \frac{1}{T} I_{Ci_{k+1}} V_{CEi_{k-1}}$  para as perdas na entrada em condução e  $\sum_{i=1}^n \sum_{k=1}^m \frac{1}{T} I_{Di_{k+1}} V_{Di_{k-1}}$  para as perdas por recuperação reversa.

## 4.4 Comparativo de Eficiência das Topologias Estudadas

Primeiramente, é feita uma comparação utilizando as figuras de mérito apresentadas na seção anterior, onde são fornecidos os indicativos de eficiência para comparação de cada topologia. Os valores desses indicativos são obtidos por simulação utilizando a plataforma MATLAB/Simulink. Em seguida, usando a mesma plataforma de simulação, são obtidos valores de eficiência para cada topologia utilizando a metodologia apresentada na seção 4.2 e proposta em (CAVALCANTI, 2003), onde as chaves IGBT utilizadas são as da SEMIKRON modelo SK15GH063 (SEMIKRON, 2006), cujos coeficientes encontrados dos ajustes das curvas estão mostrados na equação (10). As simulações são feitas de forma a impor as mesmas condições para cada topologia, ou seja, a mesma tensão no barramento c.c., mesmo fator de elevação de tensão (*boost*), mesma característica de carga e mesmo tipo de chave. É utilizada uma fonte c.c. simulando o arranjo fotovoltaico funcionando no ponto de máxima potência, com uma conexão em série de 5 painéis do fabricante *Luxor Solar* e modelo LX-100M/125-36 com 100 W cada e uma tensão no ponto de máxima potência ( $V_{mpp}$ ) de 18,7 V (SOLAR, 2016).

Os dados utilizado nas simulações comuns para todos os inversores são:

- Tensão de entrada,  $V_{in} = 90V$ ;
- Tensão de saída,  $V_o = 155,6V$ ;
- Potência da carga,  $P_{load} = 500W$ ;
- Frequência de chaveamento,  $f_s = 20kHz$ .

Os dados utilizado nas simulações para cada inversor são:

- Para o conversor de dois estágios (VSI+*boost*), mostrado na Figura 9, é utilizada a técnica de PWM senoidal bipolar, com os seguintes parâmetros:



Tabela 11 – Figuras de mérito das topologias.

| Topologia        | $F_{SI_C}^2$ | $F_{SI_D}^2$ | $F_{SVI_{off}}$ | $F_{SVI_{on}}$ |
|------------------|--------------|--------------|-----------------|----------------|
| <b>boost+VSI</b> | 53,41        | 24,52        | 121.993         | 63.869         |
| <b>ZSI-D</b>     | 68,77        | 107,36       | 277.860         | 199.832        |
| <b>TSTS-ZSI</b>  | 136,35       | 59,83        | 199.596         | 62.928         |

Fonte: próprio autor.

- Índice de modulação,  $m = 0,95$ ;
  - Indutância *boost*,  $L_{boost} = 750\mu H$ ;
  - Capacitância do barramento c.c.,  $C = 1,7mF$ ;
  - Indutâncias do filtro LC,  $L_1 = L_2 = 3,2mH$ ;
  - Capacitância do filtro LC,  $C_f = 2,2\mu F$ .
- Para o ZSI-D, mostrado na Figura 36, é utilizada a técnica de PWM *boost* simples bipolar, com os seguintes parâmetros:
    - Índice de modulação,  $m = 0,7$ ;
    - Razão de trabalho do estado de curto circuito,  $d_{st} = 0,3$ ;
    - Indutância da malha Z,  $L_{z1} = L_{z2} = L_z = 1,6mH$ ;
    - Capacitância da malha Z,  $C_{z1} = C_{z2} = C_z = 2,0mF$ ;
    - Indutâncias do filtro LC,  $L_1 = L_2 = 3,2mH$ ;
    - Capacitância do filtro LC,  $C_f = 2,2\mu F$ .
  - Para o TSTS-ZSI tipo *buck-boost*, mostrado Figura 54(a), a modulação utilizada é a de três estados apresentada no Capítulo 3, com os seguintes parâmetros são:
    - Pico do ganho de tensão,  $A = 1.75$
    - Razão buck-boost  $k = 2$
    - Indutância buck-boost  $L_f = 675\mu H$
    - Indutância da Malha Z  $L_{z1} = L_{z2} = L_z = 1,0mH$
    - Capacitância da Malha Z  $C_{z1} = C_{z2} = C_z = 18.8\mu F$
    - Capacitância de saída  $C_o = 23.5\mu F$

Simulando os inversores com base nos dados apresentados, encontram-se as figuras de mérito apresentadas na Tabela 11. Essa tabela apresenta os valores obtidos para os indicadores de perdas por condução nas chaves ( $F_{SI_C}^2 = \sum_{i=1}^n I_{C_{i_{RMS}}}^2$ ), perdas por condução nos diodos ( $F_{SI_D}^2 = \sum_{i=1}^n I_{D_{i_{RMS}}}^2$ ), perdas por chaveamento no bloqueio ( $F_{SVI_{off}} =$

Tabela 12 – Resultado com a comparação das eficiências das topologias abordadas.

| Topologia         | Eficiência |
|-------------------|------------|
| <i>boost</i> +VSI | 94,87%     |
| TSTS-ZSI          | 92,51%     |
| ZSI-D             | 90,92%     |

Fonte: próprio autor.

$\sum_{i=1}^n \sum_{k=1}^m \frac{1}{T} I_{C^{i_{k-1}}} V_{CE^{i_{k+1}}}$ ) e perdas por chaveamento na entrada em condução ( $F_{SVI_{on}} = \sum_{i=1}^n \sum_{k=1}^m \frac{1}{T} I_{C^{i_{k+1}}} V_{CE^{i_{k-1}}}$ ) dos dispositivos semicondutores contidos em cada topologia. O indicativo para as perdas por recuperação reversa dos diodos não é abordado, pois as perdas por recuperação reversa, no modelo de chave adotado, estão inclusas nas perdas por entrada em condução das chaves. Tendo em vista que esses valores são indicativos, obtidos através de relações de proporcionalidade, eles servem para representar qual topologia possui melhor rendimento, ou seja, a topologia que possuir os menores valores para cada indicativo de perda é provavelmente a mais eficiente. Assim, a partir da metodologia e dos dados apresentados, percebe-se que a topologia de dois estágios (*boost*+VSI) é a mais eficiente dentre as estudadas. Chega-se a conclusão, também, que a topologia TSTS-ZSI é mais eficiente que a ZSI-D, pois os indicativos de perda de condução possuem valores próximos um do outro, enquanto os indicativos de perda de chaveamento são menores no TSTS-ZSI.

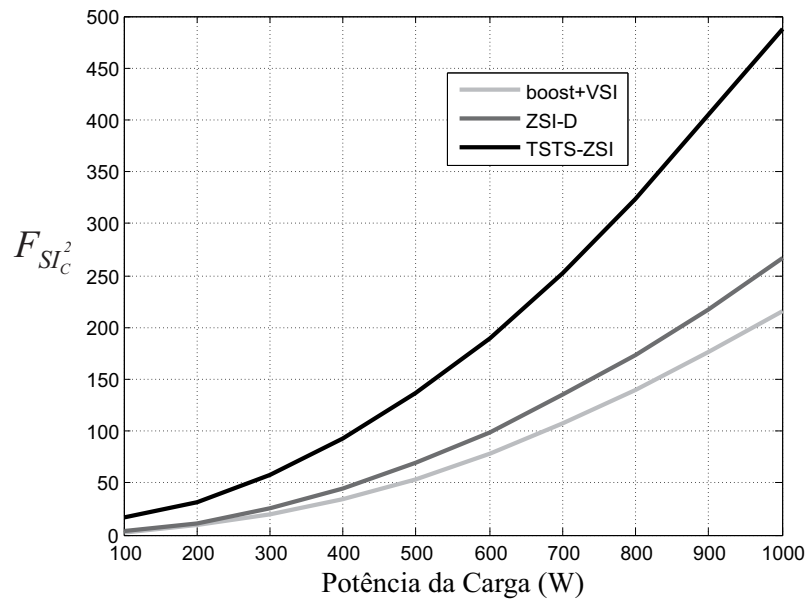
Tendo em vista que foram apresentados apenas indicativos de rendimento para comparação, faz-se necessário apresentar valores de rendimento para cada topologia. Para isso, é utilizado o modelo de chave SK15GH063 da SEMIKRON e a metodologia de aproximação das curvas apresentadas no catálogo do fabricante. A Tabela 12 mostra os resultados encontrados, que estão de acordo com os que foram apresentados na Tabela 11, sendo a topologia de dois estágios a de melhor rendimento, seguida pela topologia TSTS-ZSI e por fim a ZSI-D.

Visando a validação das figuras de mérito apresentadas e da análise de rendimento dos inversores, são apresentados gráficos dos fatores indicativos apresentados em função da potência na carga bem como gráficos das perdas relacionadas a esses fatores também em função da potência na carga. Para isso, todas as topologias são simuladas com a potência de saída variando de 100W à 1.000W.

Nas Figuras 67 e 68, são mostrados os indicativos de perdas por condução na chave ( $F_{SI_C}$ ) e perdas por condução no diodo ( $F_{SI_D}$ ), respectivamente, variando em função da potência na carga. Essas figuras indicam que a topologia *boost*+VSI pode ter menos perdas por condução que o ZSI-D e o TSTS-ZSI. Indicam também que o TSTS-ZSI possui menor perda por condução nos diodos enquanto o ZSI-D possui menor perda por condução nas chaves. Na Figura 69, são mostradas as perdas por condução em cada topologia, confirmando que o *boost*+VSI possui menor perda por condução como indicado na figura de mérito.

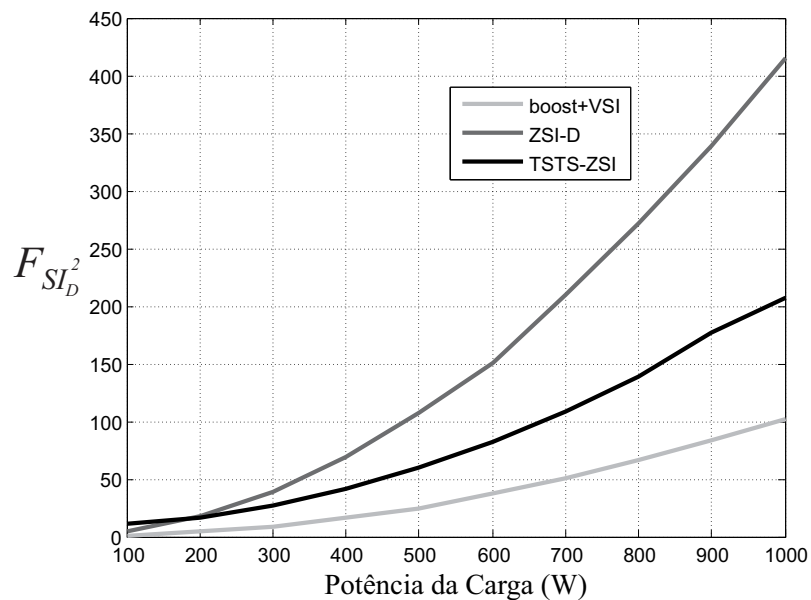
Na Figura 70, é mostrado o indicativo de perdas no bloqueio variando em função da

Figura 67 –  $F_{SI_C}^2$  variando em função da potência na carga para cada topologia.



Fonte: próprio autor.

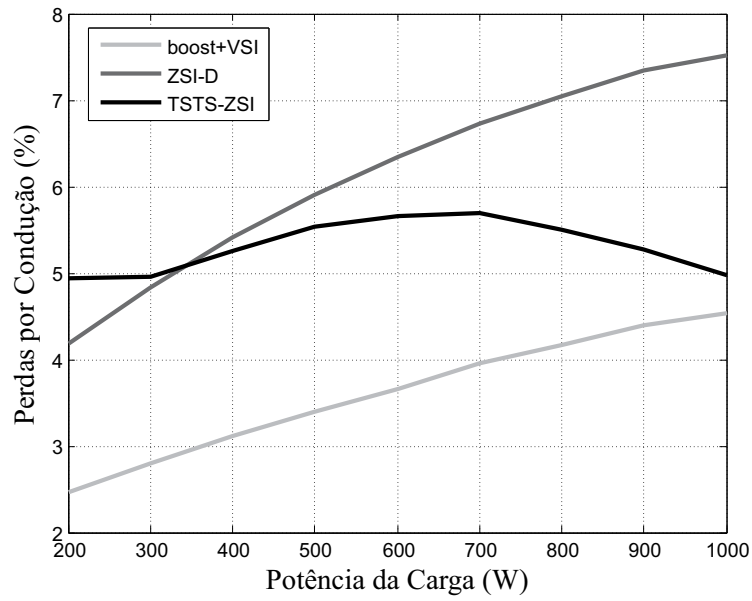
Figura 68 –  $F_{SI_D}^2$  variando em função da potência na carga para cada topologia.



Fonte: próprio autor.

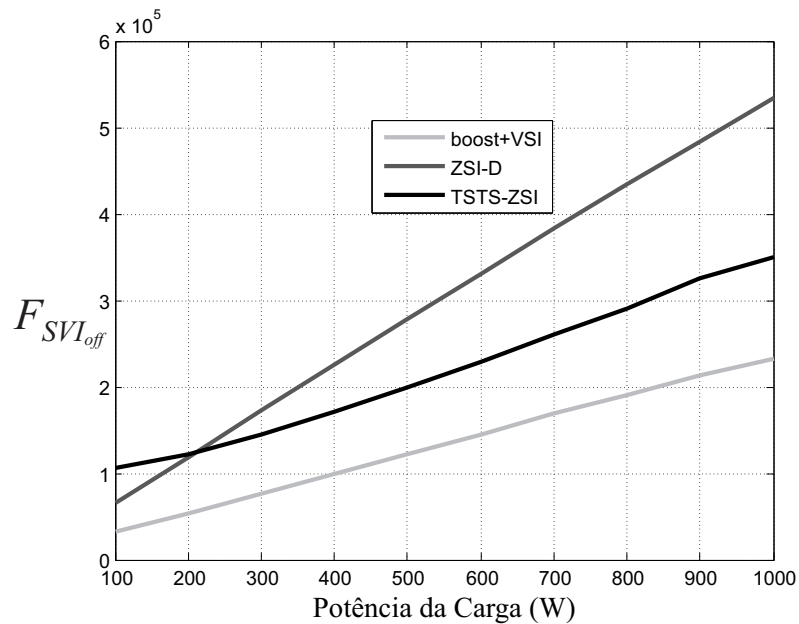
potência na carga. A partir dessa figura, percebe-se que a topologia *boost+VSI* pode possuir menor perda no bloqueio, seguido do TSTS-ZSI e, por fim, do ZSI-D. Na Figura 71, é mostrada a

Figura 69 – Perdas por condução em função da potência na carga para cada topologia.



Fonte: próprio autor.

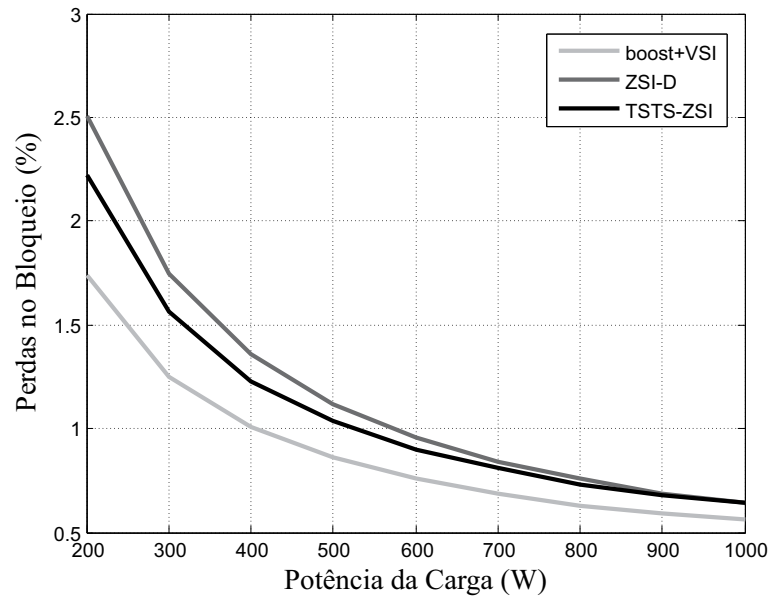
Figura 70 –  $F_{SVI_{off}}$  variando em função da potência na carga para cada topologia.



Fonte: próprio autor.

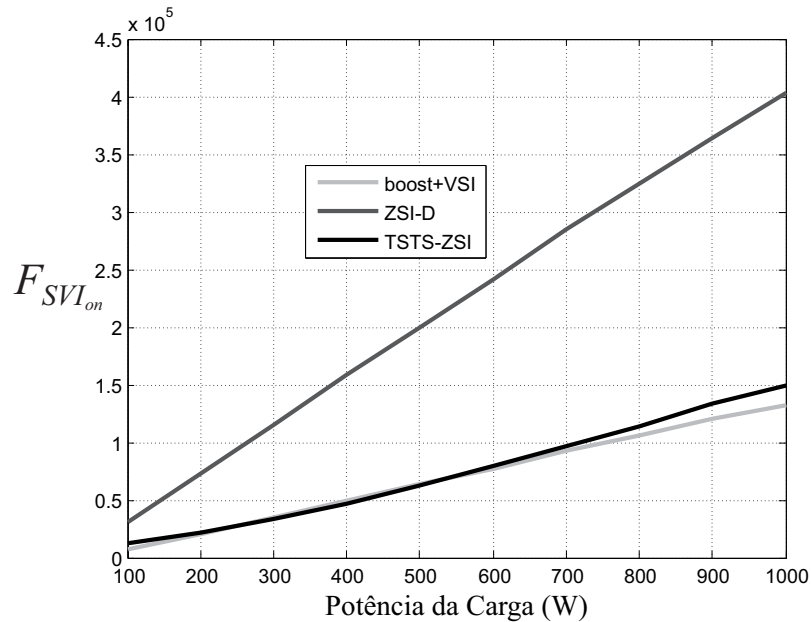
variação das perdas no bloqueio em função da potência na carga para cada topologia, confirmando o indicado na figura de mérito.

Figura 71 – Perdas no bloqueio em função da potência na carga para cada topologia.



Fonte: próprio autor.

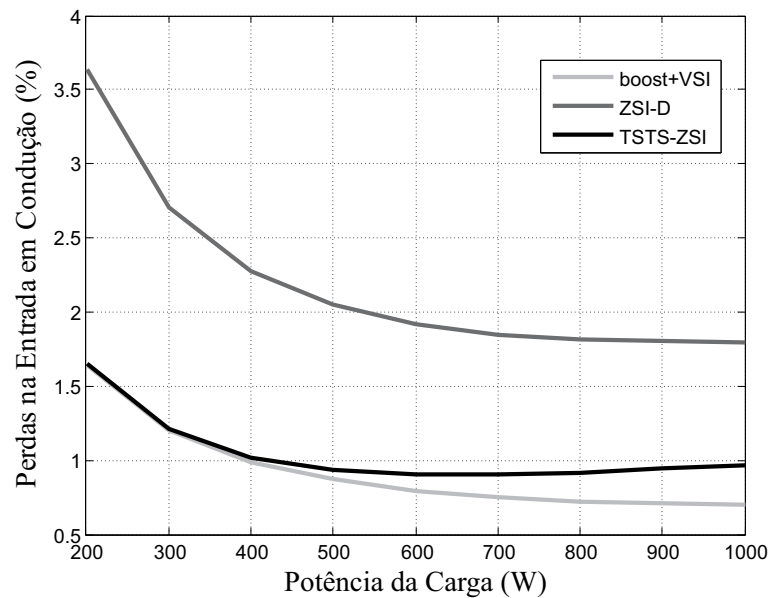
Figura 72 –  $F_{SVI_{on}}$  variando em função da potência na carga para cada topologia.



Fonte: próprio autor.

Na Figura 72, é mostrado o indicativo de perdas na entrada em condução variando em função da potência na carga. A partir dessa figura, percebe-se que a topologia *boost+VSI* e o

Figura 73 – Perdas na entrada em condução em função da potência na carga para cada topologia.



Fonte: próprio autor.

Tabela 13 – Comparação entre as topologias estudadas

|  | <i>boost+VSI</i> | TSTS-ZSI | ZSI-D   |
|--|------------------|----------|---------|
| <b>Número de indutores</b>                 | 1                | 3        | 2       |
| <b>Número de capacitores</b>               | 1                | 3        | 2       |
| <b>Número de IGBTs</b>                     | 5                | 3        | 4       |
| <b>Número de diodos</b>                    | 5                | 3        | 6       |
| <b>Número de moduladores independentes</b> | 2                | 1        | 1       |
| <b>Tensão nominal dos dispositivos</b>     | Normal           | Moderada | Elevada |
| <b>Necessidade de filtro de saída</b>      | Sim              | Não      | Sim     |
| <b>Eficiência</b>                          | Alta             | Média    | Baixa   |

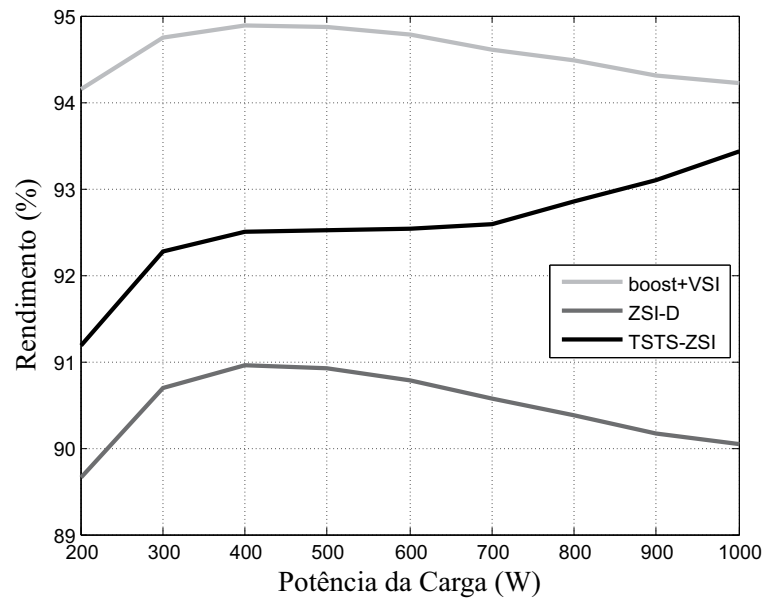
Fonte: próprio autor.

TSTS-ZSI podem possuir perdas na entrada em condução semelhantes e menores que o ZSI-D. Na Figura 73, é mostrada a variação das perdas na entrada em condução em função da potência na carga para cada topologia, confirmando o indicado na figura de mérito.

Por fim, é mostrado na Figura 74, a variação do rendimento de cada topologia em função da potência na carga confirmando que a topologia *boost+VSI* possui melhor rendimento dentre as topologias estudadas, seguida do TSTS-ZSI e, por fim, do ZSI-D, ou seja, confirmando o indicado na figura de mérito.

Com base nos resultados obtidos, na Tabela 13 é mostrado o resumo comparativo das topologias *boost+VSI*, TSTS-ZSI e ZSI-D.

Figura 74 – Perdas na entrada em condução em função da potência na carga para cada topologia.



Fonte: próprio autor.

## 4.5 Conclusões

Neste capítulo, foram apresentados os resultados comparativos de desempenho das topologias de inversores para aplicações em sistemas fotovoltaicos sem transformador. Foram abordados também, um método para estimativa de perdas para inversores e um método indicativo de eficiência para inversores independente da chave utilizada. No que diz respeito ao método de indicativo de eficiência, o mesmo se mostrou coerente com o método padrão que dependa da chave, sendo assim um bom indicativo de eficiência para comparação de topologias de inversores. Quanto aos resultados obtidos, o conversor de dois estágios (*boost+VSI*) se mostrou mais eficiente para aplicações monofásicas em sistemas fotovoltaicos sem transformador. Já, a nova topologia TSTS-ZSI, tendo em vista as vantagens apresentadas em relação as demais topologias ZSI, mostrou-se mais eficiente que a topologia ZSI-D.

Ainda em comparação com o ZSI-D, a topologia TSTS-ZSI apresentou perdas de chaveamento bem menores que a topologia ZSI-D e perdas de condução semelhantes ao mesmo. Em comparação à topologia *boost+VSI*, a topologia TSTS-ZSI apresentou tanto perdas de condução como perdas de chaveamento mais elevadas. Assim, apesar do número reduzido de chaves e das demais vantagens do TSTS-ZSI, a topologia *boost+VSI* é a mais indicada, no ponto de vista da eficiência, para aplicações em sistemas fotovoltaicos sem transformador.

## 5 Conclusões e Sugestões para Trabalhos Futuros

O objetivo deste trabalho foi comparar topologias de conversores monofásicos com capacidade de *boost* de tensão e com corrente de dispersão reduzida para devida aplicação em sistemas fotovoltaicos sem transformador. Inicialmente, foi abordado o conversor de dois estágios *boost*+VSI, abrangendo suas características, funcionalidades e formas de modulação. Em seguida, foi constatada a necessidade da utilização de PWM bipolar visando reduzir a corrente de dispersão nessa configuração e, conseqüentemente, a necessidade de utilização de filtro mais robusto na saída tal como essa modulação exige.

De forma semelhante, foram estudadas as topologias ZSI e ZSI-D, onde a primeira não se mostrou adequada para aplicação em sistemas fotovoltaicos sem transformador devido à valores consideráveis de corrente de fuga e a segunda topologia se mostrou mais adequada para tal aplicação. Contudo, para isso foi necessário o uso de uma modulação bipolar, bem como a utilização de um filtro robusto na saída semelhante ao utilizado na topologia *boost*+VSI. Em seguida foram apresentadas as topologias TSTS-ZSI, dentre as quais foi escolhida a que apresentou o menor estresse de tensão e de corrente, bem como com o de ponto de aterramento comum. A partir daí, foi feito um estudo do conversor escolhido abrangendo seu funcionamento e projeto. No ponto de vista da corrente de fuga, essa topologia apresentou valores irrisórios sendo assim bastante adequada para aplicações em sistemas fotovoltaicos sem transformador.

Comparando todas as topologias, ainda em referência a corrente de fuga, todas as topologias, *boost*+VSI, ZSI-D e TSTS-ZSI, apresentaram valores de corrente de fuga muito baixos. No *boost*+VSI, isso ocorreu devido à utilização de uma modulação bipolar bem como à utilização de um filtro simétrico na saída. No ZSI-D, foi devido à presença dos dois diodos isolando o inversor da fonte c.c. geradora durante os estágios de curto-circuito bem como à modulação bipolar utilizada e à utilização de um filtro simétrico na saída. Enquanto, no TSTS-ZSI, ocorreu devido à característica do inversor de possibilitar um ponto de aterramento comum entre a fonte c.c. e a carga.

De acordo com o critério de eficiência, foi mostrado que o conversor de dois estágios tem melhor desempenho em comparação as demais topologias. Essa topologia, mesmo apresentando a necessidade de um filtro robusto na saída do inversor, a utilização de um maior número de chaves e, provavelmente, um custo mais elevado que as demais, ainda seria a mais adequada para a aplicação em sistemas fotovoltaicos sem transformador devido à sua alta eficiência.

O TSTS-ZSI, ainda no critério da eficiência, apresentou um desempenho intermediário sendo menos eficiente que o conversor de dois estágios e mais eficiente que o ZSI-D. O TSTS-ZSI apresentou também os menores valores de corrente de fuga. A utilização de menor número



de chaves e a dispensa de um filtro de saída indicam que essa topologia possui menor custo, sendo indicada para aplicações de baixo custo ou mais exigentes quanto aos níveis de corrente de fuga.

Por fim, devido ao alto custo e baixo rendimento, a topologia ZSI-D é desaconselhada neste tipo de aplicação.

Para a comparação das topologias, foi apresentada uma figura de mérito a qual se mostrou coerente, indicando que o *boost*+VSI teria melhor rendimento, seguido pelo TSTS-ZSI e, por fim, pelo ZSI-D. Resultado este, que foi confirmado pela medição do rendimento de cada topologia.

## 5.1 Trabalhos Futuros

São sugeridos alguns temas de trabalhos futuros relacionados a esta dissertação:

1. Estudo experimental do TSTS-ZSI monofásico aplicado em um sistema fotovoltaico sem transformador conectado à rede com o intuito de análise de desempenho do mesmo e comparação com os índices de eficiência aqui obtidos;
2. Estudo do TSTS-ZSI monofásico aplicado em um sistema fotovoltaico sem transformador para diferentes níveis de potência, com o intuito de avaliar o desempenho e compará-lo para diferentes faixas de potência e diferentes ganhos de tensão;
3. Estudo experimental das topologias TSTS-ZSI, ZSI-D e *boost*+VSI aplicadas a um sistema fotovoltaico sem transformador com o intuito de validar a análise teórica e os resultados de simulação apresentados;
4. Estudo comparativo das topologias trifásicas do TSTS-ZSI, do *boost*+VSI e do ZSI-D aplicadas à um sistema fotovoltaico sem transformador de potência mais elevada.

## Referências

ABINEE. ASSOCIAÇÃO BRASILEIRA DA INDÚSTRIA ELÉTRICA E ELETRÔNICA. *Proposta para Inserção da Energia Solar Fotovoltaica na Matriz Elétrica Brasileira*. 2012. Disponível em: <<http://www.abinee.org.br/informac/arquivos/profotov.pdf>>. Citado na página 25.

AGÊNCIA NACIONAL DE ENERGIA ELÉTRICA. *RN 482: Resolução normativa 482/2015*. Brasília, Brasil, 2012. Citado 2 vezes nas páginas 25 e 29.

AGÊNCIA NACIONAL DE ENERGIA ELÉTRICA. *RN 687: Resolução normativa 687/2015*. Brasília, Brasil, 2015. Citado na página 25.

ANEEL. AGÊNCIA NACIONAL DE ENERGIA ELÉTRICA. *Banco de informações de geração elétrica: capacidade de geração do Brasil*. 2016. Disponível em: <<http://http://www2.aneel.gov.br/aplicacoes/capacidadebrasil/capacidadebrasil.cfm>>. Acesso em: 26 fev. 2016. Citado na página 26.

ARAUJO, S. V.; ZACHARIAS, P.; MALLWITZ, R. Highly efficient single-phase transformerless inverters for grid-connected photovoltaic systems. *Industrial Electronics, IEEE Transactions on*, p. 3118–3128, Setembro 2010. Citado na página 26.

ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. *NBR 5410: Instalações elétricas de baixa tensão*. Rio de Janeiro, 2004. Citado na página 30.

ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. *NBR 14039: Instalações elétricas de média tensão de 1,0 kv a 36,2 kv*. Rio de Janeiro, 2005. Citado na página 30.

ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. *NBR 16149: Sistemas fotovoltaicos - características da interface de conexão com a rede elétrica de distribuição*. Rio de Janeiro, 2013. Citado na página 25.

ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. *NBR 16150: Sistemas fotovoltaicos - características da interface de conexão com a rede elétrica de distribuição e procedimento de ensaio de conformidade*. Rio de Janeiro, 2013. Citado na página 25.

ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. *NBR 16274: Sistemas fotovoltaicos conectados à rede - requisitos mínimos para documentação, ensaios de comissionamento, inspeção e avaliação de desempenho*. Rio de Janeiro, 2014. Citado na página 25.

BLAKE, C.; BULL, C. *International Rectifier. IGBT or MOSFET: Choose Wisely*. 2011. Disponível em: <<http://www.irf.com/technical-info/whitepaper/choosewisely.pdf>>. Citado na página 38.

BRADASCHIA, F. *Conversores Fonte Z Para Sistemas Fotovoltaicos e Monofásicos-Trifásicos*. 208 p. Tese (Doutorado) — Programa de Pós-graduação de Engenharia Elétrica, UFPE, Recife, Brasil, Fevereiro 2012. Citado 6 vezes nas páginas 30, 32, 40, 56, 59 e 68.

BRADASCHIA, F. et al. Eliminating leakage currents in transformerless z-source inverters for photovoltaic systems. *Industrial Electronics (ISIE), 2011 IEEE International Symposium on*, p. 251–256, Junho 2011. Citado 2 vezes nas páginas 67 e 68.

BRADASCHIA, F. et al. Stability analysis of reduced leakage current modulation techniques for z-source inverters in transformerless photovoltaic applications. *Energy Conversion Congress and Exposition (ECCE), 2011 IEEE*, p. 2268–2275, Setembro 2011. Citado 2 vezes nas páginas 67 e 68.

CAO, D. et al. Low-cost semi-z-source inverter for single-phase photovoltaic systems. *Power Electronics, IEEE Transactions on*, p. 3514–3523, Dezembro 2011. Citado na página 72.

CAVALCANTI, M. C. *Estudo de Perdas em Inversores Alimentados por Tensão Pulsada no Barramento de Corrente Contínua*. Tese (Doutorado) — Universidade Federal de Campina Grande, Campina Grande, Brasil, Fevereiro 2003. Citado 2 vezes nas páginas 97 e 103.

CAVALCANTI, M. C. et al. Three-state three-phase z-source inverter for transformerless photovoltaic systems. *Power Electronics Conference (COBEP), 2013 Brazilian*, p. 509–516, Outubro 2013. Citado na página 78.

CEPEL-CRESESB. *Manual de Engenharia para Sistemas Fotovoltaicos*. 3. ed. Rio de Janeiro: [s.n.], 2014. 243 p. Citado na página 29.

DAVIDS, S.; GRÜNEBAST, G. *Doepke Schaltgeräte. Residual currents in photovoltaic installations and appropriate protective measures*. 2013. Disponível em: <[https://cdn.shopify.com/s/files/1/0242/4505/files/Residual\\_Currents\\_in\\_PV\\_Installations.pdf](https://cdn.shopify.com/s/files/1/0242/4505/files/Residual_Currents_in_PV_Installations.pdf)>. Citado na página 33.

DEUTSCHES INSTITUT FÜR NORMUNG. *DIN VDE 0126-1-1. Automatic Disconnection Device Between a Generator and the Public Low-Voltage Grid*. Alemanha, 2006. Citado 5 vezes nas páginas 32, 33, 46, 54 e 71.

EPE. *EMPRESA DE PESQUISA ENERGÉTICA. Balanço Energético Nacional - Relatório Final*. 2015. Disponível em: <[https://ben.epe.gov.br/downloads/Relatorio\\_Final\\_BEN\\_2015.pdf](https://ben.epe.gov.br/downloads/Relatorio_Final_BEN_2015.pdf)>. Citado na página 24.

FERRAZ, P. E. P. *Inversores Monofásicos para Conexão de Sistemas Fotovoltaicos à Rede*. Dissertação (Dissertação de Mestrado) — Programa de Pós-graduação de Engenharia Elétrica, UFPE, Pato Branco, Brasil, 2012. Citado 3 vezes nas páginas 30, 31 e 97.

FIGUEREDO, R. S. *Corrente de Fuga em Inversores Monofásicos Sem Transformador para Conexão de Sistemas Fotovoltaicos à Rede de Distribuição de Energia Elétrica*. Dissertação (Dissertação de Mestrado) — Universidade de São Paulo, São Paulo, Brasil, 2015. Citado na página 50.

GUBIA, E. et al. Ground currents in single-phase transformerless photovoltaic systems. *Prog. Photovolt.: Res. Appl.*, p. 629–650, Dezembro 2007. Citado na página 31.

HUANG, L. et al. A family of three-switch three-state single-phase z-source inverters. *Power Electronics, IEEE Transactions on*, p. 2317–2329, Maio 2013. Citado 11 vezes nas páginas 10, 12, 72, 73, 75, 79, 80, 81, 82, 89 e 90.

INMETRO. *Portaria Inmetro Nº 4/2011. Requisitos de Avaliação da Conformidade para Sistemas e Equipamentos para Energia Fotovoltaica*. Rio de Janeiro, 2011. Citado na página 25.

INPE. *INSTITUTO NACIONAL DE PESQUISAS ESPACIAIS. Atlas Brasileiro de Energia Solar*. 2006. Disponível em: <[http://ftp.cptec.inpe.br/labren/publ/livros/brazil\\_solar\\_atlas\\_R1.pdf](http://ftp.cptec.inpe.br/labren/publ/livros/brazil_solar_atlas_R1.pdf)>. Citado na página 26.

INTERNATIONAL ELECTROTECHNICAL COMMISSION. *IEC 62020. Electrical accessories - Residual current monitors for household and similar uses (RCMs)*. [S.l.], 2003. Citado na página 32.

INTERNATIONAL ELECTROTECHNICAL COMMISSION. *IEC TR 60755. General requirements for residual current operated protective devices*. [S.l.], 2008. Citado na página 32.

INTERNATIONAL ELECTROTECHNICAL COMMISSION. *IEC 62109-2. Automatic Disconnection Device Between a Generator and the Public Low-Voltage Grid*. [S.l.], 2011. Citado 3 vezes nas páginas 32, 71 e 92.

KEREKES, T. *Analysis and Modeling of Transformerless Photovoltaic Inverter Systems*. Tese (Doutorado) — Aalborg University, Aalborg, Dinamarca, Agosto 2009. Citado 3 vezes nas páginas 30, 31 e 32.

KEREKES, T.; TEODORESCU, R.; LISERRE, M. Common mode voltage in case of transformerless pv inverters connected to the grid. *IEEE International Symposium on Industrial Electronics*, p. 2390–2395, Dezembro 2012. Citado 2 vezes nas páginas 30 e 31.

KEREKES, T. et al. A new high-efficiency single-phase transformerless pv inverter topology. *IEEE Trans. Ind. Electron.*, p. 184–191, Janeiro 2011. Citado na página 30.

KUMAR, A.; EICHNER, J. *Schneider Electric White Paper. Guidance on Proper Residual Current Device Selection for Solar Inverters*. 2013. Disponível em: <[http://www.schneider-electric.com/download/ww/en/file/1165514507-998-2095-12-31-13AR0\\_EN.pdf?fileName=998-2095-12-31-13AR0\\_EN.pdf&reference=998-2095-12-31-13AR0\\_EN&docType=White-Paper](http://www.schneider-electric.com/download/ww/en/file/1165514507-998-2095-12-31-13AR0_EN.pdf?fileName=998-2095-12-31-13AR0_EN.pdf&reference=998-2095-12-31-13AR0_EN&docType=White-Paper)>. Citado 2 vezes nas páginas 32 e 33.

LOPES, O. et al. Eliminating ground current in a transformerless photovoltaic application. *Power Engineering Society General Meeting*, p. 1–5, Julho 2007. Citado na página 30.

MARANGONI, F. *Inversores Monofásicos para Conexão de Sistemas Fotovoltaicos à Rede*. Dissertação (Dissertação de Mestrado) — Universidade Tecnológica Federal do Paraná, Pato Branco, Brasil, 2012. Citado na página 28.

MYRZIK, J. M. A.; CALAIS, M. String and module integrated inverters for single-phase grid connected photovoltaic systems - a review. *Proc. 2003 IEEE Bologna PowerTech Conference - PTC03*, v. 2, p. 1–8, Junho 2003. Citado na página 31.

OLIVEIRA, K. C. de. *Conversores de Potência para Sistemas Fotovoltaicos Conectados à Rede Elétrica sem Transformador*. Tese (Doutorado) — Programa de Pós-graduação de Engenharia Elétrica, UFPE, Recife, Brasil, Fevereiro 2012. Citado na página 28.

PENG, F. Z. Z-source inverter. *Proc. Ind. Appl. Soc. Ann. Meet. - IAS02*, v. 2, p. 775–781, Outubro 2002. Citado 2 vezes nas páginas 56 e 59.

REN21. *RENEWABLE ENERGY POLICY NETWORK FOR THE 21ST CENTURY. Renewables 2015 Global Status Report*. 2015. Disponível em: <[http://www.ren21.net/wp-content/uploads/2015/07/REN12-GSR2015\\_Onlinebook\\_low1.pdf](http://www.ren21.net/wp-content/uploads/2015/07/REN12-GSR2015_Onlinebook_low1.pdf)>. Citado 4 vezes nas páginas 22, 23, 24 e 26.

RIBEIRO, R. V. *Sistemas Fotovoltaicos Autônomo Baseado em Conversores c.c./c.c. Boost*. Dissertação (Dissertação de Mestrado) — Universidade Federal do Rio de Janeiro, Rio de Janeiro, Brasil, 2011. Citado na página 38.

- SCHMIDT, H.; BURGER, B.; SIEDLE, C. Gefährdungspotential transformatorloser wechselrichter - fakten und gerüchte. *Proc. Symposium Photovoltaische Sonnenenergie*, Março 2003. Citado na página 31.
- SEMIKRON. *SK15GH063 datasheet*. 2006. Disponível em: <<https://www.semikron.com/dl/service-support/downloads/download/semikron-datasheet-sk-15-gh-063-24505301>>. Citado 3 vezes nas páginas 38, 98 e 103.
- SHEN, M.; PENG, F. Z. Operation modes and characteristics of the z-source inverter with small inductance or low power factor. *Industrial Electronics, IEEE Transactions on*, p. 89–96, Janeiro 2008. Citado na página 72.
- SMA. *SMA SOLAR TECHNOLOGY AG. Capacitive Leakage Currents - Information on the design of transformerless inverters*. 2014. Disponível em: <<http://files.sma.de/dl/7418/Ableitstrom-TI-en-25.pdf>>. Citado 5 vezes nas páginas 33, 46, 54, 71 e 92.
- SOLAR, L. *Solo Line 36/10 - 160 W*. 2016. Disponível em: <[http://www.luxorsolar.com/root/img/pool/pdf/datenblatt/sololine36/lx\\_db\\_sololine36mono\\_poly\\_10-160w\\_en\\_160401.pdf](http://www.luxorsolar.com/root/img/pool/pdf/datenblatt/sololine36/lx_db_sololine36mono_poly_10-160w_en_160401.pdf)>. Citado 3 vezes nas páginas 46, 90 e 103.
- TANG, Y.; XIE, S.; ZHANG, C. Single-phase z-source inverter. *Applied Power Electronics Conference and Exposition, 2008. APEC 2008. Twenty-Third Annual IEEE*, p. 1266–1270, Fevereiro 2008. Citado na página 72.
- TEODORESCU, R.; RODRIGUEZ, P.; LISERRE, M. *Grid Converters For Photovoltaic And Wind Power Systems*. 1. ed. [S.l.: s.n.], 2011. 407 p. Citado 2 vezes nas páginas 46 e 52.