

**UNIVERSIDADE FEDERAL DE PERNAMBUCO
CENTRO DE TECNOLOGIA E GEOCIÊNCIAS
PROGRAMA DE PÓS-GRADUAÇÃO EM
ENGENHARIA ELÉTRICA**



DISSERTAÇÃO DE MESTRADO

**Topologia para Restaurador Dinâmico de Tensão de
Baixo Custo**

Marcio Evaristo da Cruz Brito

UNIVERSIDADE FEDERAL DE PERNAMBUCO
CENTRO DE TECNOLOGIA E GEOCIÊNCIAS
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

**Topologia para Restaurador Dinâmico de Tensão de
Baixo Custo**

por

Marcio Evaristo Da Cruz Brito

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica da
Universidade Federal de Pernambuco como parte dos requisitos para a obtenção do grau de
Mestre em Engenharia Elétrica.

ORIENTADOR: Marcelo Cabral Cavalcanti, D.Sc.

CO-ORIENTADOR : Zanoni Dueire Lins, D.Sc.

Recife, Maio de 2011.

© Marcio Evaristo da Cruz Brito, 2011

Catálogo na fonte
Bibliotecária: Rosineide Mesquita Gonçalves Luz / CRB4-1361 (BCTG)

B862t Brito, Marcio Evaristo da Cruz.

Topologia para Restaurador Dinâmico de Tensão de baixo custo /
Marcio Evaristo da Cruz Brito. – Recife: O Autor, 2011.
xiv, 92f., il., figs., gráfs., tabs.

Orientador : Prof. Dr. Marcelo Cabral Cavalcanti.

Co-Orientador: Prof. Dr. Zaroni Dueire Lins.

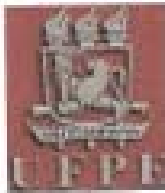
Dissertação (Mestrado) – Universidade Federal de Pernambuco.

CTG. Programa de Pós-Graduação em Engenharia Elétrica, 2011.

Inclui Referências Bibliográficas.

1. Engenharia Elétrica 2. Restaurador Dinâmico de Tensão. 3.
Qualidade da Energia. 4. Condicionamento Econômico da Energia.
5. Afundamento de Tensão. I. Cavalcanti Cabral Marcelo (Orientador). II.
Lins, Zaroni Dueire (Co-Orientador) II. Título.

621.3 CDD (22.ed) UFPE/BCTG-213/2011



Universidade Federal de Pernambuco
Pós-Graduação em Engenharia Elétrica

PARECER DA COMISSÃO EXAMINADORA DE DEFESA DE
DISSERTAÇÃO DO MESTRADO ACADÊMICO DE

MARCIO EVARISTO DA CRUZ BRITO

TÍTULO

**"TOPOLOGIA PARA RESTAURADOR DINÂMICO
DE TENSÃO DE BAIXO CUSTO"**

A comissão examinadora composta pelos professores: MARCELO CABRAL CAVALCANTI, DEE/UFPE, FRANCISCO DE ASSIS DOS SANTOS NEVES, DEE/UFPE, ZANONI DUEIRE LINS, DEE/UFPE, e ENES GONÇALVES MARRA, DEE/UFPE sob a presidência do primeiro, consideram o candidato **MARCIO EVARISTO DA CRUZ BRITO APROVADO.**

Recife, 24 de maio de 2011.

RAFAEL DUEIRE LINS
Coordenador do PPGEE

MARCELO CABRAL CAVALCANTI
Orientador e Membro Titular Interno

ZANONI DUEIRE LINS
Co-Orientador e Membro Titular Externo

FRANCISCO DE ASSIS DOS SANTOS NEVES
Membro Titular Interno

ENES GONÇALVES MARRA
Membro Titular Externo

Área de Concentração: Processamento de Energia.

Palavras-chave: Qualidade da energia, Restaurador dinâmico de tensão, Condicionamento econômico da energia, Afundamento de tensão.

Número de Páginas: 89.

Este trabalho apresenta uma topologia alternativa para a implementação de um restaurador dinâmico de tensão (DVR) de baixo custo. A topologia proposta possui várias características interessantes, tais como a ausência de harmônicos durante a operação em regime permanente, redução das perdas por chaveamento, dispensa o uso de grandes capacitores, não utiliza etapa CC e não exige um controle sofisticado. Adicionalmente, a topologia proposta pode ser dimensionada de acordo com as exigências do projeto onde o DVR será utilizado, proporcionando acoplamento entre os recursos utilizados e os requisitos de custo e desempenho exigidos pela aplicação. Durante o desenvolvimento deste trabalho, a topologia proposta foi modelada digitalmente utilizando-se o *software* MATLAB, para avaliação de seu desempenho em relação às topologias tradicionais. Foi realizado um estudo comparativo de custos do DVR tradicional, em relação ao proposto, o que evidenciou uma vantagem expressiva a favor da topologia proposta. A construção do protótipo permitiu a obtenção de dados que corroboram os resultados obtidos nas simulações, evidenciando a aplicabilidade da proposta, o que a torna interessante para utilização em sistemas de distribuição onde o fator custo é quase sempre imperativo.

Abstract of Dissertation presented to UFPE as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

LOWCOST TOPOLOGY FOR DYNAMIC VOLTAGE RESTORERS

Marcio Evaristo da Cruz Brito

May /2011

Supervisor(s): Marcelo Cabral Cavalcanti, D. Sc.; Zanoni Dueire Lins, D. Sc.

Area of Concentration: Energy Processing.

Keywords:(usar as keywords do IEEE: Power conditioning, Power quality, Power system restoration.

Number of Pages: 89.

This work presents na alternative topology for implementation of a low cost dynamic voltage restorer (DVR). The proposed topology has some interesting characteristics. It does not present neither harmonics during steady-state operation, nor large capacitors, nor dc stage, nor complex control and nor high switching losses. In addition, the proposed topology can be designed in according to the requirements where the DVR will be used, having the correct coupling between cost and performance for the specific application. During the development of this work, the proposed topology was modeled by using the software MATLAB, for evaluation of its performance when compared to the traditional topologies. A comparative study of cost was made showing clear advantage for the proposed topology in relation to the traditional DVR. The prototype allowed obtaining data that corroborate the simulation results, making evident the proposal applicability in distribution systems where the cost factor is very significant.

Dedico este trabalho
a minha mãe, esposa e filhos.

Agradecimentos

Gostaria de agradecer inicialmente a minha família, pela paciência e compreensão durante a elaboração deste trabalho, aos meus orientadores Dr. Zanoni Lins e Dr. Marcelo Cavalcanti sem os quais este trabalho não seria realizado, aos membros da banca Dr. Enes Marra e Dr. Francisco Neves pela análise e sugestões valiosas para a melhoria da qualidade do trabalho, aos membros do GPAE em especial a Leonardo Limonge, aos amigos da CELPE em especial os amigos Sandro Felinto, Sandro Machado e Wider Santos pelo apoio e ajuda inestimável e finalmente a todos aqueles que me auxiliaram durante o mestrado. A todos um muito obrigado.

Sumário

Lista de Figuras	xii
Lista de Tabelas	xv
Lista de Abreviaturas	xvi
1 Introdução	1
1.1 Afundamentos de tensão	2
1.2 Restaurador dinâmico de tensão	4
2 Topologia para restaurador dinâmico de tensão de baixo custo.....	11
2.1 Descrição do funcionamento	12
2.2 Principais características do dispositivo proposto.....	15
2.3 Simulações numéricas.....	16
2.3.1 – Estratégia da utilização de chave de curto-circuito	18
2.4 Modelagem do DVR proposto	22
2.5 Modelagem do sistema de controle do DVR proposto.....	27
2.6 Modelo completo do DVR proposto	33
2.7 Análise das VTCD's e aplicabilidade do DVR proposto	35
2.8 Conclusões	37
3 Análise comparativa entre os restauradores dinâmicos de tensão: tradicional e proposto	39
3.1 Tempo de resposta.....	41
3.2 Nível de compensação para afundamentos de tensão	41
3.3 Produção de harmônicos	41
3.4 Tempo máximo de compensação	42
3.5 Escalabilidade	42
3.7 Compensação de harmônicos de tensão	44
3.8 Compensação de desequilíbrio de tensão.....	44
3.9 Salto de fase	44
3.10 Custo	44
3.10.1 Cálculo do custo do DVR tradicional.....	45
3.10.2 Cálculo do custo do DVR proposto.....	47
3.11 Conclusões	50
4 Protótipo experimental.....	51
4.1 Parâmetros do projeto.....	51
4.2 – Especificações dos elementos de potência	52

4.3 – Projeto e construção do circuito de controle	53
4.3.1 - Elaboração do projeto do <i>hardware</i>	53
4.3.2 – Construção do <i>hardware</i> em simulador numérico	70
4.3.4 – Depuração e testes dos <i>firmwares</i> e do <i>hardware</i> em simulador numérico	75
4.3.5 – Projeto do <i>software</i> de parametrização, gerenciamento, armazenamento e análise.....	76
4.3.6 – Testes de acoplamento e correções entre o <i>software</i> e o modelo numérico	77
4.3.6 – Projeto da placa de circuito impresso.....	78
4.3.7 – Elaboração da placa de circuito impresso	78
4.3.8 – Construção física do protótipo do circuito de controle	79
4.3.9 – Construção física do protótipo do circuito de controle corrigido.....	79
4.4 – Ensaio	81
4.5 – Conclusões	83
5 Conclusões	84
5.1 – Sugestões de trabalhos futuros	86
5.2 – Patentes e publicações.....	86
Referências Bibliográficas	87

Lista de Figuras

Figura 1.1 - Exemplo da ocorrência de faltas no sistema elétrico.	3
Figura 1.2 - Afundamentos de tensão tipo A, C e D.	4
Figura 1.3 - DVR com suprimento ao barramento CC através de um banco de baterias.	5
Figura 1.4 - DVR com suprimento ao barramento CC controlado por um conversor CC-CC.	5
Figura 1.5 - DVR com suprimento ao barramento CC através de retificador passivo.	6
Figura 1.6 - DVR com suprimento do barramento CC através de retificador passivo (carga).	6
Figura 1.7 - DVR com suprimento do barramento CC através de retificador ativo.	7
Figura 1.8 - DVR sem fonte de energia adicional para o barramento CC.	7
Figura 1.9 - Exemplo de diagrama fasorial para compensação sem injeção de potência ativa.	8
Figura 1.10 - Topologia DVR com arquitetura multinível.	9
Figura 1.11 - Topologia DVR baseada em um conversor <i>Buck CA</i> .	10
Figura 2.1 - Esquema básico do regulador de tensão.	12
Figura 2.2 - Proposta de topologia para DVR.	12
Figura 2.3 - Diagrama exemplo.	13
Figura 2.4 - Diagrama do DVR proposto simplificado.	16
Figura 2.5 - Modelo de DVR simplificado em MATLAB.	17
Figura 2.6 - Resultado de simulação: Tensões na carga e na fonte e corrente na carga.	17
Figura 2.7 - Circuito equivalente de um transformador.	18
Figura 2.8 - Diagrama do DVR proposto utilizado chave de curto-circuito.	19
Figura 2.9 - Circuito equivalente do transformador com a chave CH1 aberta.	19
Figura 2.10 - Circuito equivalente do transformador com a chave CH1 fechada.	19
Figura 2.11 - Modelo em MATLAB com chave de curto-circuito.	20
Figura 2.12 - Resultado da simulação utilizando chave de curto-circuito.	21
Figura 2.13 - Foco no momento de transição das chaves CH1 e CH2.	21
Figura 2.14 - Circuito de DVR proposto de 15 estados.	22
Figura 2.15 - Modelo em MATLAB da chave bidirecional utilizando IGBT.	23
Figura 2.16 - Modelo do conjunto transformador de incremento/decremento e chaves.	23
Figura 2.17 - Subsistema transformador de alimentação e chave de sinal.	24
Figura 2.18 - Subsistema de controle de comutação.	24
Figura 2.19 - Modelo do DVR em MATLAB.	25
Figura 2.20 - Resultado da simulação com todas as entradas em zero.	25
Figura 2.21 - Resultado da simulação com o estado da entrada Bit1 em 1.	26

Figura 2.22 - Resultado da simulação com as entradas "Bit1", "Bit 3" e "Sinal" em 1.	27
Figura 2.23 - Curva de sensibilidade de computadores (CBEMA).	29
Figura 2.24 - Curva de sensibilidade ITIC.	29
Figura 2.25 - Modelo do controle no MATLAB.	32
Figura 2.26 - Modelo completo do DVR proposto.	33
Figura 2.27 - Resultado da simulação com o controle inativo.	33
Figura 2.28 - Resultado da simulação com o controle habilitado.	34
Figura 2.29 - Curva de distribuição de VTCDs por tipo evento.	36
Figura 2.30 - Histograma da distribuição de eventos de afundamentos de tensão.	37
Figura 3.1 - DVR proposto na conformação trifásica em delta aberto.	39
Figura 3.2 - DVR proposto na conformação trifásica em estrela aterrada.	39
Figura 3.3 - Inversor de quatro braços com filtro de saída.	40
Figura 3.4 - Diagrama de blocos do DVR de quatro braços.	40
Figura 3.5 - Forma de onda da corrente drenada da fonte pelo conversor CA/CC.	41
Figura 3.6 - Espectro harmônico e o THD.	42
Figura 3.7 - Faixas de tensão e corrente de dispositivos de potência comerciais	42
Figura 3.8 - Barramento CC de um DVR comercial.	43
Figura 3.9 - DVR proposto trifásico modelado em MATLAB.	44
Figura 3.10 - Curva de suportabilidade de transformadores categoria I.	49
Figura 4.1 - Diagrama esquemático do DVR utilizado no experimento.	53
Figura 4.2 - Forma de onda da tensão.	60
Figura 4.3 - Curva de valores do cálculo da tensão eficaz.	60
Figura 4.4 - Forma de onda da tensão com 30% de terceiro harmônico.	61
Figura 4.5 - Curva de valores do cálculo eficaz com 30% de 3º Harmônico.	61
Figura 4.6 - Onda de tensão com 10% de componente CC.	62
Figura 4.7 - Curva de valores do cálculo eficaz com 10% de componente CC.	62
Figura 4.8 - Diagrama esquemático do medidor de tensão eficaz verdadeira.	63
Figura 4.9 - Diagrama de blocos do conversor A/D do PIC12F675.	63
Figura 4.10 - Retificador de precisão de onda completa.	64
Figura 4.11 - Diagrama esquemático do módulo de lógica de controle.	65
Figura 4.12 - Diagrama esquemático do módulo de IHM.	66
Figura 4.13 - Diagrama de blocos e ligação do MAX232.	68
Figura 4.14 - Diagrama esquemático do conversor TTL/RS232C.	69
Figura 4.15 - Diagrama esquemático da fonte e alimentação.	69

Figura 4.16 Diagrama completo do circuito de controle.	69
Figura 4.17 - Modelo numérico do medidor de tensão eficaz verdadeira.	72
Figura 4.18 - Temporização da aquisição e cálculo da tensão eficaz.	72
Figura 4.19 - Modelo numérico do medidor de tensão eficaz verdadeira com cristal.	73
Figura 4.20 - Telas exibidas no display de LCD.	74
Figura 4.21 - Diagrama esquemático do circuito de controle com correções.	75
Figura 4.22 - Tela do <i>software</i> de aquisição detalhada.	77
Figura 4.23 - Aparato para teste de acoplamento entre modelo virtual e <i>software</i> de análise.	78
Figura 4.24 - Layout da PCI do circuito de controle.	79
Figura 4.25 - PCI confeccionada a partir do layout corrigido.	80
Figura 4.26 – Projeção 3D da PCI do circuito de controle	80
Figura 4.27 - Protótipo do circuito de controle.	81
Figura 4.28 - Comportamento do circuito de controle quando submetido a <i>sag</i> e <i>swell</i> .	82
Figura 4.29 - Controle submetido a um <i>swell</i> não compensado.	82

Lista de Tabelas

Tabela 2.1 - Classificação de VTCD segundo a norma IEEE 1159.	28
Tabela 2.2 - Classificação de VTCD conforme o PRODIST módulo 8.	28
Tabela 3.1 - Custo calculado do DVR convencional.	47
Tabela 3.2 - Custo calculado do DVR proposto.	48
Tabela 3.3 - Custo calculado do DVR proposto com redução dos transformadores.	49
Tabela 4.1 - Corrente primária dos transformadores de incremento/decremento.	52
Tabela 4.2 - Especificação dos transformadores utilizados.	52
Tabela 4.3 - Taxa de amostragem por classe de aplicação.	58
Tabela 4.4 - Cálculo do valor eficaz.	59
Tabela 4.5 - Principais linguagens de programação para microcontroladores.	71

Lista de Abreviaturas

A/D	Analógico para Digital.
ABNT	Associação Brasileira de Normas Técnicas.
ANEEL	Agência Nacional de Energia Elétrica.
ANSI	<i>American National Standards Institute.</i>
<i>Breaker</i>	Disjuntor.
<i>Buffer</i>	Amplificador com ganho unitário para casamento de impedâncias.
CA	Corrente Alternada.
CBEMA	<i>Computer and Business Equipment Manufacturers Association.</i>
CC	Corrente Contínua.
CI	Circuito Integrado.
CISC	<i>Complex Instruction Set Computer</i> – Conjunto complexo de instruções.
<i>Datalogger</i>	Gravador de dados
DSP	<i>Digital Signal Processor.</i>
DVR	<i>Dynamic Voltage Restorer .</i>
EEPROM	<i>Electrically Erasable Programmable Read Only Memory</i> : Memória não volátil.
Foto-resiste	Película foto sensível utilizada em litografia.
I/O	<i>Input/Output.</i>
I ² C	<i>Inter-Integrated Circuit.</i>
IEEE	<i>Institute of Electrical and Electronics Engineers.</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i> - Transistor Bipolar de Porta Isolada.
IGCT	<i>Integrated Gate Commutated Thyristor.</i>
IHM	Interface Homem Máquina.
ITIC	<i>Information Technology Industry Council.</i>
LED	<i>Light Emitting Diode</i> - Diodo emissor de luz.
LOOP	Caminho fechado, laço.
MOSFET	Transistor de efeito de campo metal oxido semi-condutor.
NBR	Norma Brasileira Regulamentadora.
PCI	Placa de Circuito Impresso.
pu	Por Unidade.
<i>Push-Button</i>	Chave de acionamento momentâneo.
RISC	<i>Reduced Instruction Set Computer</i> – Conjunto reduzido de instruções.
RMS	<i>Root Mean Square.</i>
RTC	<i>Real Time Clock</i> – Relógio de tempo real.
SE	Subestação.
SHUNT	Desvio em um circuito elétrico.
TAP	Derivação.
THD	<i>Total Harmonic Distortion</i> – Distorção Harmônica Total.
TRUE-RMS	Valor Eficaz Verdadeiro.
USART	Transmissor/Receptor Universal Síncrono e Assíncrono.
USB	<i>Universal Serial Bus.</i>
VTCD	Variação de Tensão de Curta Duração.

1 | Introdução

A qualidade do fornecimento de energia é extremamente importante para os clientes do sistema elétrico em todos os níveis. Equipamentos sensíveis e cargas não-lineares se tornaram comuns nos setores comercial, industrial e residencial. Ocorrências que afetam o fornecimento de energia, que antes eram consideradas aceitáveis pelas companhias elétricas e clientes, agora são consideradas um problema para os equipamentos disponíveis no mercado. No passado, os equipamentos eram mais simples e por essa razão mais robustos e insensíveis a pequenas variações da tensão de alimentação. Agora, os equipamentos usados dependem fortemente de uma boa qualidade da energia elétrica disponível e os clientes esperam, ainda, que não ocorram interrupções no fornecimento da mesma [1].

Considerando esse cenário, existem alguns problemas de qualidade de energia que se destacam:

- Afundamentos de tensão normalmente causados por faltas;
- Distorções harmônicas introduzidas por cargas não-lineares;
- Desbalanceamento de tensões;
- Cintilação;
- Variações de frequência.

De maneira geral, qualquer distúrbio manifestado na tensão, corrente ou frequência que resulte na falha de operação ou funcionamento incorreto de um equipamento pode ser classificado como um problema de qualidade de energia [1]. Para se ter uma idéia da dimensão desses problemas, estudos nessa área indicam que a União Européia gasta anualmente cerca de 150 bilhões de Euros devido a problemas relacionados à qualidade de energia, enquanto apenas 297,5 milhões de Euros são investidos pelas companhias anualmente para resolver esses problemas [2].

1.1 Afundamentos de tensão

Os afundamentos e interrupções de tensão ocorrem geralmente devido a aumentos bruscos de corrente, sejam por curtos-circuitos, partidas ou comutações de cargas de potência elevada. Essas correntes elevadas provocam quedas de tensão acentuadas na instalação, que desaparecem quando as proteções atuam ou quando as cargas atingem seu regime permanente. Os equipamentos mais afetados por afundamentos ou interrupções são os dispositivos eletrônicos, lâmpadas de descarga, computadores e dispositivos de proteção e controle [1],[3],[4].

Pelo *Institute of Electrical and Electronics Engineers* (IEEE) Std 1159, o afundamento de tensão é caracterizado como um decréscimo no valor RMS da tensão, em uma ou mais fases, na faixa de 0,9 a 0,1 pu, com duração de meio ciclo a um minuto [5],[6].

Em um afundamento de tensão, além da variação da magnitude da tensão e a duração do distúrbio, deve-se levar em consideração que o ângulo de fase da tensão, quando da ocorrência de uma falta, muda abruptamente, variando dessa forma o ângulo entre a corrente e a tensão aplicada à carga (ângulo do fator de potência).

Entre os problemas relacionados à qualidade de energia, os afundamentos de tensão e as interrupções de fornecimento representam os mais frequentes e significativos distúrbios presentes na rede elétrica [1]. As concessionárias de energia têm enfrentado um número crescente de ocorrências relacionadas aos mesmos. Existem várias razões que podem explicar isso, estando entre as mais importantes o fato dos clientes de todos os setores, principalmente o industrial, possuírem cargas sensíveis.

Pode-se classificar como sensíveis, as cargas que são susceptíveis a falhas de funcionamento na presença de afundamentos ou interrupções. O grande número de computadores ligados à rede elétrica e outros tipos de cargas eletrônicas estão no centro do problema. O controle de grandes processos industriais é realizado por computadores que tendem a apresentar um mau funcionamento durante uma falha no fornecimento de energia. Portanto, uma interrupção ou afundamento de tensão tem um impacto considerável na produção, visto que o tempo de retomada da produção após a ocorrência de uma falha é geralmente longo [7]-[10].

Em sua maioria, os afundamentos são causados por faltas no sistema de transmissão e distribuição. Muitos deles têm a duração de apenas centenas de milissegundos e são desbalanceados, ou seja, envolvem componentes de sequência negativa e sequência zero. Quando uma falta ocorre em algum ponto do sistema de potência, o nível da tensão cai,

até que um dispositivo de proteção do sistema atue e normalize a situação [11]-[13].

Considere um cliente conectado a um sistema de distribuição que é atendido por um alimentador protegido pelo religador “1”, como mostrado na Figura 1.1. Caso ocorra uma falta neste alimentador, o cliente irá experimentar um afundamento de tensão, até que a falta seja eliminada. Se a falta é de natureza temporária, um ciclo de religamento eliminará o problema, restabelecendo o fornecimento normal.

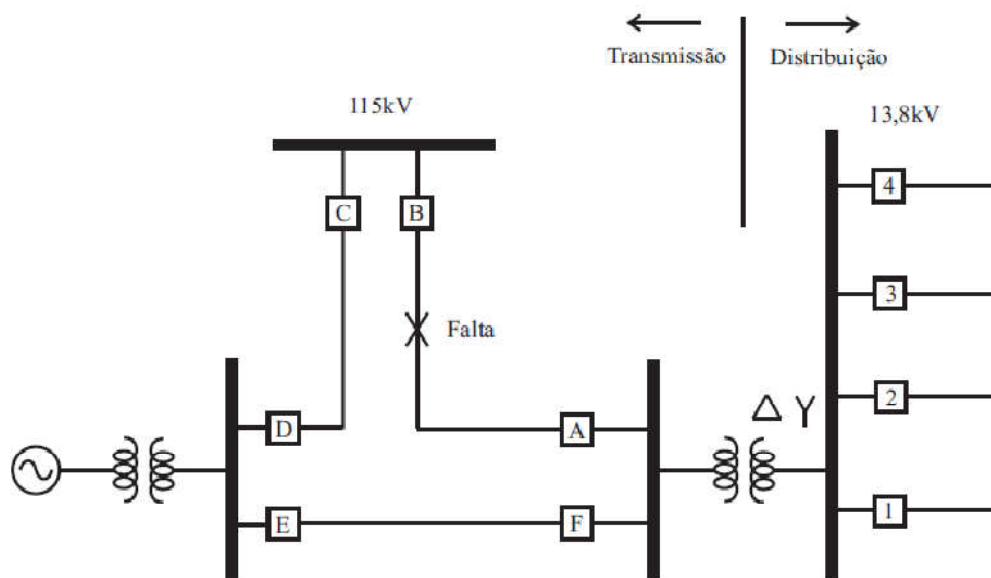


Figura 1.1 - Exemplo da ocorrência de falta no sistema elétrico.

Uma situação bastante comum seria a ocorrência de uma falta em algum dos outros alimentadores da subestação, ou uma falta em algum lugar no sistema de transmissão. Em ambos os casos, os clientes irão experimentar um afundamento de tensão durante o período em que a falta está presente no sistema. Tão logo os equipamentos de proteção atuem, a tensão normal será restabelecida. Note que para eliminar a falta gerada no sistema de transmissão, ambos os disjuntores “A” e “B” devem operar. Portanto, os clientes alimentados pela subestação perceberão apenas um afundamento e não uma interrupção [1].

Faltas no sistema de transmissão e a consequente abertura dos dispositivos de proteção raramente causam uma interrupção para qualquer consumidor, devido à natureza interconectada da rede elétrica. Essas faltas, no entanto, causam afundamentos de tensão que resultam em perdas econômicas substanciais devido a paradas do processo produtivo.

As características do afundamento em uma carga irão depender do ponto onde o cliente está conectado ao sistema, ou seja, de como as tensões são afetadas pelas conexões do transformador da subestação e de como é feita a conexão do equipamento à rede elétrica (conexão fase-terra ou fase-fase).

Muitos afundamentos em sistemas trifásicos de potência podem ser classificados como do tipo “A”, “C” e “D” [11]. As tensões de fase para os tipos “A”, “C” e “D” são mostradas na Figura 1.2, onde E_A , E_B e E_C representam as tensões trifásicas de pré-falta e $E_{A,DIP}$, $E_{B,DIP}$, $E_{C,DIP}$ representam as tensões durante a falta.

O afundamento tipo A é produzido por uma falta trifásica e é caracterizado pela mesma queda de tensão em todas as fases. O afundamento tipo “D” aparece no lado secundário do transformador de distribuição com conexão delta/estrela quando o lado primário é submetido a uma falta fase-fase. Um afundamento tipo “C” pode ocorrer em qualquer uma das seguintes situações, falta fase-fase no secundário do transformador ou falta fase-terra no primário do transformador (visto como uma falta fase-fase no lado secundário).

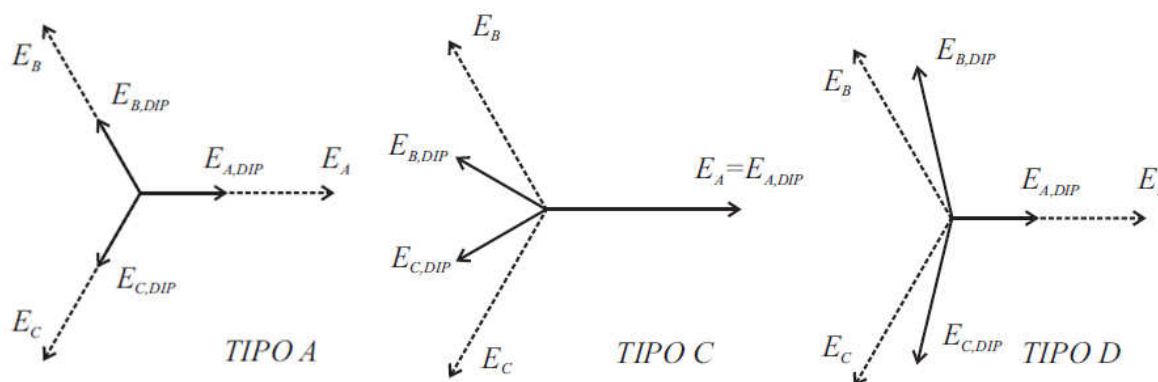


Figura 1.2 - Afundamentos de tensão tipo A, C e D.

1.2 Restaurador dinâmico de tensão

O restaurador dinâmico de tensão (*Dynamic Voltage Restorer - DVR*) é um equipamento capaz de compensar afundamentos de tensões, sobretensões e reduzir as tensões transitórias e harmônicas nos sistemas de energia, protegendo cargas sensíveis de desligamentos inoportunos e mau funcionamento decorrente da degradação da qualidade da energia produzida por tais fenômenos [3]. O esquema clássico de um DVR consiste de um inversor conectado em série com a rede através de um transformador, como mostrado na Figura 1.3. Na ocorrência de um distúrbio, o DVR injeta em tempo real tensões de compensação, de tal forma que a carga não seja afetada.

Qualquer sistema que se proponha a promover a compensação das tensões de alimentação dessas cargas deve ser capaz de fornecer tanto potência ativa (P), como reativa (Q).

A injeção de potência ativa leva à necessidade de um sistema para o abastecimento do barramento de corrente contínua (CC) do inversor que opera como DVR. Esse suprimento de energia pode ser feito de várias formas. A Figura 1.3 mostra um sistema de alimentação isolado,

suprido por um banco de baterias conectado ao barramento CC do DVR. Apesar da vantagem de ser imune aos distúrbios na rede de alimentação, a utilização de bancos de baterias não tem boa receptividade, por elevar significativamente o investimento no equipamento, além dos custos de manutenção [3],[14].

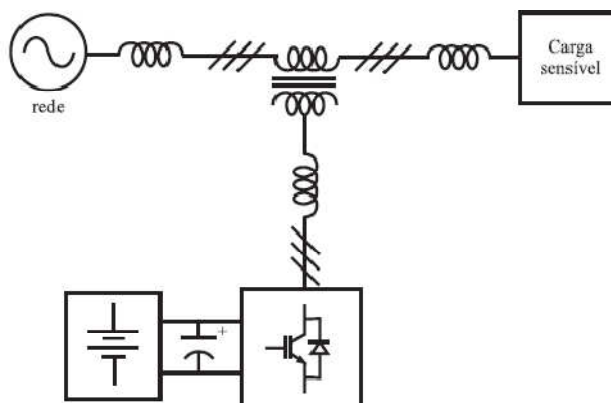


Figura 1.3 - DVR com suprimento ao barramento CC através de um banco de baterias.

Seguindo a mesma linha de pensamento pode-se utilizar um conversor CC-CC, de forma a manter a tensão do barramento sempre constante, como mostra a Figura 1.4. Com isso, o desempenho do sistema melhora substancialmente, mas a sua implementação torna a topologia ainda menos viável economicamente [14].

Uma maneira usual de alimentar o barramento CC é através de um retificador passivo, que extrai a energia da própria rede sob distúrbio, como mostra a Figura 1.5. Essa abordagem possui a vantagem de ser mais simples, quando comparada ao método anterior, e conseqüentemente mais econômica [3],[14], porém dependendo da severidade do afundamento pode-se ainda avaliar a utilização de um transformador elevador entre a rede e o retificador, promovendo um aumento do nível de armazenamento de energia.

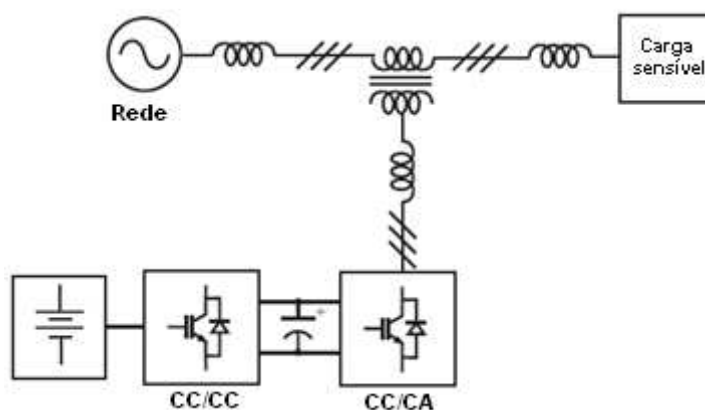


Figura 1.4 - DVR com suprimento ao barramento CC controlado por um conversor CC-CC.

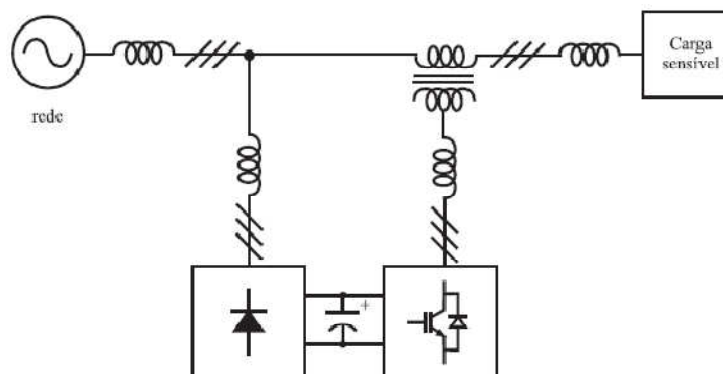


Figura 1.5 - DVR com suprimento ao barramento CC através de retificador passivo.

Elevar a tensão no barramento CC traz um impacto no custo dos dispositivos de potência. Além disso, a injeção de tensões de pequena amplitude por um conversor com tensão elevada no barramento CC (fato que ocorreria no caso de um afundamento menos severo) levaria a uma subutilização dos dispositivos de potência. Por essa razão, um estudo estatístico dos fenômenos mais prováveis direcionará o dimensionamento do DVR.

Uma variação da estrutura mostrada na Figura 1.5 seria a inversão dos conversores série e paralelo, como mostra a Figura 1.6. Nesse caso a tensão na entrada do retificador passivo seria constante e controlada pelo DVR. Considerando os limites do conversor série, a tensão no barramento CC poderia ser considerada quase constante. Essa topologia tem a desvantagem de promover altas correntes no conversor série e a carga pode ser perturbada pela absorção das correntes não-lineares do retificador passivo [14]. O retificador passivo pode ser substituído por uma estrutura ativa mostrada na Figura 1.7, capaz de controlar a tensão no barramento CC comum aos dois conversores. Essa implementação resolveria o problema do nível de tensão no barramento CC e, conseqüentemente, evitaria a utilização de um transformador elevador entre a rede e o circuito de retificação.

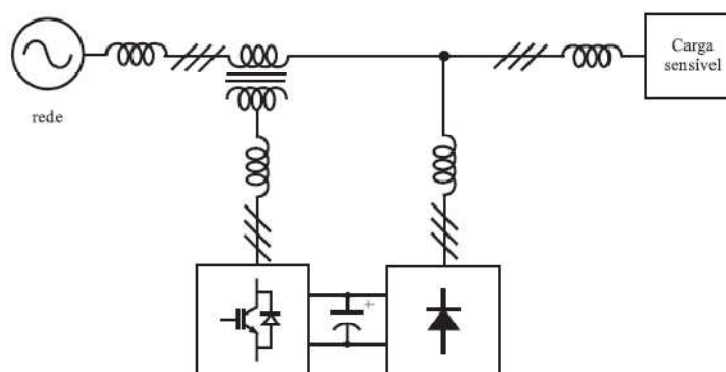


Figura 1.6 - DVR com suprimento do barramento CC através de retificador passivo (carga).

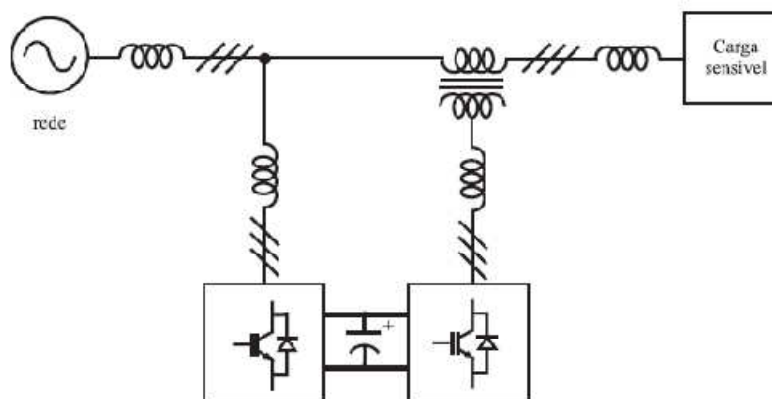


Figura 1.7 - DVR com suprimento do barramento CC através de retificador ativo.

A realização dessa estrutura, no entanto, resultaria em custos bastante elevados, já que, nesse caso tem-se a presença de duas estruturas de conversão ativas no DVR.

Uma forma alternativa para a implementação do DVR seria construí-lo sem nenhum sistema auxiliar de fornecimento de energia ao barramento CC [3],[14]. Isto pode ser feito extraindo-se a potência necessária para a carga e para os capacitores do barramento CC através do próprio conversor, como mostrado na Figura 1.8. O grande inconveniente dessa topologia é a necessidade da utilização de grandes capacitores, decorrentes da necessidade de armazenar altos níveis de energia. Outra possibilidade de aplicação desta topologia é utilizando-a somente para injetar potência reativa na carga [3]. Desta forma, as tensões injetadas quando somadas às tensões da rede sob distúrbio, resultam em um conjunto de tensões trifásicas equilibradas. No entanto, nesse caso como somente Q foi injetado, existirá uma variação nos ângulos das tensões durante a presença do distúrbio, como mostra a Figura 1.9.

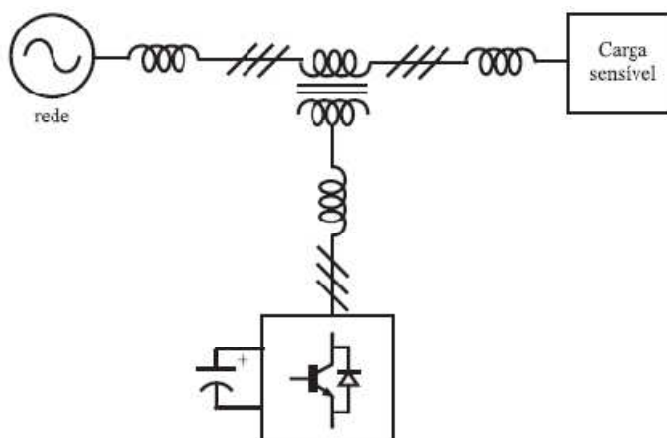


Figura 1.8 - DVR sem fonte de energia adicional para o barramento CC.

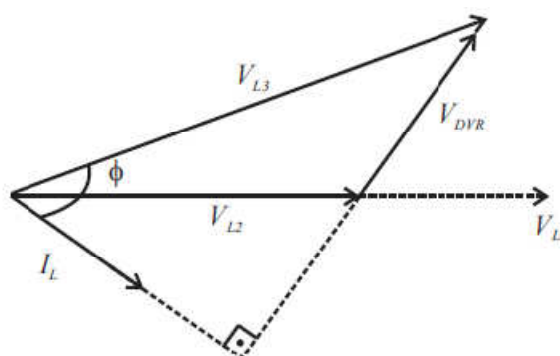


Figura 1.9 - Exemplo de diagrama fasorial para compensação sem injeção de potência ativa.

No diagrama fasorial, V_{L1} é a tensão na carga antes da ocorrência do distúrbio, V_{L2} é a tensão durante o afundamento de tensão. Sendo assim, a tensão injetada pelo DVR (V_{DVR}), juntamente com as tensões da rede, serão somadas compondo a tensão V_{L3} . Deve-se observar que o DVR injeta tensões defasadas de 90° em relação à corrente de carga I_L . Além disso, a tensão resultante na carga V_{L3} não estará em fase com a tensão anterior à ocorrência do afundamento de tensão. A grande vantagem de se injetar apenas potência reativa decorre do fato de não haver necessidade de um suprimento extra de energia conectado ao barramento CC. O conversor deverá apenas extrair uma pequena quantidade de potência ativa (P) para manter o barramento CC carregado, com o intuito de suprir as próprias perdas de condução e chaveamento do conversor. A desvantagem, no entanto, é que determinados tipos de cargas podem ser sensíveis a variações de fase, não estando, portanto, no grupo de cargas atendidas por essa topologia de DVR.

Apesar do aumento da tensão máxima suportável pelos dispositivos semicondutores modernos, este parâmetro ainda é o principal obstáculo para a realização de conversores em sistemas de média e alta tensão. Em aplicações de baixa tensão, é comum o uso de conversores tipo fonte de tensão de dois níveis. No entanto, em aplicações com tensões elevadas, como por exemplo, no sistema de distribuição (13,8kV), o uso de conversores multinível passa a ser uma alternativa interessante, pois possibilita o uso de chaves semicondutoras com tensões de bloqueio bastante reduzidas, quando comparadas às utilizadas em conversores de dois níveis. Além disso, com o aumento do número de níveis é possível reduzir o conteúdo harmônico das tensões de saída do conversor e reduzir a taxa de variação da tensão no tempo ($\frac{dv}{dt}$) das chaves.

Uma topologia de DVR que pode ser considerada como uma configuração multinível foi

proposta em [15], e é mostrada na Figura 1.10, onde apenas uma das três fases foi representada. Em cada fase, a tensão a ser injetada pelo DVR corresponde à associação em série dos enrolamentos secundários de transformadores cujos enrolamentos primários são alimentados por inversores monofásicos em ponte completa. Com a modularidade desta topologia, as chaves semicondutoras podem ter baixos valores nominais de tensão, evitando-se a necessidade de associação de chaves em série ou paralelo. Detalhes sobre o dimensionamento e o controle do conversor são apresentados em [15]. Outras topologias de DVR utilizando conversores multiníveis podem ser encontradas em [16]-[19].

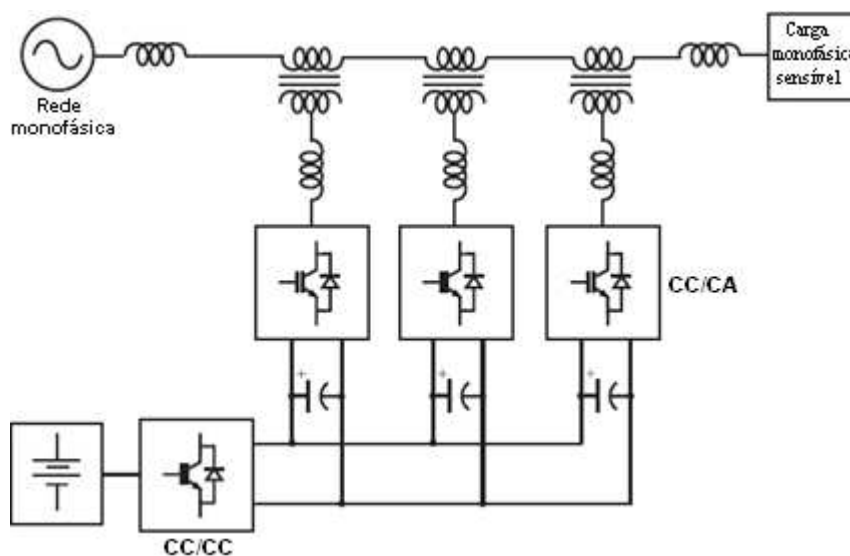


Figura 1.10 - Topologia DVR com arquitetura multinível.

Uma topologia de dispositivo de baixo custo para mitigar afundamentos momentâneos de tensão foi proposta em [20],[21]. O esquema para o controle da tensão de cada fase da carga se baseia em um conversor Buck CA e um autotransformador com relação de transformação 1:2, conforme mostrado na Figura 1.11, onde apenas uma das três fases foi representada. Observe que o circuito do DVR emprega apenas uma chave bidirecional por fase e que não são empregados grandes elementos armazenadores de energia, mas somente alguns capacitores e indutores dos filtros e circuitos snubber (não mostrados na figura). O diagrama mostrado na Figura 1.11 é uma simplificação do esquema real de compensação e, por essa razão, são necessárias algumas alterações para o seu correto funcionamento. Levando-se em conta que as chaves semicondutoras são os elementos mais caros do DVR, principalmente em aplicações com tensões elevadas, esta topologia tem um custo bastante reduzido em relação às alternativas mais usuais. Além disso, a ausência de barramento CC e banco de capacitores para armazenamento de energia torna o equipamento menos volumoso. O projeto do circuito de

snubber é de fundamental importância, tendo em vista que a chave bidirecional deverá interromper uma corrente indutiva. O projeto e o controle do dispositivo são complexos e são apresentados resumidamente em [21].

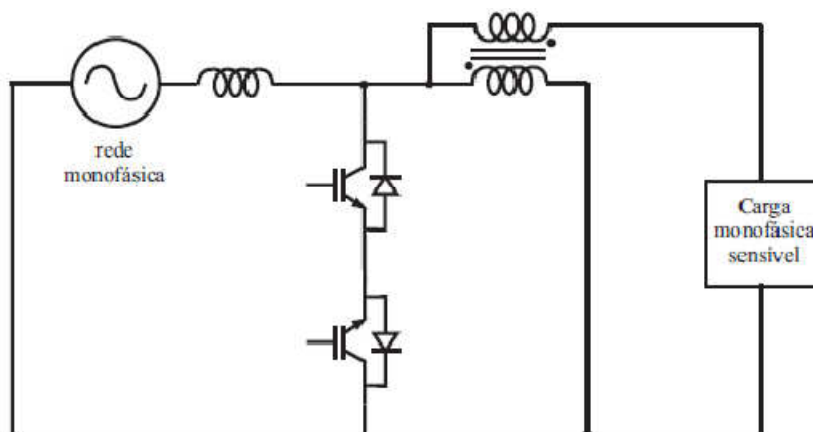


Figura 1.11 - Topologia DVR baseada em um conversor *Buck* CA.

O objetivo deste trabalho é apresentar uma topologia de DVR cuja principal característica é o reduzido custo da implementação. Por outro lado a topologia proposta adequa-se bem a utilização em sistemas de tensão e potência elevadas, constituindo-se uma alternativa atraente as topologias tradicionais. Uma significativa redução de custo fomenta a utilização do DVR em sistemas de distribuição onde o aspecto econômico é preponderante.

O presente trabalho está dividido em 5 capítulos onde, o Capítulo 2 aborda a topologia proposta, o Capítulo 3 aborda uma análise comparativa em a topologia proposta e a tradicional, o Capítulo 4 aborda o projeto e construção de um protótipo de sistema de controle e o Capítulo 5 apresenta as conclusões.

2 Topologia para restaurador dinâmico de tensão de baixo custo

No capítulo anterior, fez-se uma revisão das principais topologias utilizadas em DVR e observou-se uma característica em comum à maioria delas, que é a existência de uma etapa CC e de um inversor.

O DVR é um dispositivo que injeta uma tensão que vai se somar à tensão da fonte, de forma a propiciar à carga uma tensão dentro dos limites de tolerância estabelecidos. Seu desempenho é medido pela qualidade da forma de onda da tensão recuperada e da defasagem. Desta forma o DVR é uma fonte de tensão controlada. Seu objetivo é produzir a tensão que será aplicada ao sistema com a menor quantidade de harmônicos e no menor tempo possível. Para tanto emprega-se um retificador que irá produzir a tensão CC que será utilizada pelo inversor. Note que é necessária a utilização de um sistema de controle sofisticado. A maior parte do dispêndio computacional é utilizado para produzir a forma de onda que será aplicada ao sistema e executar a estratégia de controle implementada.

É interessante notar que nos sistemas elétricos comerciais a quantidade total de harmônicos de tensão existentes é muito baixa, geralmente inferior a 5% [22].

O regulador de tensão utiliza o princípio do transformador e um comutador de derivações (*TAP*), para injetar a tensão necessária sem a necessidade de sintetizá-la, utilizando a própria tensão existente no sistema. Entretanto, o regulador de tensão padece de duas deficiências que impossibilitam sua utilização como DVR, que são a velocidade de resposta muito baixa, devido a construção mecânica do regulador de tap's, e a impossibilidade de assumir um estado sem ter que passar pelos estágios intermediários, ou seja, não é possível ir para o *TAP* número 3 sem ter que passar antes pelo *TAP* número 2. Na Figura 2.1, tem-se um esquema básico de um regulador de tensão.

A proposta de DVR de baixo custo baseia-se no princípio de funcionamento do regulador de tensão, porém sem apresentar suas deficiências. Na Figura 2.2 apresenta-se a topologia proposta.

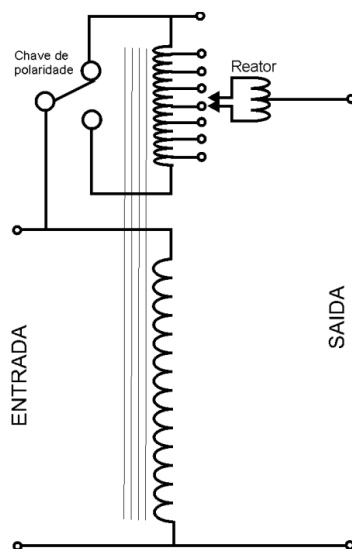


Figura 2.1 – Esquema básico do regulador de tensão.

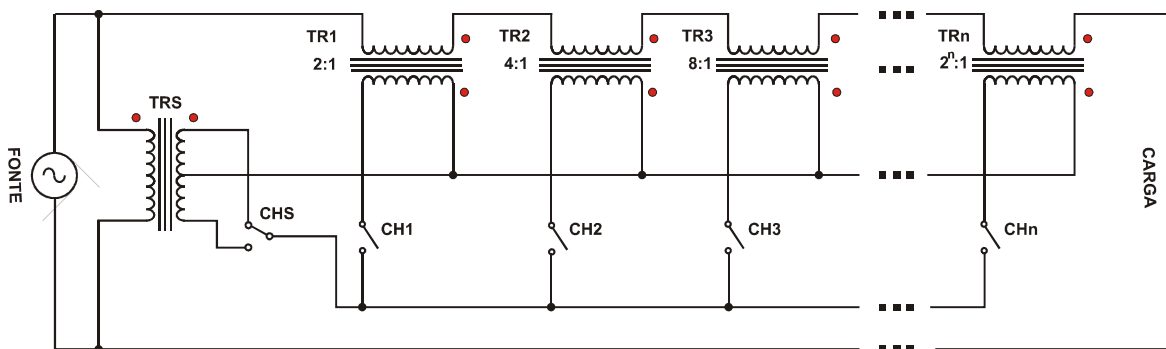


Figura 2.2 – Proposta de topologia para DVR.

2.1 Descrição do funcionamento

Observando a Figura 2.2 verifica-se a existência de $n+1$ transformadores: TRS e TR1 a TRn. Os transformadores TR1 a TRn possuem seus enrolamentos secundários ligados em série com a carga, estes enrolamentos serão designados como enrolamentos do lado da carga e tem como finalidade, prover um incremento ou decremento de tensão. Os enrolamentos primários serão designados como enrolamentos do lado da fonte e estão ligados às chaves CH1 a CH3 e ao *TAP* central do transformador TRS, a chave CHS tem por finalidade selecionar a polaridade da tensão aplicada aos transformadores TR1 a TRn, aditiva ou subtrativa em relação a tensão da fonte. TRS é o transformador de alimentação.

Note que as relações de transformação de TR1 a TRn são potências de dois de um em relação ao outro, ou seja, um para dois, um para quatro, um para oito e assim sucessivamente. Isto tem por objetivo exprimir uma relação binária, o que resulta em um número de estados permitidos, calculado pela expressão $2^n - 1$, obtido através da escolha dos estados das chaves CH1 a CHn e CHS. Outro aspecto interessante é que, por se tratar de uma relação exponencial, um pequeno aumento

no número de transformadores resulta em um grande aumento no número de estados possíveis. É importante salientar que não há qualquer restrição quanto ao número de transformadores a serem utilizados, servindo como critério de escolha o número de estados desejados. Outra observação importante é que o transformador TRS é único e responsável pela alimentação dos transformadores de incremento/decremento (TR1 a TRn).

Com a finalidade de propiciar maior clareza e simplicidade à descrição do funcionamento, considere como exemplo um dispositivo com quatro transformadores, 15 estados possíveis e a conformação mostrada na Figura 2.3.

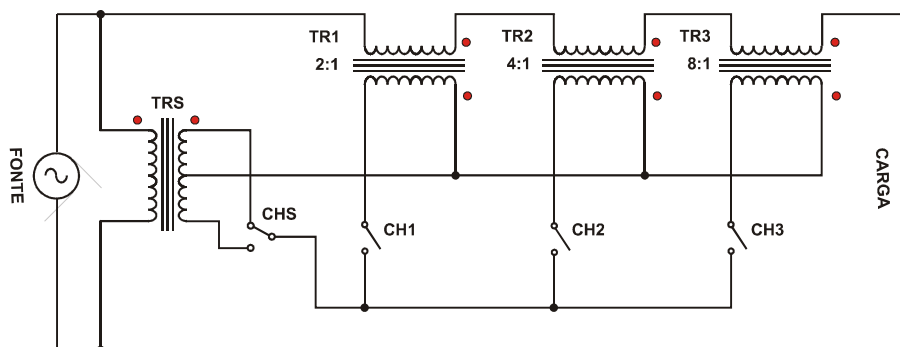


Figura 2.3 – Diagrama exemplo.

Considerando-se todos os transformadores e chaves como ideais, a tensão na carga pode ser calculada por.

$$E_c = E_f + (E_{tr_1} + E_{tr_2} + E_{tr_3}). CH_s, \quad (2.1)$$

onde:

$$E_{tr_1} = E_{tr_s}. R_{tr_1}. CH_1, \quad (2.2)$$

$$E_{tr_2} = E_{tr_s}. R_{tr_2}. CH_2, \quad (2.3)$$

$$E_{tr_3} = E_{tr_s}. R_{tr_3}. CH_3, \quad (2.4)$$

$$R_{tr_2} = 2R_{tr_1}, \quad (2.5)$$

$$R_{tr_3} = 4R_{tr_1}, \quad (2.6)$$

E_c – Tensão na carga,

E_f – Tensão na fonte,

E_{tr_1} – Tensão no lado da carga do trafo1,

E_{tr_2} – Tensão lado da carga do trafo2,

E_{tr_3} – Tensão lado da carga do trafo3,

CH_1 – Estado da Chave CH1 (0,1),
 CH_2 – Estado da Chave CH2 (0,1),
 CH_3 – Estado da Chave CH3 (0,1),
 CH_s – Estado da Chave CHS (-1,1).

Logo:

$$\begin{aligned}
 Ec &= E_f + Etr_s(Rtr_1 \cdot CH_1 + Rtr_2 \cdot CH_2 + Rtr_3 \cdot CH_3) \cdot CH_s, \\
 Ec &= E_f + Etr_s \cdot CH_s(4Rtr_1 \cdot CH_3 + 2Rtr_1 \cdot CH_2 + Rtr_1 \cdot CH_1), \\
 Ec &= E_f + Etr_s \cdot CH_s \cdot Rtr_1(4CH_3 + 2CH_2 + CH_1).
 \end{aligned} \tag{2.7}$$

Fazendo:

$$Ka = Etr_s \cdot Rtr_1, \tag{2.8}$$

tem-se

$$Ec = E_f + Ka \cdot CH_s(4CH_3 + 2CH_2 + CH_1), \tag{2.9}$$

onde:

Ka – Constante de acréscimo.

Analisando (2.9), conclui-se que a tensão que será somada à da fonte depende apenas dos estados das chaves CH_1 a CH_3 e CH_s , obedecendo ao sistema binário, o que torna o funcionamento do dispositivo extremamente simples.

Outra característica importante é que o dispositivo tem um comportamento discreto, cujo número de estados depende do número de transformadores e chaves, como descrito anteriormente. É interessante observar que a constante Ka é igual à tensão secundária do transformador que representa o bit menos significativo.

Suponha que a tensão da fonte caiu de 100V, que é o valor nominal, para 84V. Observando-se a Figura 2.3 tem-se

$$Ka = 32 \cdot 1/8 = 4,$$

$$\frac{E_c - E_f}{K_a} = (4CH_3 + 2CH_2 + CH_1),$$

$$(4CH_3 + 2CH_2 + CH_1) = \frac{16}{4} = 4.$$

Convertendo o resultado encontrado para binário, tem-se $4_{10}=100_2$ e apenas a chave CH_1 deve assumir o estado um, ou seja, fechada. A chave CH_s deve ficar na posição que corresponde à polaridade aditiva. Observe, no entanto, que caso a tensão remanescente seja 82V não há nenhum estado que consiga restaurar a tensão ao valor nominal de 100V. Os estados disponíveis resultam em tensões de 98V ou 102V, mas isto não representa um problema uma vez que geralmente utiliza-se uma faixa de tolerância, por exemplo, a variação permitida pode ser $\pm 5\%$. Porém, caso sejam necessários mais estados, basta apenas aumentar o número de transformadores. Desta forma generalizando (2.9), tem-se:

$$E_c = E_f + K_a \cdot CH_s (CH_1 + 2CH_2 + \dots + 2^{n-1}CH_n). \quad (2.10)$$

2.2 Principais características do dispositivo proposto

- A corrente que circula pelos enrolamentos secundários dos transformadores de incremento e decremento é a mesma que circula pela carga, mas as tensões secundárias destes são diferentes. Isto leva à conclusão de que os transformadores possuem potências diferentes obedecendo à relação exponencial na base 2. Considerando-se o diagrama da Figura 2.3, observa-se que a potência do transformador TR2 é a metade daquela do transformador TR3 e o dobro daquela do transformador TR1;
- A tensão primária dos transformadores de incremento/decremento é igual à tensão secundária do transformador de alimentação, mas como as potências dos transformadores são diferentes, as correntes primárias também são, obedecendo à mesma relação exponencial na base 2. Desta forma, podem ser utilizadas chaves com capacidades de corrente diferentes, o que resulta em uma redução no custo;
- Como não há a necessidade de chaveamento constante para produzir a onda a ser aplicada à carga, as perdas por chaveamento são mínimas, ocorrendo apenas quando houver necessidade de mudança de estado;
- Não há produção de harmônicos durante a operação em regime permanente;
- O sistema de arrefecimento das chaves pode ser bem menor que em um DVR tradicional, uma vez que as perdas existentes nas chaves são predominantemente de condução;
- Como não há a necessidade de chaveamento constante, é possível a utilização de tiristores, o que resulta em uma redução de custo bastante significativa;

- O sistema de controle necessário para a implementação do DVR proposto é simples, eliminando a necessidade de plataformas computacionais complexas, ocasionando uma redução de custo e aumento da confiabilidade;
- Pode ser dimensionado de forma a ter um maior acoplamento com as necessidades da aplicação, ou seja, usando menos componentes para o projeto econômico ou mais para o projeto de melhor desempenho;
- É escalável, ou seja, pode ser utilizada a mesma topologia independentemente do nível de tensão ou potência de utilizada;
- Não utiliza estágio CC, o que resulta em uma redução significativa de custo, uma vez que não há a necessidade do uso de estágio retificador e de grandes capacitores.

2.3 Simulações numéricas

Baseado no diagrama da Figura 2.3, modelou-se numericamente o dispositivo proposto, a fim de determinar seus parâmetros de desempenho e a necessidade de dispositivos adicionais.

Utilizando o diagrama da Figura 2.4 e após uma breve inferência é possível suscitar que o transformador de incremento/decremento não deve possuir as características usuais dos transformadores de força, uma vez que caso a chave CH1 esteja aberta, o transformador estará em vazio, e de acordo com o modelo clássico de transformadores, irá apresentar uma elevada impedância quando visto pelo lado alimentado que neste caso é o secundário. Entretanto, o dispositivo proposto necessita que, quando este mesmo transformador esteja em vazio apresente uma baixa impedância quando visto pelo lado alimentado, constituindo um evidente antagonismo.

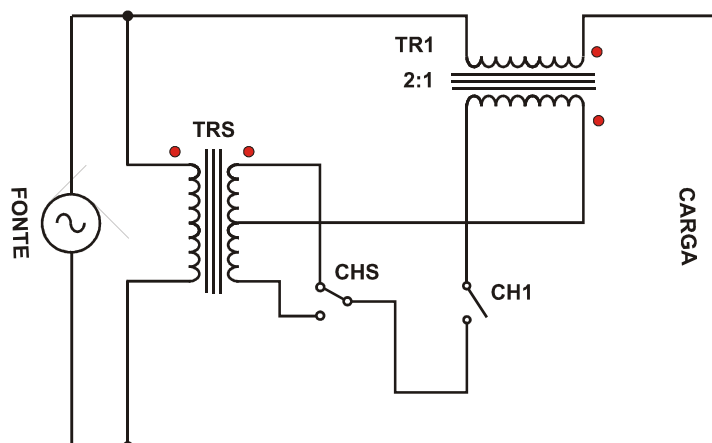


Figura 2.4 – Diagrama do DVR proposto simplificado.

A Figura 2.5, mostra o mesmo circuito da Figura 2.4, porém modelado em MATLAB. Observe que associado à chave (Breaker), existe um bloco “Timer”, que tem por finalidade

produzir um comando para mudar o estado da chave de aberta para fechada, após decorridos 500ms. A Figura 2.6, mostra o resultado da simulação.

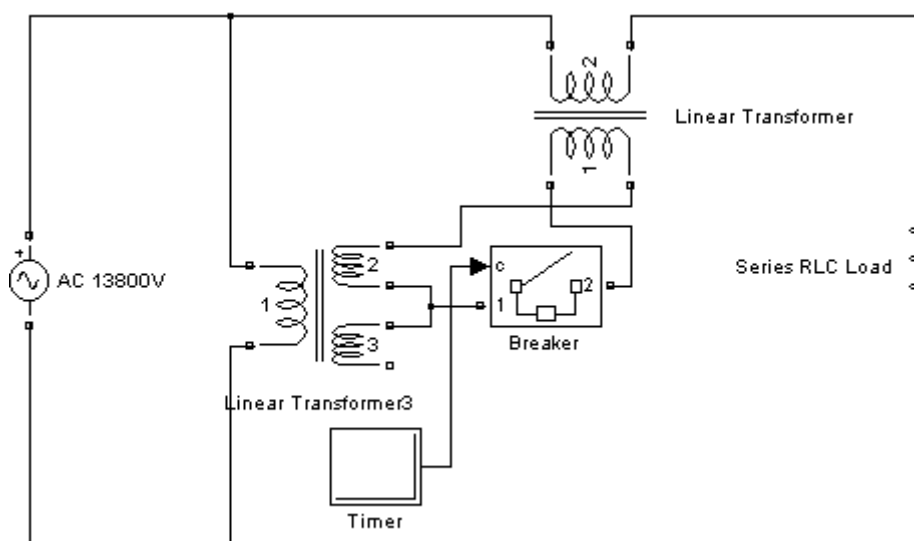


Figura 2.5 – Modelo de DVR simplificado em MATLAB.

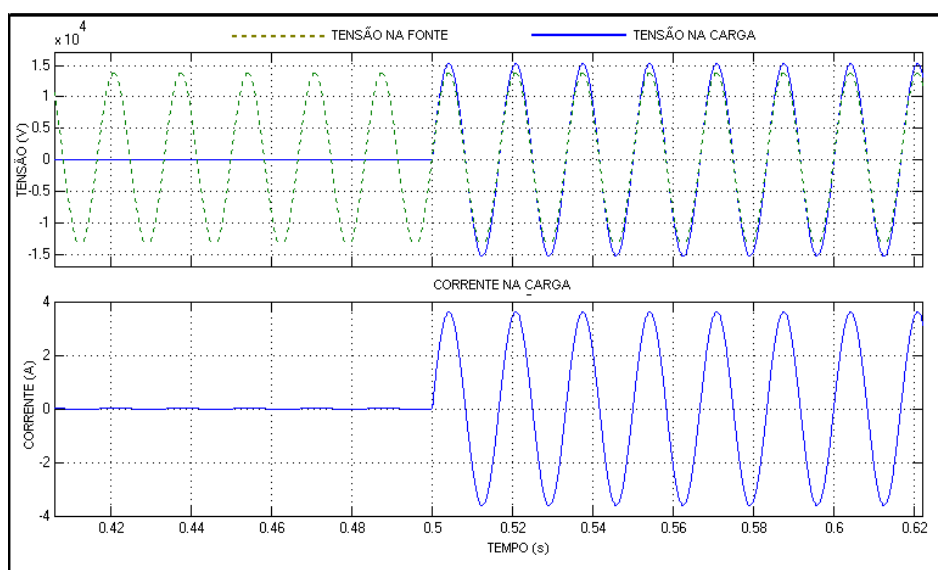


Figura 2.6 – Resultado de simulação: Tensões na carga e na fonte e corrente na carga.

No primeiro gráfico da Figura 2.6, a linha cheia, representa a tensão em volts na carga, e a linha tracejada à tensão na fonte. Já no segundo gráfico tem-se a corrente na carga.

Observe que, quando a chave está aberta a tensão na carga é muito pequena, embora a tensão na fonte não se altere durante toda simulação e a corrente na carga também é desprezível. Este resultado é condizente com a existência de uma elevada impedância entre a fonte e carga o que corrobora o comportamento do transformador conforme suposição feita anteriormente. Depois de

decorridos 500ms a chave é fechada e a tensão na carga assume o valor esperado, ou seja, a tensão da fonte mais o incremento.

Na Figura 2.7, tem-se o circuito equivalente de um transformador, onde R_M e X_M são respectivamente a resistência e a reatância de magnetização, responsáveis pela corrente de magnetização que circula quando o transformador está em vazio. Os valores destes parâmetros variam em função da potência nominal do transformador e estão compreendidos na faixa de 20 a 50 para X_M e 20 a 500 para R_M , quando expressos em por unidade (pu).

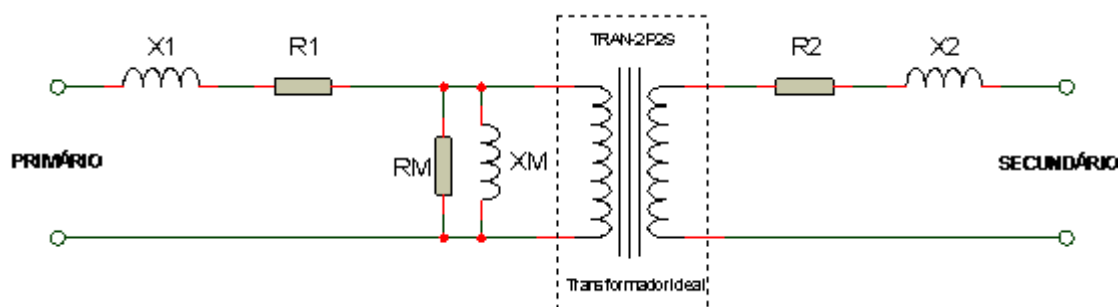


Figura 2.7 – Circuito equivalente de um transformador.

As resistências R_1 e R_2 e as reatâncias X_1 e X_2 , representam respectivamente as resistências e reatâncias dos enrolamentos primário e secundário. Os valores típicos destes parâmetros são muito baixos da ordem de 0,002 a 0,009 para R_1 e R_2 e 0,008 a 0,06 para X_1 e X_2 em pu tendo como base os valores nominais do transformador.

2.3.1 – Estratégia da utilização de chave de curto-circuito

O circuito da Figura 2.8 mostra o um arranjo que utiliza uma chave de curto-circuito (CH2), cuja utilização resolve o problema descrito no tópico anterior.

Observe que quando a chave CH2 está fechada, o transformador TR1 encontra-se com o enrolamento do lado fonte em curto-circuito, e como consequência apresenta uma impedância no enrolamento do lado da carga muito baixa. Na Figura 2.9, tem-se o circuito equivalente com a chave CH2 fechada.

É importante observar que, a chave CH1 só deve ser fechada quando a chave CH2 estiver aberta, caso contrário ocorrerá um curto-circuito nos terminais do transformador de alimentação TRS. A forma mais simples de evitar que as duas chaves sejam fechadas ao mesmo tempo é utilizar o chamado tempo morto, durante o qual, ambas as chaves estão abertas. Antes da chave CH1 ser fechada a chave CH2 abre e permanece aberta durante um tempo, após o qual a chave CH1 é finalmente fechada. As Figuras 2.9 e 2.10 mostram o circuito equivalente com a chave CH1 aberta e fechada respectivamente.

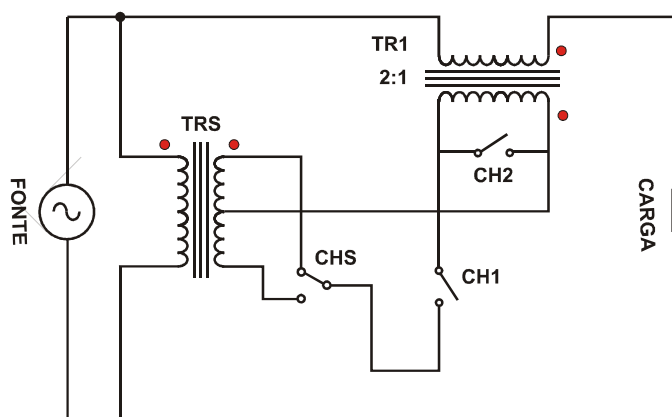


Figura 2.8 Diagrama do DVR proposto utilizado chave de curto-circuito.

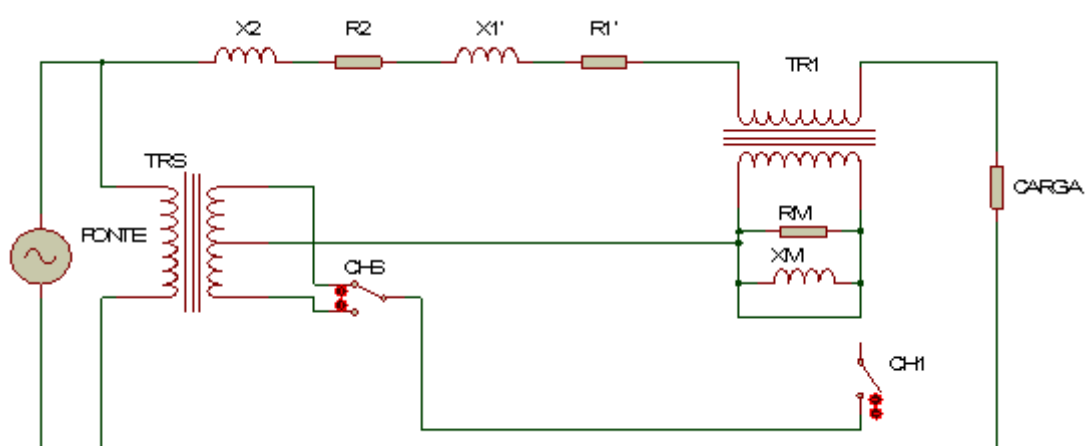


Figura 2.9 – Circuito equivalente do transformador com a chave CH1 aberta.

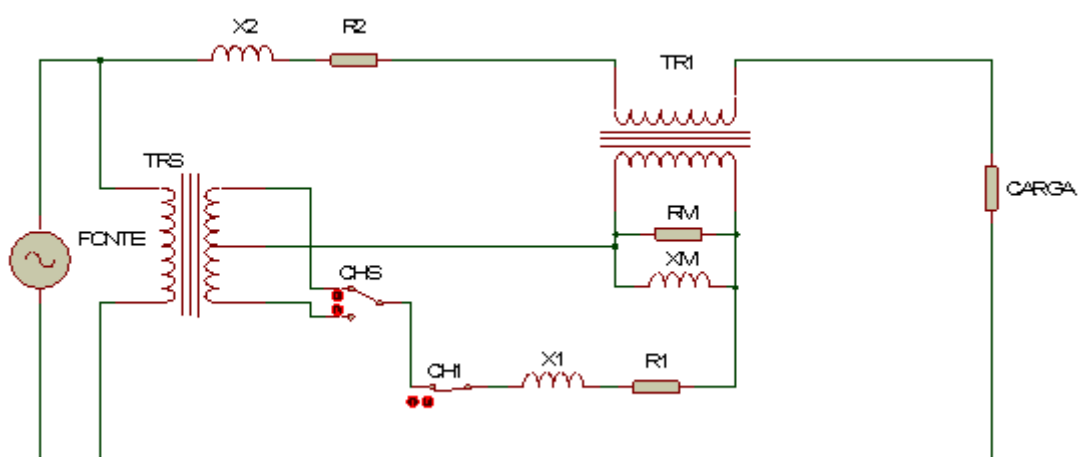


Figura 2.10 – Circuito equivalente do transformador com a chave CH1 fechada.

Na Figura 2.11, tem-se o modelo em MATLAB com a chave de curto-circuito CH2.

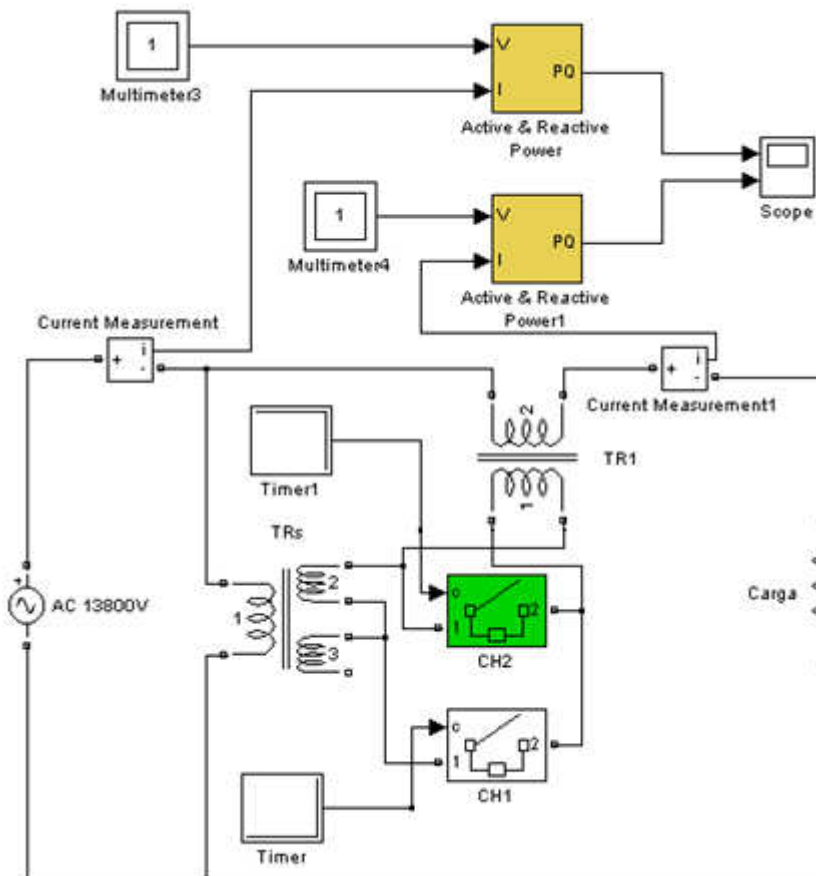


Figura 2.11 – Modelo em MATLAB com chave de curto-circuito.

Durante o tempo morto, o transformador TR1 está em vazio, apresentando uma elevada impedância de secundário o que produz uma severa redução no valor da tensão sobre a carga. Esta redução momentânea, não constitui um inconveniente desde que sua duração seja a menor possível.

Considerando-se os tempos de respostas dos tiristores, que são os elementos semicondutores de chaveamento com resposta mais lenta, um tempo morto da ordem de $500\mu\text{s}$ é suficiente para garantir o sincronismo. Na Figura 2.12, tem-se o resultado da simulação do modelo da Figura 2.11. No primeiro quadro tem-se a tensão de entrada da rede representada pela curva (1) e a tensão na carga pela curva (2); no segundo quadro, tem-se a corrente na carga e no terceiro quadro o estado da chave CH1 curva (1) e CH2 curva (2).

Analisando o resultado da simulação verifica-se que, é pequena a influência do tempo morto na tensão de saída. Na Figura 2.13 foca-se o momento de transição das chaves evidenciando o tempo morto e sua consequência na onda de saída. Note que a perturbação provocada durante o período de transição de estado pode ser desconsiderada.

Executando uma análise de Fourier no ciclo onde ocorreu a transição, obtêm-se a distorção harmônica total de apenas 1,73%. Portanto a influência do tempo morto pode ser desprezada sem prejuízo significativo.

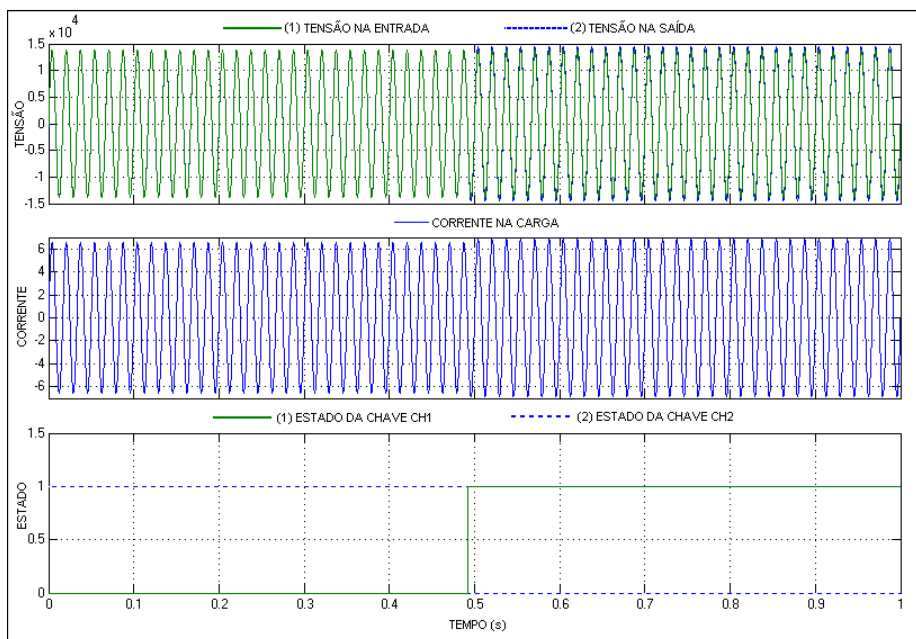


Figura 2.12 – Resultado da simulação utilizando chave de curto-circuito.

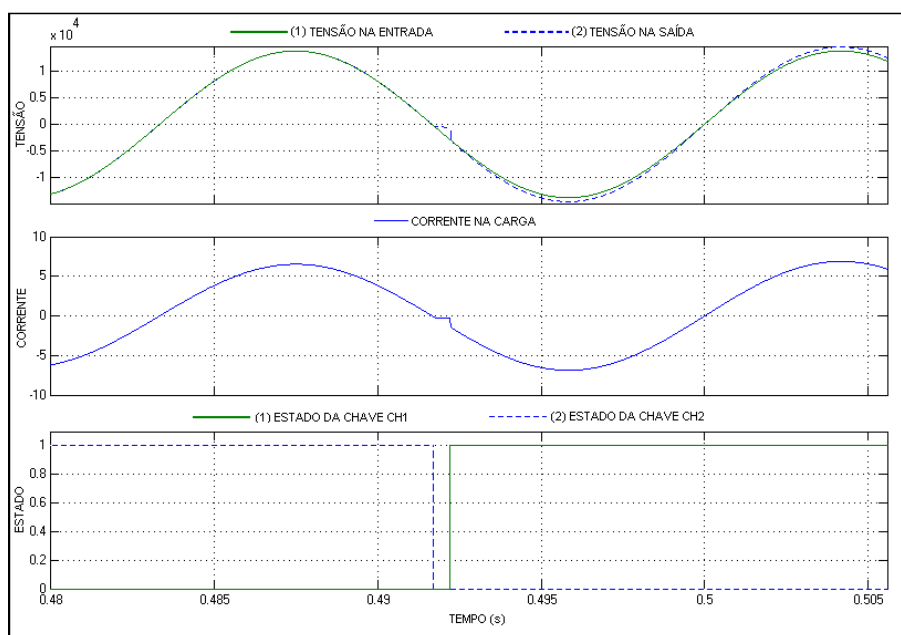


Figura 2.13 – Foco no momento de transição das chaves CH1 e CH2.

O rendimento calculado multiplicando-se a potência utilizada pela carga por 100 e dividindo pela potência absorvida da rede quando a chave CH1 está aberta é de 99,47% e de 99,51% quando a chave está fechada. Algumas considerações devem ser feitas sobre estes resultados. Os parâmetros dos transformadores TR1 e TRS, utilizados na simulação são os mesmos que os de um transformador comercial típico de 45 kVA. Já a carga que foi utilizada nesta simulação é cerca de 9 vezes maior que a das simulações anteriores. O objetivo deste aumento foi levar o dispositivo à

potência máxima de operação com o intuito de obter a maior queda de tensão possível. Adicionalmente o valor de m utilizado na simulação foi dois.

Em virtude do aumento da potência de saída do dispositivo, houve um aumento no rendimento visto que as perdas no ferro são constantes e dependem do nível de tensão utilizado, já as perdas no cobre dependem da potência fornecida pelo dispositivo à carga. Apesar da potência fornecida ser da ordem de 50 kW com a chave CH1 fechada, a potência fornecida pelo dispositivo, corresponde à necessária para se obter o incremento de tensão desejado que é da ordem de 5.078W, resultando em perdas no cobre muito baixas.

Analisando a topologia, verifica-se uma forte similaridade com um autotransformador, uma vez que há duas parcelas de corrente, uma conduzida e outra transformada. Outra característica expressiva de um autotransformador é um rendimento elevado, superior a 99% [2], similar ao observado nas simulações.

Desta forma, o desempenho da abordagem com chave de curto-circuito primário é excelente, no entanto é uma solução mais dispendiosa devido à utilização de chaves adicionais.

Caso o desempenho seja um fator preponderante, a chave de curto-circuito deve ser utilizada em todo o dispositivo, porém se o aspecto econômico é preponderante a abordagem da carga linear ou não linear pode ser empregada. De qualquer forma, os parâmetros do projeto irão definir onde cada abordagem deve ser empregada.

2.4 Modelagem do DVR proposto

Considerando a última abordagem como a de maior mérito, será analisada a construção e as características de um DVR de 15 estados, conforme mostrado na Figura 2.14.

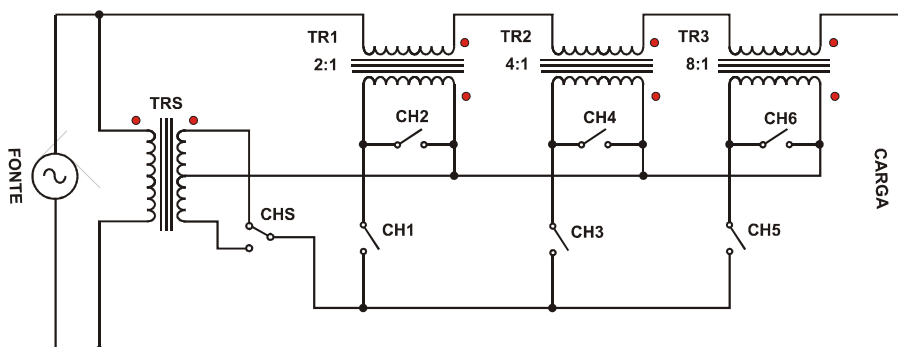


Figura 2.14 – Circuito de DVR proposto de 15 estados.

A modelagem do circuito da Figura 2.14, em MATLAB será realizada em partes, inicialmente substituindo as chaves ideais por *Insulated Gate Bipolar Transistor* (IGBT) e diodos e posteriormente os demais elementos, agregando-os em blocos, a fim de se obter um modelo

funcional, representativo e de fácil entendimento. Na Figura 2.15, tem-se o modelo da chave bidirecional utilizando apenas um IGBT e uma ponte retificadora de onda completa.

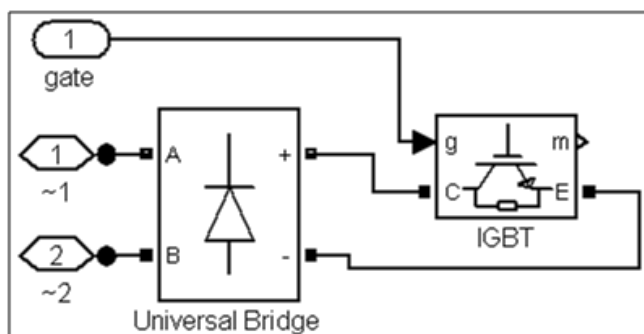


Figura 2.15 – Modelo em MATLAB da chave bidirecional utilizando IGBT.

Este modelo de chave irá substituir todas as chaves ideais mostradas na Figura 2.14, Agrupando os elementos da Figura 2.15 em um subsistema chamado “Ch-IGBT” e modelando o bloco correspondente ao transformador de incremento/decremento com suas chaves associadas, tem-se o modelo mostrado na Figura 2.16.

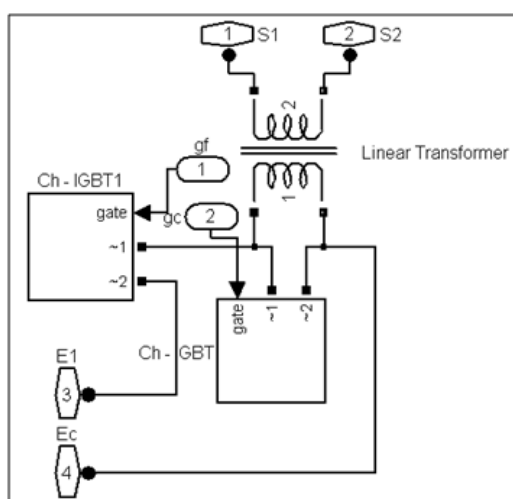


Figura 2.16 – Modelo do conjunto transformador de incremento/decremento e chaves.

De modo similar ao procedimento anterior, agrupa-se o bloco de elementos da Figura 2.16 em um subsistema designado “MD” (Módulo de Degrau). Modelando o conjunto transformador de alimentação e chave de sinal, tem-se o bloco mostrado na Figura 2.17, denominado “Fonte CA”.

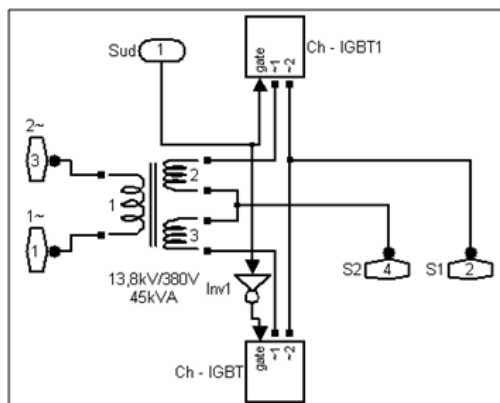


Figura 2.17 – Subsistema transformador de alimentação e chave de sinal.

Observe que a função da entrada “Sud” é determinar se a tensão que surge nos terminais S1 e S2, terá uma polaridade aditiva ou subtrativa em relação à tensão da rede. Como a chave CHS é do tipo reversível foi necessária a utilização de duas chaves bidirecionais para realizar a mesma função.

O subsistema “MD” mostrado na Figura 2.16, possui duas entradas, referentes aos terminais de gatilho dos IGBT que controlam seu estado, entretanto não há nenhum elemento responsável pelo intertravamento das mesmas e pelo tempo morto. Para tanto tem-se o bloco mostrado na Figura 2.18, que disponibiliza uma tensão em apenas uma de suas saídas em função do estado de sua entrada que pode ser zero ou um. Os componentes “On/Off Delay” proporcionam um retardo (tempo morto) que surge todas as vezes que há uma mudança de estado. Este subsistema recebeu a denominação de “MCh”.

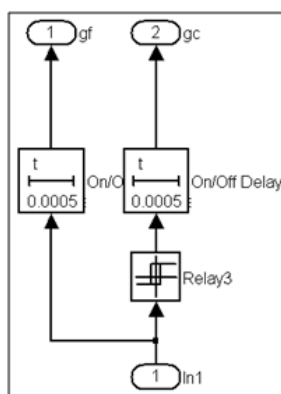


Figura 2.18 – Subsistema de controle de comutação.

Uma vez que os subsistemas necessários foram modelados, pode-se montar o modelo do DVR representado na Figura 2.14. Na Figura 2.19 tem-se o modelo completo.

São realizadas três simulações em situações distintas para verificar o comportamento do dispositivo, e posteriormente analisar as necessidades de desempenho exigidas pelas normas, e projetar o controle.

Na Figura 2.19, foram definidas quatro entradas nomeadas como, “Sinal”, “Bit3”, “Bit2” e “Bit1”. A entrada “Sinal” é responsável pela polaridade da tensão aplicada pelo DVR, sendo 1 a polaridade aditiva e 0 subtrativa em relação à tensão da rede. As entradas “Bit1” a “Bit3” correspondem às entradas digitais que definem qual estado (nível de tensão) o DVR deve assumir, ou seja, três entradas resultam em 2^3 estados possíveis. Na figura 2.20 tem-se o resultado da primeira simulação, onde todas as entradas estão em nível 0.

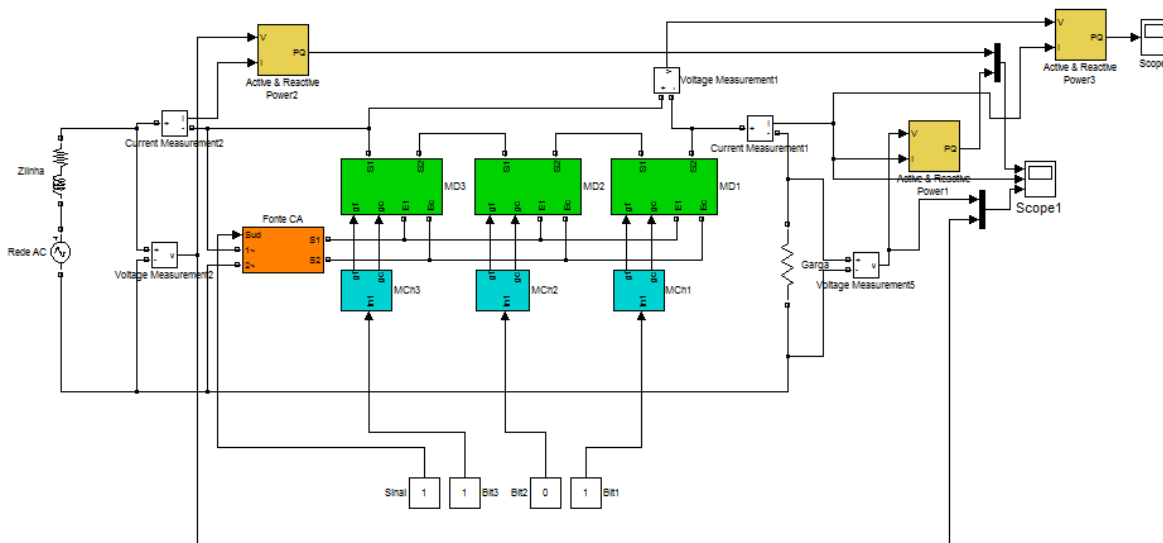


Figura 2.19 – Modelo do DVR em MATLAB.

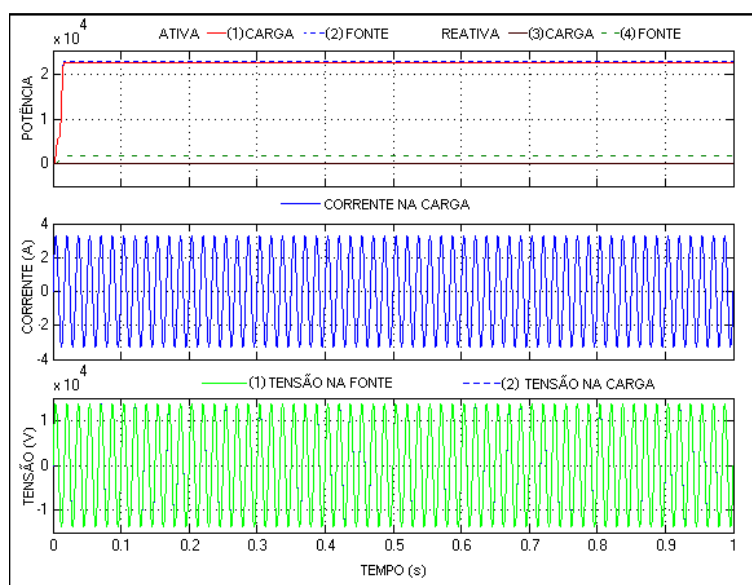


Figura 2.20 – Resultado da simulação com todas as entradas em zero.

No primeiro quadro tem-se a potência ativa fornecida pela rede CA representada pela linha (2), a linha (1) representa a potência ativa absorvida pela carga, a linha (4) representa a potência reativa fornecida pela rede e a linha (3) a potência reativa absorvida pela carga. Considerando-se o alto rendimento previsto para este dispositivo conforme explanado anteriormente, o resultado da simulação corrobora com as expectativas, apresentado um rendimento de 99,08%. Este resultado deve-se ao baixo índice de perdas, concentrado nas perdas no ferro do transformador de alimentação. Uma vez que não ocorre a injeção de potência ativa pelo DVR, estas perdas são da ordem de 207 W, enquanto os transformadores de incremento/decremento estão funcionando no modo de condução e neste caso a tensão terminal é extremamente baixa possibilitando desprezar as perdas no ferro. As perdas no cobre são muito baixas, e a potência fornecida a carga é de 22.458 W, resultando no rendimento verificado. No segundo quadro tem-se a corrente que circula na carga e no terceiro quadro as tensões sobrepostas da rede e da carga as linhas (1) e (2) respectivamente.

Mudando o estado da entrada “Bit1” de zero para um e considerando que a entrada “Sinal” encontra-se em nível lógico zero, o resultado esperado da simulação é uma redução na tensão de saída, de um valor que corresponde ao menor degrau de tensão neste caso 680V. A Figura 2.21, mostra este resultado.

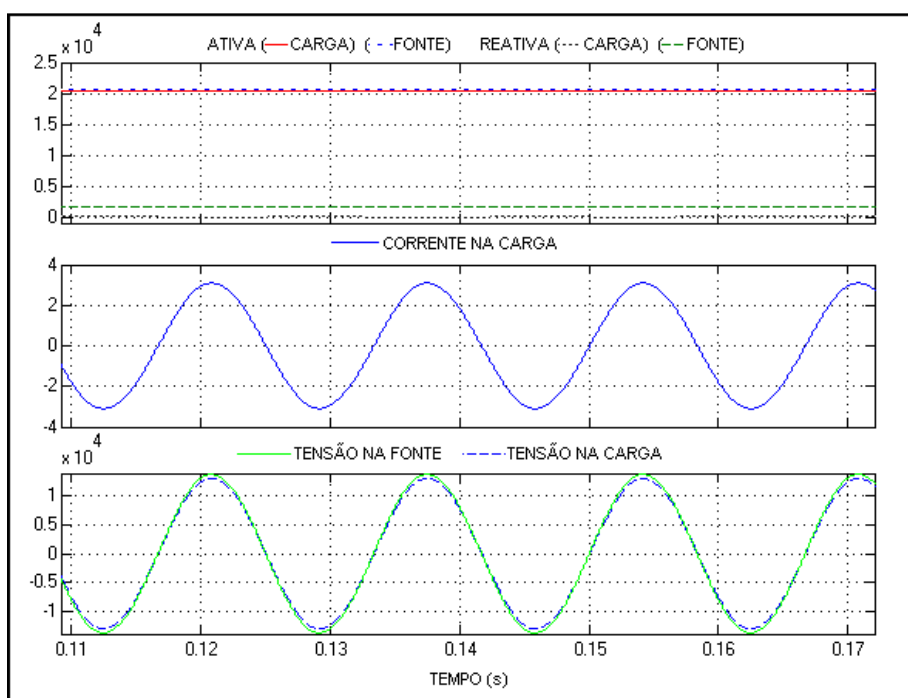


Figura 2.21 – Resultado da simulação com o estado da entrada Bit1 em 1.

É possível observar que a tensão na carga é menor que a tensão da fonte. Refazendo a simulação com o estado da entrada “Sinal” e “Bit3” alterado para um, e aplicando a equação (2.9) o valor esperado da tensão na carga é:

$$E_c = 13800 + 680.1(4 + 1) = 17200 \text{ V.}$$

A Figura 2.22 mostra o resultado da simulação e como esperado a tensão da carga na simulação é de 17.200 V. Portanto, a equação (2.9) representa bem o comportamento do dispositivo.

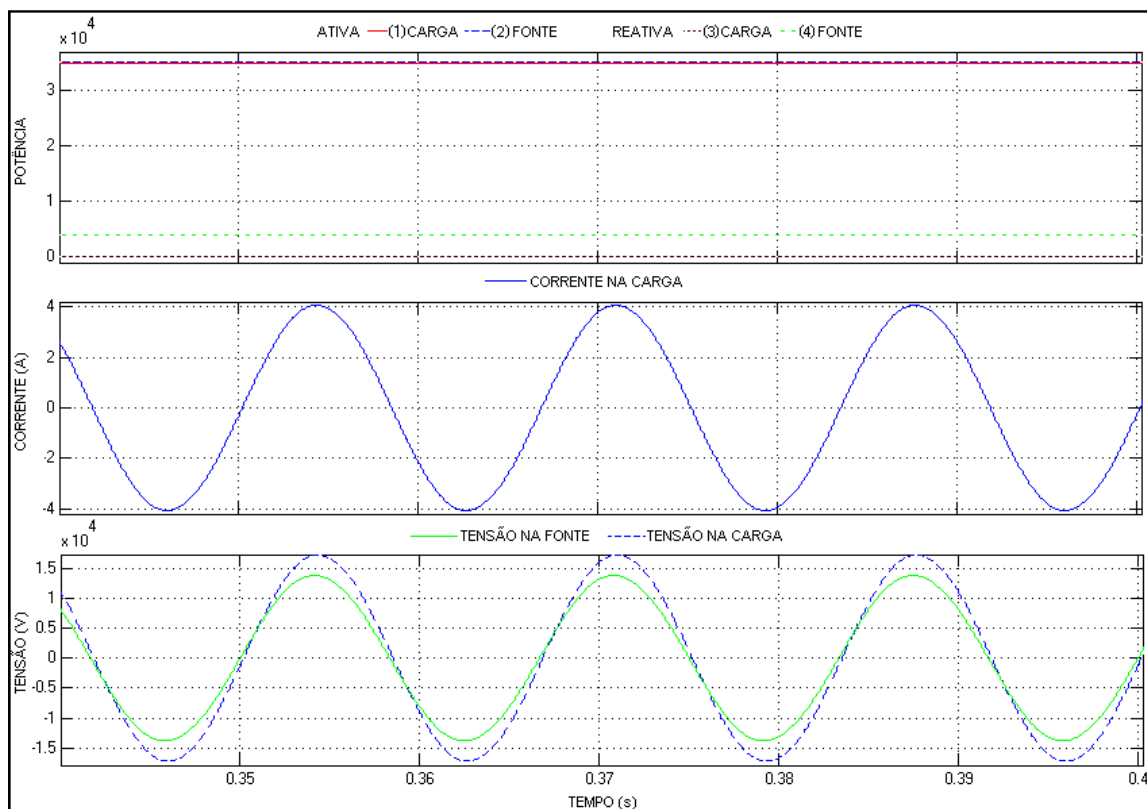


Figura 2.22 – Resultado da simulação com as entradas “Bit1”, “Bit 3” e “Sinal” em 1.

2.5 Modelagem do sistema de controle do DVR proposto

Atualmente a principal aplicação do DVR é mitigar os efeitos das variações de tensão de curta duração (VTCD), que é um dos principais fenômenos que influenciam na qualidade do fornecimento de energia e é o maior responsável por paradas não programadas na indústria.

Dentre as várias normas internacionais que definem e classificam VTCD, destaca-se a norma IEEE 1159, que define a VTCD como sendo um evento que possui duração superior a meio ciclo e inferior ou igual a 1 minuto e magnitude do valor eficaz que transgride o valor de referência além de uma faixa de tolerância de $\pm 10\%$. De acordo com a esta norma as VTCD são classificados conforme a Tabela 2.1.

Tabela 2.1 – Classificação de VTCD segundo a norma IEEE 1159 [25].

Classificação		Magnitude (m)	Duração (d)
Instantâneo	Elevação	$1,1 \text{ pu} < m < 1,8 \text{ pu}$	$0,5 \text{ c} < d < 30 \text{ c}$
	Afundamento	$0,1 \text{ pu} < m < 0,9 \text{ pu}$	
Momentâneo	Elevação	$1,1 \text{ pu} < m < 1,4 \text{ pu}$	$30 \text{ c} < d < 3 \text{ s}$
	Afundamento	$0,1 \text{ pu} < m < 0,9 \text{ pu}$	
	Interrupção	$m < 0,1 \text{ pu}$	$0,5 \text{ c} < d < 30 \text{ s}$
Temporário	Elevação	$1,1 \text{ pu} < m < 1,2 \text{ pu}$	$3 \text{ s} < d < 30 \text{ s}$
	Afundamento	$0,1 \text{ pu} < m < 0,9 \text{ pu}$	
	Interrupção	$m < 0,1 \text{ pu}$	

No Brasil não existe uma norma da Associação Brasileira de Normas Técnicas (ABNT) específica. Entretanto, há um normativo da Agência Nacional de Energia Elétrica (ANEEL) denominado procedimentos de distribuição de energia elétrica no sistema elétrico nacional (PRODIST), que em seu módulo 8, denominado qualidade da energia elétrica, define VTCD como “desvios significativos do valor eficaz da tensão em curtos intervalos de tempo” [26] e classifica VTCD conforme a Tabela 2.2.

Tabela 2.2 – Classificação de VTCD conforme o PRODIST módulo 8 [26].

Classificação	Denominação	Duração da Variação	Amplitude da tensão (valor eficaz) em relação à tensão de referência
Variação Momentânea de Tensão	Interrupção Momentânea de Tensão	Inferior ou igual a três segundos	Inferior a 0,1 p.u
	Afundamento Momentâneo de Tensão	Superior ou igual a um ciclo e inferior ou igual a três segundos	Superior ou igual a 0,1 e inferior a 0,9 p.u
	Elevação Momentânea de Tensão	Superior ou igual a um ciclo e inferior ou igual a três segundos	Superior a 1,1 p.u
Variação Temporária de Tensão	Interrupção Temporária de Tensão	Superior a três segundos e inferior a três minutos	Inferior a 0,1 p.u
	Afundamento Temporário de Tensão	Superior a três segundos e inferior a três minutos	Superior ou igual a 0,1 e inferior a 0,9 p.u
	Elevação Temporária de Tensão	Superior a três segundos e inferior a três minutos	Superior a 1,1 p.u

De acordo com a Tabela 2.2, uma VTCD é uma perturbação com duração maior ou igual a um ciclo e inferior a três minutos, onde o desvio do valor de referência é maior que 10%. Apesar do PRODIST definir limites, não aborda a relação entre o grau de severidade da VTCD e sua duração, nem faz qualquer menção ao nível de suportabilidade das cargas sensíveis. Entretanto, na bibliografia existem curvas de sensibilidade desenvolvidas por órgão e associações internacionais que descrevem as tolerâncias para classes de equipamentos.

A *Computer Business Equipment Manufacturers Association* (CBEMA) desenvolveu uma curva de sensibilidade para computadores, mostrada na Figura 2.23.

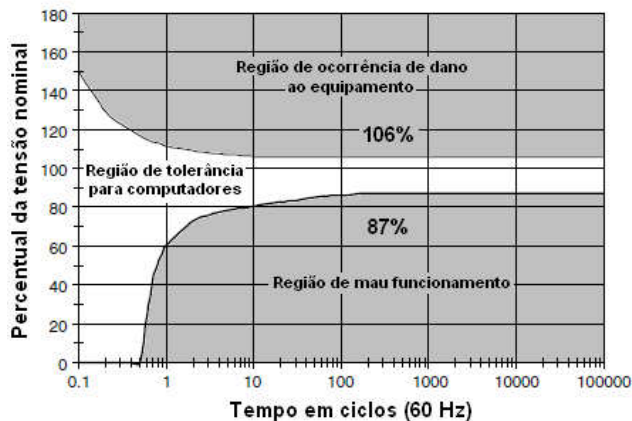


Figura 2.23 – Curva de sensibilidade de computadores (CBEMA) [1].

A curva CBEMA foi desenvolvida na década de 70 e sofreu várias atualizações no decorrer dos anos. Atualmente existe uma tendência de substituí-la por uma curva desenvolvida pelo Information Technology Industry Council (ITIC), que engloba os equipamentos de tecnologia da informação. A Figura 2.24 mostra esta curva.

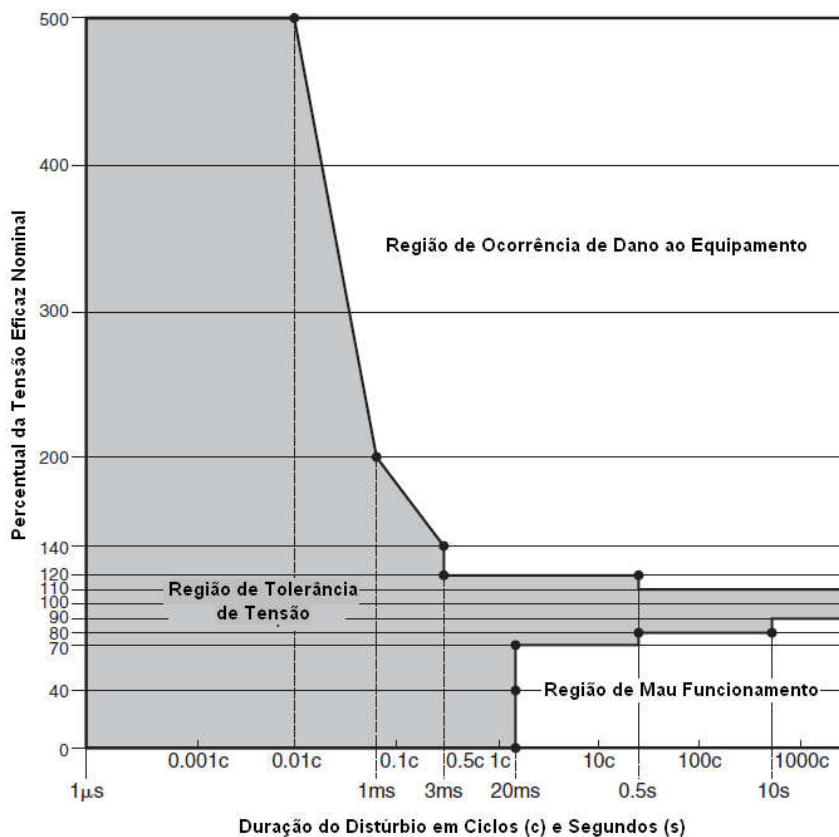


Figura 2.24 – Curva de sensibilidade ITIC [1].

Neste trabalho adotaram-se as definições e limites definidos pelo PRODIST e a curva de sensibilidade ITIC como referências para definir os parâmetros de projeto do controle.

De acordo com as referências pode-se concluir que:

- Na condição de DVR o dispositivo proposto não necessita de um tempo de resposta inferior a um ciclo, e em função disso adotou-se a abordagem do valor eficaz verdadeiro com integração de meio ciclo, como método para medição da tensão da carga;
- De acordo com a curva ITIC e o PRODIST, variações de tensão de até $\pm 10\%$ são toleráveis e não demandam qualquer ação corretiva. Entretanto, a proposta de DVR é discreta, o que inviabiliza, por questões de segurança, a utilização de um passo de correção desta ordem de grandeza, uma vez que um desvio de apenas três passos levaria os dispositivos sensíveis, muito próximos a curva de dano ou ao limiar do mau funcionamento. Desta forma, adotou-se o passo de correção com o valor de 5%. Assim, a capacidade de compensação é de até 35% em relação à tensão de entrada, mas qualquer outro valor desde que inferior a 10% pode ser adotado;
- O número de passos necessários para corrigir um determinado desvio pode ser calculado utilizando-se a equação (2.10), porém alguns aspectos devem ser considerados, tais como a impedância reduzida do sistema até o ponto de conexão com a rede, que provoca uma queda de tensão em função dos parâmetros e configuração do sistema. Outro aspecto importante é a queda de tensão nos terminais do transformador de alimentação, que varia em função da potência injetada. O valor do degrau de tensão também varia, pois o dispositivo é alimentado pela rede.

Por outro lado, a ação corretiva do DVR confere à carga as propriedades de uma carga com potência constante e como tal, à medida que a tensão na fonte diminui a corrente aumenta proporcionalmente, diminuindo ainda mais a tensão na fonte. Este ciclo se repete até atingir uma condição de equilíbrio, tornando necessário medir a tensão e corrente a montante e à jusante do DVR. Estes aspectos dificultam muito o cálculo preciso do número de passos necessários, além de demandar um conhecimento dos parâmetros do sistema em cada local de instalação.

Uma forma simples de contornar as dificuldades relacionadas é utilizar uma lógica de compensação incremental ao invés de uma abordagem absoluta, assim é possível corrigir o nível da tensão sem ter que conhecer os parâmetros do sistema e do DVR e com a necessidade de apenas uma medida de tensão na carga. Tal abordagem tem um custo: o tempo de resposta será maior que na abordagem absoluta, mas, como a curva de sensibilidade permite tempos de respostas distintos em função da severidade do afundamento, a abordagem incremental torna-se viável. Por outro lado, é sempre possível

diminuir o tempo de resposta do controle, compensando a deficiência da abordagem. Porém, isto implica na impossibilidade da utilização de tiristores como elementos de chaveamento, uma vez que para ocorrer a interrupção do estado de condução é necessário que a corrente no tiristor passe pelo zero, o que se dá a cada meio ciclo.

Feitas as considerações mais importantes, é possível executar a construção do modelo do controle no MATLAB. Este será posteriormente agregado ao modelo do DVR mostrado na Figura 2.19. Na Figura 2.25 tem-se o modelo do controle no MATLAB, onde é possível observar vários aspectos importantes tais como condições iniciais e parâmetros de entrada, além do mecanismo de acionamento das chaves e a lógica de controle.

Segue uma breve descrição do funcionamento do modelo mostrado na Figura 2.25.

1. A tensão na carga é amostrada através da entrada V_{med} ;
2. O valor eficaz da tensão na carga é calculado utilizando-se o bloco “rms signal”;
3. A saída do bloco “rms signal” é comparada com o valor de referência obtido através da entrada V_{ref} ;
4. O resultado da subtração entre V_{med} e V_{ref} é dividido por V_{ref} , obtendo-se assim um valor que é multiplicado por 100 resultando no desvio percentual;
5. Calcula-se o valor absoluto do desvio percentual que é então comparado com o percentual de violação, ou seja, o máximo desvio percentual permitido (tolerância);
6. Se o desvio percentual for maior que a tolerância, então divide o desvio percentual pelo valor obtido na entrada %passo, o que resulta no número de passos necessários para correção da violação de tensão,
7. Arredonde o resultado do tópico anterior utilizando um bloco “round”;
8. Utilizando a saída do bloco “round” e o estado atual calcule o estado para o qual o sistema deve evoluir para compensar a violação de tensão sem exceder o estado máximo permitido,
9. Determine qual o valor que será imposto à saída Sud, sendo 1 para a polaridade aditiva e 0 para a subtrativa em relação a tensão da rede,
10. Converta o valor do estado de saída para um valor inteiro de oito bits sem sinal,
11. Converta a saída do bloco “uint8” para binário,
12. Associe o estado de cada um dos bits da saída do bloco conversor do item anterior a uma das saídas, nomeadas de b0 a b7, correspondendo b0 ao bit menos significativo e b7 o mais significativo,
13. Repita todo o processo a partir do item 1.

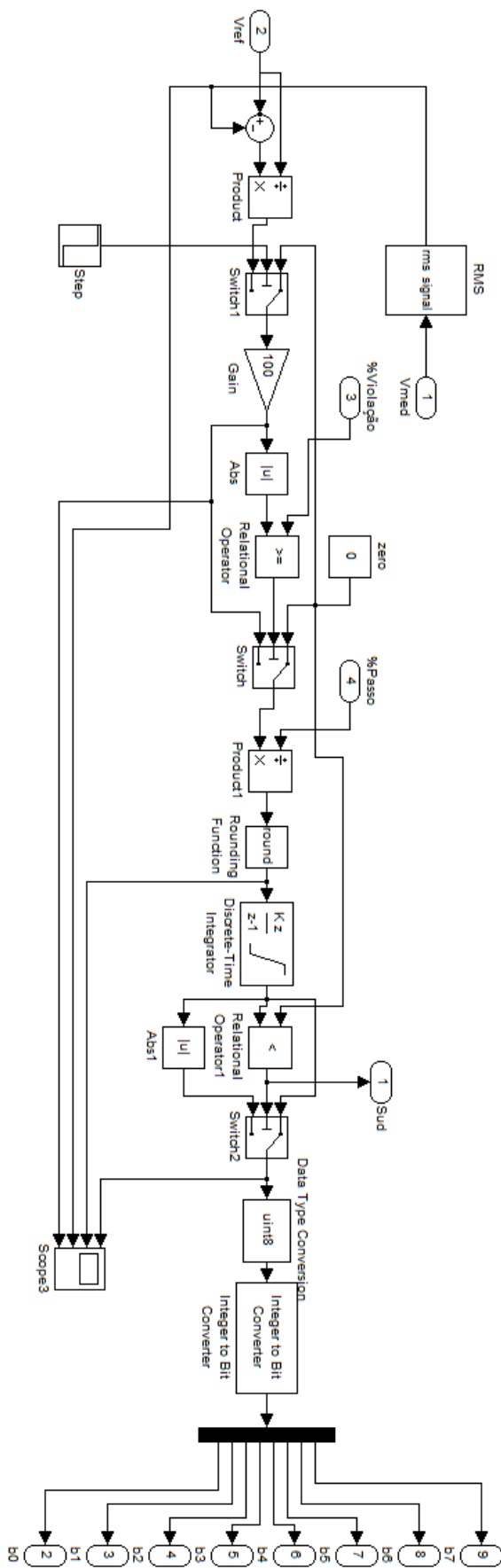


Figura 2.25 – Modelo do controle no MATLAB.

2.6 Modelo completo do DVR proposto

Na Figura 2.26 tem-se o modelo completo do DVR, onde o modelo da Figura 2.25 foi agrupado no subsistema denominado “controle”. Observe que foi introduzido um bloco “Breaker” que, em conjunto com o bloco “Carga1”, possibilita simular a ocorrência de um curto-circuito (falta) em um determinado momento. Isto permite avaliar dinamicamente o desempenho do dispositivo. A Figura 2.27 mostra o resultado da simulação com o controle inativo.

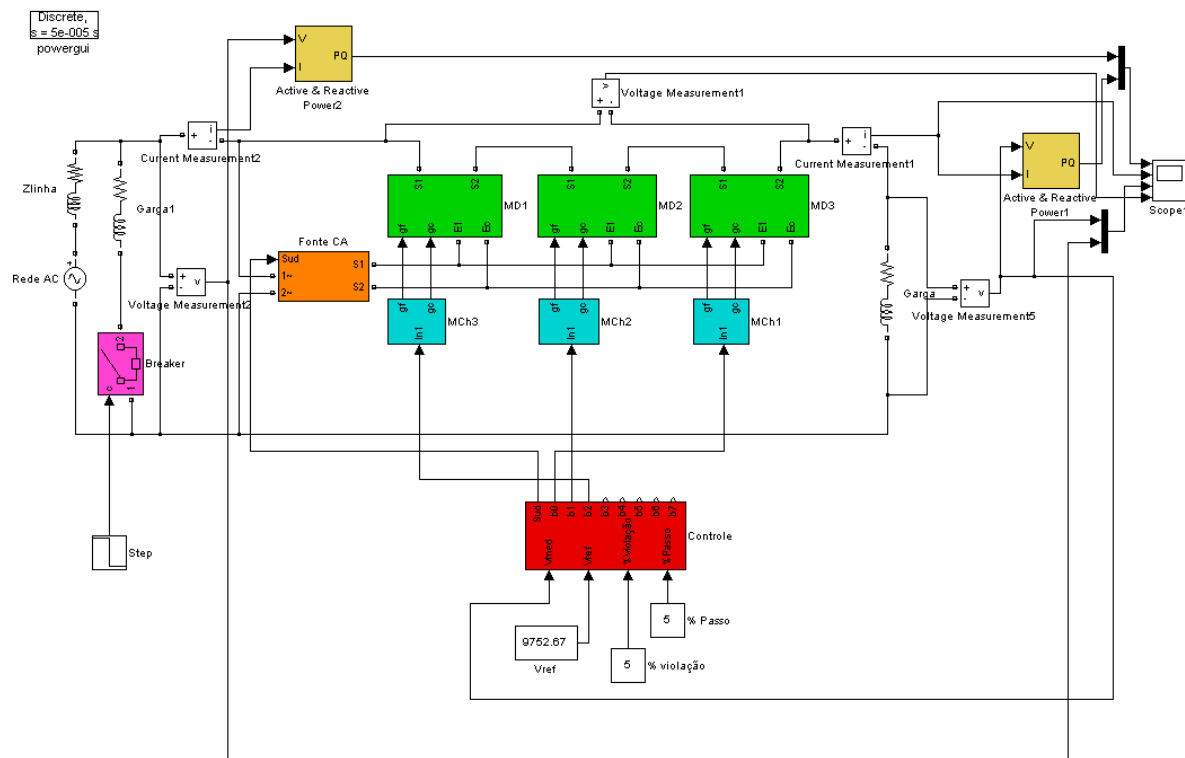


Figura 2.26 – Modelo completo do DVR proposto.

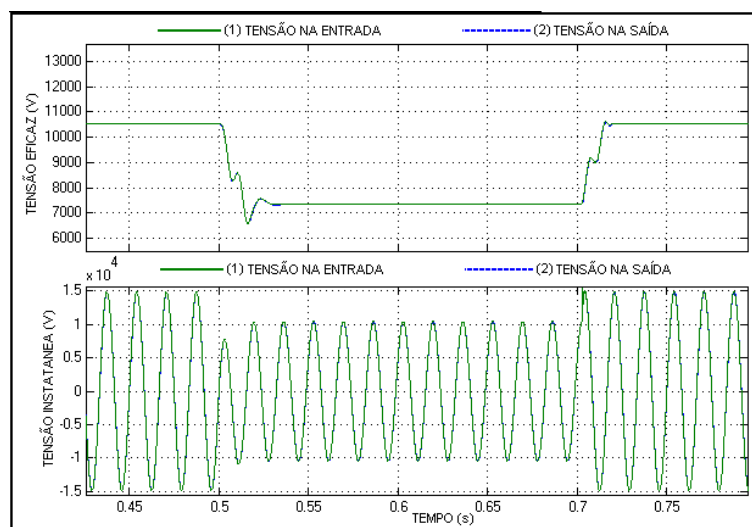


Figura 2.27 – Resultado da simulação com o controle inativo.

O fechamento da chave “Breaker” provoca um afundamento de tensão de aproximadamente 30,12% durante um período de 200ms, o que caracteriza uma VTCD. Este evento de acordo com a curva ITIC provocaria o mau funcionamento de dispositivos eletrônicos microprocessados, que poderia resultar numa parada de processo em uma indústria.

No primeiro quadro tem-se o valor eficaz da tensão na entrada (1) e na carga (2) e no segundo quadro as mesmas tensões com as mesmas denominações no domínio do tempo. Note a existência de uma componente (CC) na onda de tensão que provoca uma assimetria durante o primeiro ciclo de pós falta, contribuindo para agravar o afundamento de tensão. A Figura 2.28 exhibe o resultado da simulação anterior, porém neste caso o controle está habilitado.

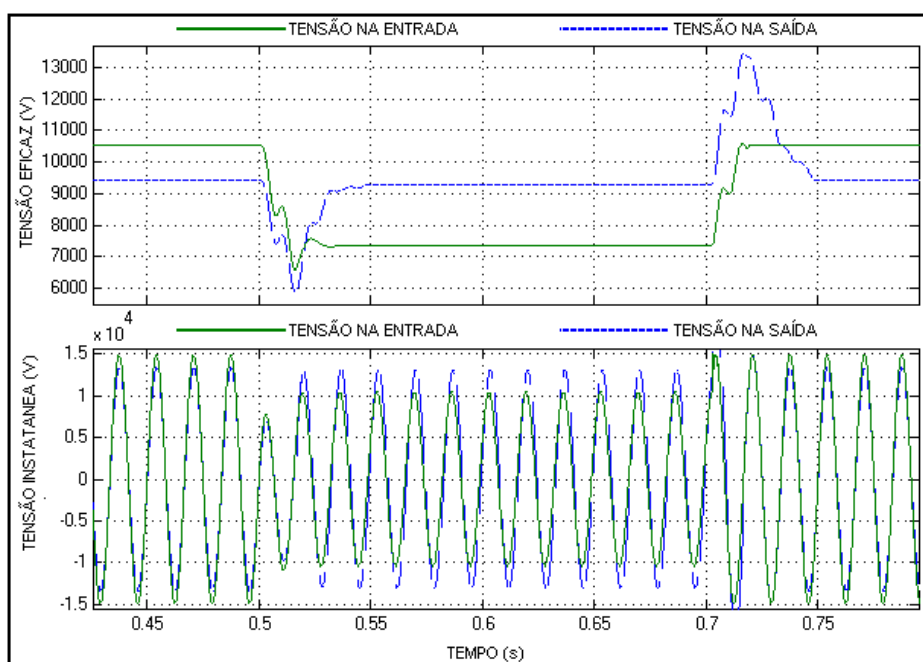


Figura 2.28 – Resultado da simulação com o controle habilitado.

Analisando a simulação mostrada na Figura 2.28 temos:

- Durante os primeiros 50ms o controle do DVR está inativo e a tensão na carga é igual a tensão na entrada. Note que o valor eficaz da tensão na entrada é da ordem de 10.524V, enquanto a tensão de referência é 9.752,67V, Existindo uma sobretensão;
- No instante 50ms o controle é habilitado e imediatamente detecta a violação no limite da tensão permitida na carga, cuja tolerância é de 5%. O controle calcula qual o estado que o DVR deve assumir e o impõe corrigindo a violação;

- Entre 50ms e 500ms a tensão na carga se mantém estável e dentro da faixa de tolerância, já no intervalo entre 500ms e 700ms ocorre um afundamento no nível da tensão provocado pelo fechamento da chave “*Breaker*”.
Quando a chave é fechada o controle detecta a violação no nível da tensão e aguarda um período correspondente a um ciclo, para que o evento seja caracterizado como uma VTCD. Decorrido este tempo e persistindo a violação o controle calcula o novo estado que o DVR deve assumir e o impõe, elevando o valor da tensão para um valor dentro da faixa de tolerância;
- No instante 700ms a chave “*Breaker*” é aberta eliminando o defeito, fazendo com que o nível da tensão na entrada retorne ao patamar de pré falta. No entanto o controle encontra-se em um estado tal que resulta em uma elevada tensão de saída. Neste momento o controle detecta a violação e calcula o novo estado para corrigir o problema e o impõe após o intervalo de tempo de um ciclo;
- Observe que o processo de correção do nível de tensão não ocorreu de uma só vez. No momento da falta o controle calculou o estado e o impôs ao DVR, mas o nível de tensão não atingiu o valor esperado devido à elevada impedância série da linha que aumentou a queda de tensão devido ao aumento da corrente. O controle então repetiu o processo e desta vez o nível de tensão desejado foi alcançado. Note que um processo similar ocorreu quando o defeito foi retirado. Esta característica é típica de um controle incremental.

2.7 Análise das VTCD's e aplicabilidade do DVR proposto

A incidência e a severidade das VTCD's variam muito e dependem de diversos fatores, dentre os quais pode-se destacar, a topologia do sistema elétrico e o tipo de evento que originou a VTCD. Como principais eventos causadores de VTCD's pode-se destacar, as faltas no sistema de transmissão, faltas remotas no sistema de distribuição, faltas próximas no sistema de distribuição, partida de grandes motores e energização de grandes transformadores. Não é fácil determinar até que nível de violação e duração um determinado usuário do sistema elétrico pode ser submetido sem que ocorram prejuízos ao processo produtivo. Este conhecimento é essencial para qualquer programa de qualidade de energia e é denominado índice de sensibilidade. Na Figura 2.29 tem-se uma curva típica de distribuição de VTCD's por tipo de evento [27]. Note que a maior parte dos eventos provoca uma VTCD com tensão residual superior a 0,7 pu. Observe que o DVR proposto neste capítulo como exemplo, apesar de simples e barato atende à maioria das ocorrências já que sua faixa de atuação é de 33,3% para afundamentos e 69,2% para elevações, calculados utilizando-se a equação 2.11.

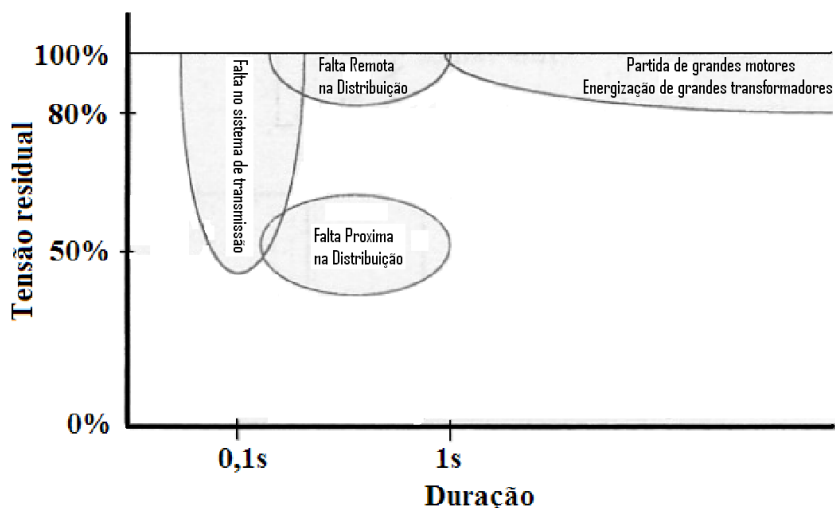


Figura 2.29 – Curva de distribuição de VTCDs por tipo evento – adaptada de [27].

$$V_s = V_e \cdot (1 + Pc/100), \quad (2.11)$$

onde:

V_s – Tensão na carga,

V_e – Tensão na Fonte,

Pc – Percentual de correção.

O percentual de correção corresponde ao comprimento percentual de um passo vezes o número de passos. Neste caso 5% para o comprimento de passo e um total de 7 passos, o que resulta em +35% ou -35% a depender da necessidade de compensação.

Considerando-se a tensão mínima aceitável como 0,9pu e máxima como 1,1pu tem-se:

Para tensão mínima

$$0,9 = V_e \cdot (1 + 0,35),$$

$$V_e = 0,667 \text{ PU},$$

Para tensão máxima,

$$1,1 = V_e \cdot (1 - 0,35),$$

$$V_e = 1,692 \text{ PU}.$$

Afundamentos de até 33,3% serão eliminados, e afundamentos mais severos serão mitigados, ou seja, apesar de ainda haver um afundamento ele será atenuado o suficiente para evitar uma parada de processo. Portanto a faixa de eficácia do DVR pode ser aumentada e depende do nível de sensibilidade de cada usuário do sistema. É importante salientar que o DVR proposto não apresenta limitação quanto à duração do evento, o que se constitui em uma grande vantagem.

Utilizando-se o histograma mostrado na Figura 2.30, que é resultado da compilação de dados de 22.035 eventos de VTCD obtidos em 222 pontos de monitoramento de uma empresa do setor elétrico no decorrer de dois anos [22], verifica-se que, mais de 80% dos afundamentos de tensão verificados poderiam ser eliminados pelo DVR e mais 12% mitigados, podendo não ocasionar distúrbios aos usuários.

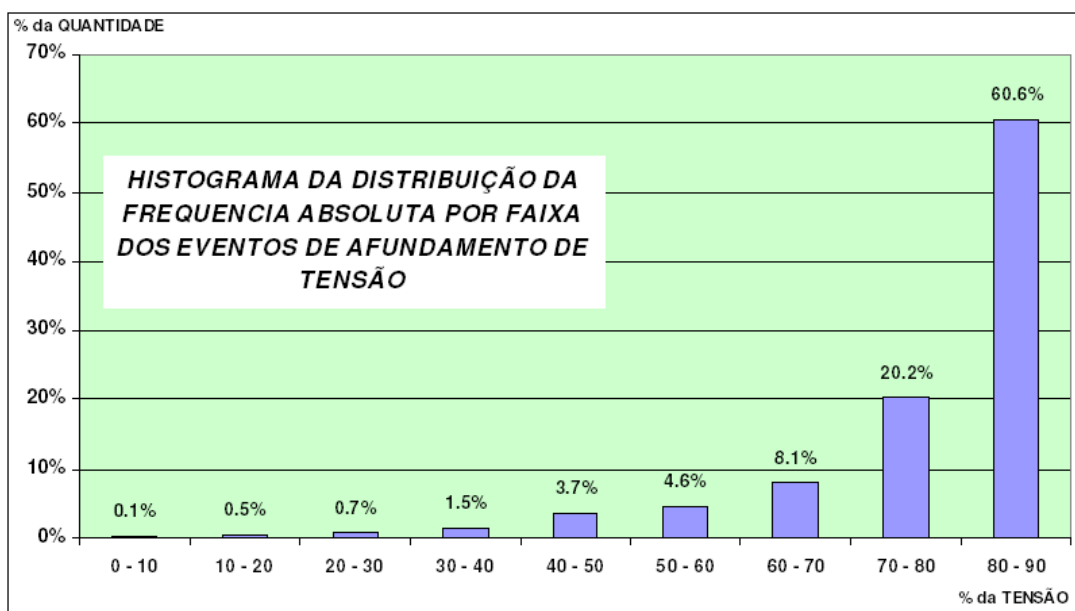


Figura 2.30 – Histograma da distribuição de eventos de afundamentos de tensão [22].

É oportuno observar que das 22.035 ocorrências, mais de 88% foram afundamentos, 8% elevações e 4% interrupções na tensão de fornecimento. Com relação às elevações mais de 95% das ocorrências possuíam tensão remanescente inferior a 1,69 pu, logo perfeitamente elimináveis.

2.8 Conclusões

As principais características do DVR proposto são:

- Não necessita de chaveamento constante e nem de etapa CC;
- Não há produção de harmônicos durante a operação em regime permanente;
- Não há perdas por chaveamento durante a operação em regime permanente;
- Apresenta com um elevado rendimento;

- É escalável, ou seja, pode ser aplicado em diversos níveis de tensão e potência;
- Pode ser dimensionado conforme as necessidades da aplicação;
- Não há a necessidade da utilização de sistemas de arrefecimento robustos e dispendiosos;
- Pode utilizar tiristores como elemento de chaveamento, reduzindo sensivelmente o custo, neste caso o tempo de resposta será superior a meio ciclo;
- A lógica necessária para implementação do sistema de controle é bem mais simples que a necessária para implementação de um DVR tradicional;
- O controle desenvolvido e utilizado neste capítulo se mostrou eficaz e atendeu a todos os requisitos da norma.
- Tem capacidade de eliminar e mitigar mais de 90% das VTCDs comumente encontradas no sistema elétrico.

No próximo capítulo será realizada uma comparação entre um DVR que utiliza a topologia tradicional e outro que utiliza a topologia proposta.

3 | Análise comparativa entre os restauradores dinâmicos de tensão: tradicional e proposto

Neste capítulo, será realizada uma análise comparativa entre o DVR tradicional e o DVR proposto. No capítulo anterior, o DVR proposto foi analisado apenas em uma conformação monofásica, porém esta conformação raramente é usada, sendo necessário modelar o DVR proposto em uma conformação trifásica, combinando módulos monofásicos. A Figura 3.1 mostra uma conformação trifásica que utiliza dois módulos monofásicos em uma ligação em delta aberto. Esta configuração não tem capacidade de compensar componentes de sequência zero, porém tem um custo de aquisição baixo. Por outro lado, quando se compara a capacidade de controle de potência, este arranjo possui apenas 58% [23] da capacidade de controle do arranjo com três módulos e utiliza como tensão de alimentação a tensão entre fases. A Figura 3.2 mostra a conformação trifásica com três módulos em estrela aterrado. Embora o custo de aquisição seja mais elevado, esta conformação é economicamente mais vantajosa principalmente quando utilizada em níveis de tensão mais elevados. Portanto, será utilizada a conformação com três módulos para efeito de comparação.

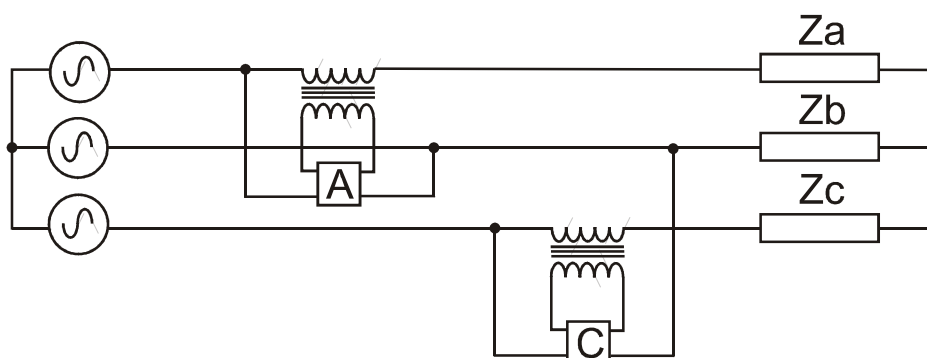


Figura 3.1 – DVR proposto na conformação trifásica em delta aberto.

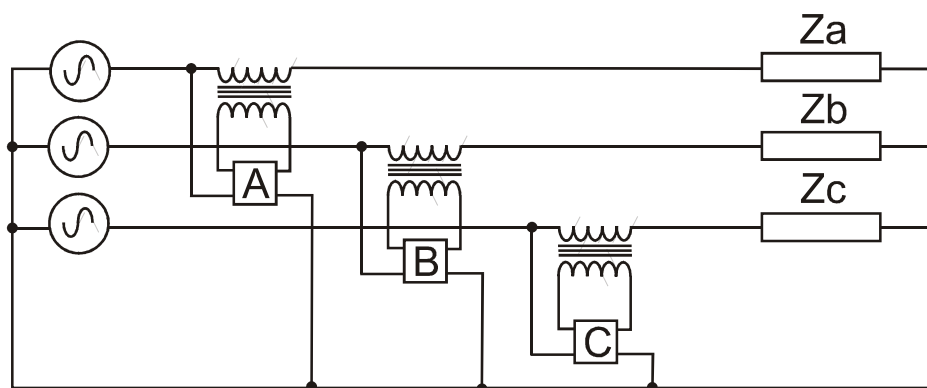


Figura 3.2 – DVR proposto na conformação trifásica em estrela.

Em virtude da conformação com três módulos possuir a capacidade de compensar componentes de sequência zero, o DVR tradicional de quatro braços, que já foi objeto de diversos estudos e possui várias referências na bibliografia, será utilizado na comparação. O DVR de quatro braços possui oito chaves em seu inversor. A Figura 3.3 mostra o diagrama de um inversor de quatro braços com filtro de saída [28].

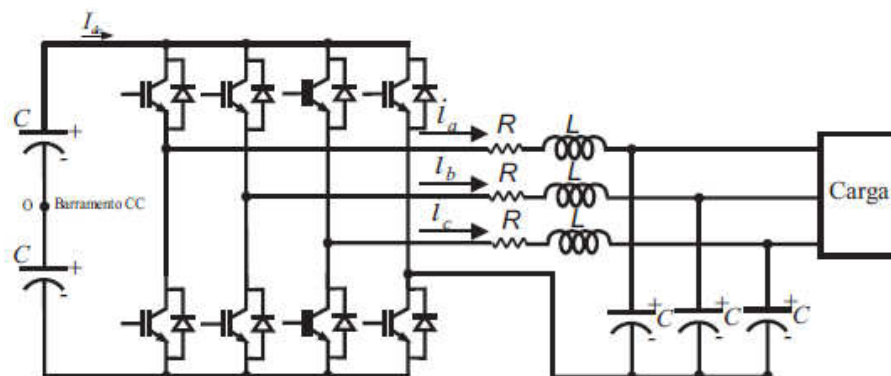


Figura 3.3 – Inversor de quatro braços com filtro de saída [27].

Neste trabalho será utilizado o DVR de quatro braços modelado em [28], utilizando a estratégia de controle preditiva de corrente e controle proporcional-integral de tensão injetada, que apresenta como principais vantagens uma resposta dinâmica rápida e fácil realização. A Figura 3.4 mostra o diagrama de blocos do DVR modelado.

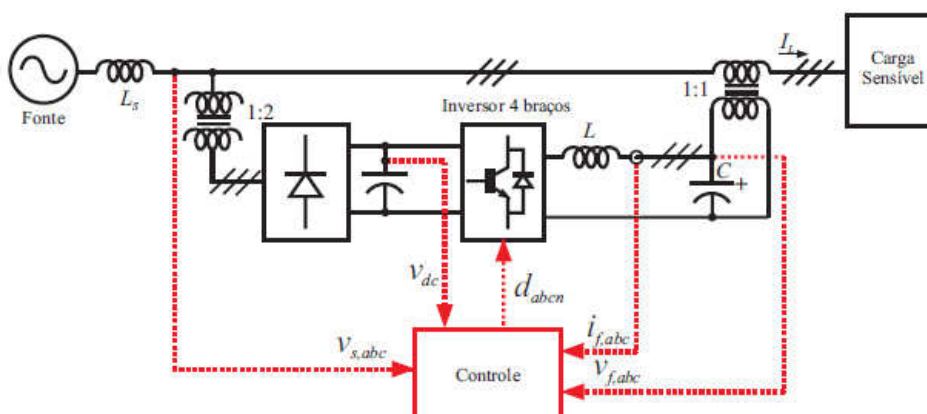


Figura 3.4 – Diagrama de blocos do DVR de quatro braços [28].

Para efeito de comparação as seguintes características serão utilizadas:

1. Tempo de resposta;

2. Nível de compensação para afundamentos de tensão;
3. Produção de harmônicos;
4. Tempo máximo de compensação;
5. Escalabilidade;
6. Rendimento;
7. Compensação de harmônicos de tensão;
8. Compensação de desequilíbrio de tensão;
9. Salto de fase;
10. Custo.

3.1 Tempo de resposta

O DVR tradicional apresenta um tempo de resposta que depende essencialmente do tempo de resposta do controle. Neste aspecto o DVR proposto apresenta o mesmo comportamento, sendo, portanto equivalentes.

3.2 Nível de compensação para afundamentos de tensão

O DVR proposto possui a mesma capacidade de compensar afundamentos de tensão que o DVR tradicional alimentado pela rede, porém esta limitação pode ser eliminada caso haja a possibilidade de uma alimentação independente.

3.3 Produção de harmônicos

O DVR proposto não produz harmônicos quando operando em regime permanente, já o DVR tradicional em virtude da existência de um conversor CA/CC que alimenta o barramento CC, produz. A Figura 3.5 mostra a forma de onda da corrente drenada da fonte pelo conversor CA/CC e a Figura 3.6 mostra o espectro harmônico e a THD da corrente.

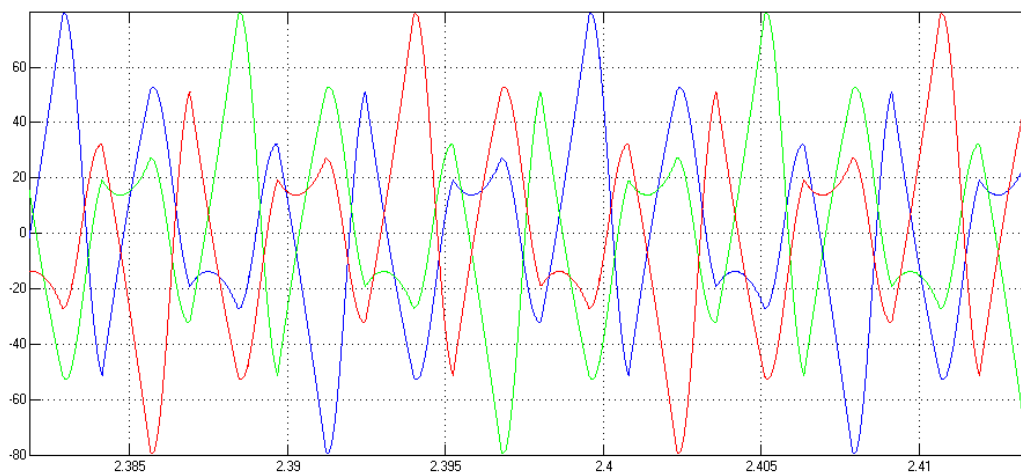


Figura 3.5 - Forma de onda da corrente drenada da fonte pelo conversor CA/CC.

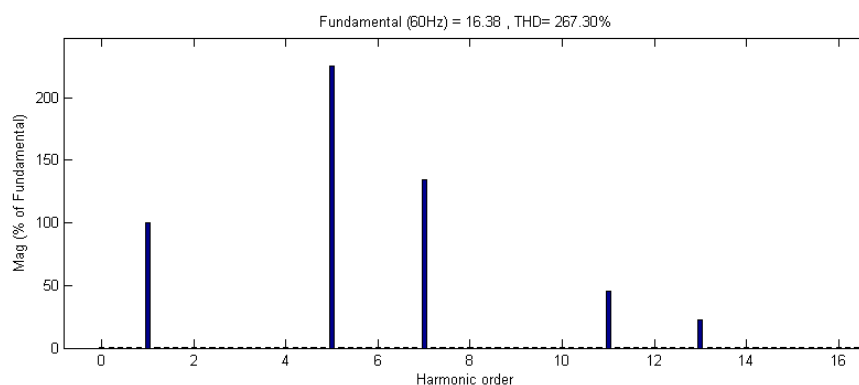


Figura 3.6 - Espectro harmônico e a THD.

3.4 Tempo máximo de compensação

No DVR tradicional o tempo máximo de compensação de afundamentos de tensão depende do valor do capacitor utilizado no barramento CC, sendo este um dos principais parâmetros de projeto. Tipicamente o tempo de compensação varia em torno de um segundo. No caso do DVR proposto não existe barramento CC e a compensação pode ocorrer indefinidamente.

3.5 Escalabilidade

O DVR tradicional utiliza chaves totalmente controladas tais como IGBT e *Integrated Gate Commutated Thyristor* (IGCT). Estes dispositivos suportam tensões e correntes mostradas na Figura 3.7.

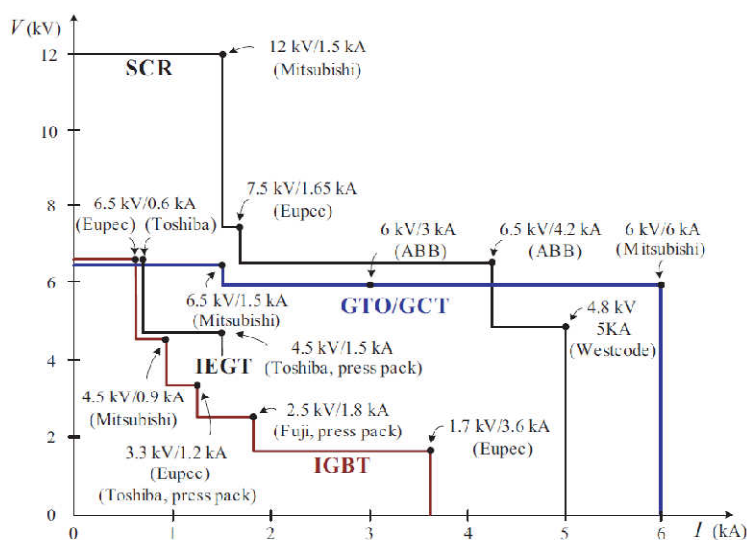


Figura 3.7 – Faixas de Tensão e corrente de dispositivos comerciais de potência [30].

Considerando os limites do IGCT, que o dispositivo como maior produto tensão/corrente e sabendo-se que a máxima amplitude da tensão de fase na saída de um

inversor utilizando modulação vetorial é $V_{dc}/\sqrt{3}$, teoricamente é possível construir um DVR com potência de até 44,09 MVA. Este limite pode ser excedido com o uso de chaves em associação série e paralelo bem como a associação de vários módulos ou utilizando topologias multinível. Comercialmente há DVRs fabricados pela Siemens com potências na faixa de 2 a 26 MVA, com tensões de trabalho que não excedem 30 kV. É importante salientar que dispositivos deste nível de potência utilizam circuitos de acionamento bastante sofisticados, além de sistemas de arrefecimento de alto desempenho e barramentos CC que exigem grandes bancos de capacitores, elevando o custo da solução.

O DVR proposto pode utilizar tiristores, que além de serem bem mais baratos que as chaves utilizadas em DVR tradicionais atingem tensões de trabalho de até 12 kV [30], além de utilizar toda a tensão disponível na fonte. Considerando-se os mesmos limites do caso anterior, obtém-se uma potência teórica de 76,36 MVA.

Como não existe barramento CC, uma associação de chaves pode elevar o limite de potência e a tensão de trabalho. Caso sejam utilizados tiristores, a técnicas necessárias para associação já são amplamente utilizadas em dispositivos como compensadores estáticos, e o custo desta realização fica reduzido. A Figura 3.8 mostra um barramento CC de um DVR comercial.



Figura 3.8 – Barramento CC de um DVR comercial [29].

Pelo exposto conclui-se que o DVR proposto possui uma escalabilidade maior que o convencional, sendo uma solução interessante para utilização em tensão e potência elevadas.

3.6 Rendimento

O rendimento dos DVRs comerciais varia entre 92% e 98%, de acordo com a potência e o nível de carga. O DVR proposto, modelado conforme a Figura 3.9, apresentou valores de rendimento entre 99% e 99,8% nas simulações. O DVR proposto sempre apresentará um rendimento maior que o convencional, pois não apresenta perdas relacionadas à conversão CA/CC e nem nos elementos de filtragem, além de praticamente não apresentar perdas por chaveamento.

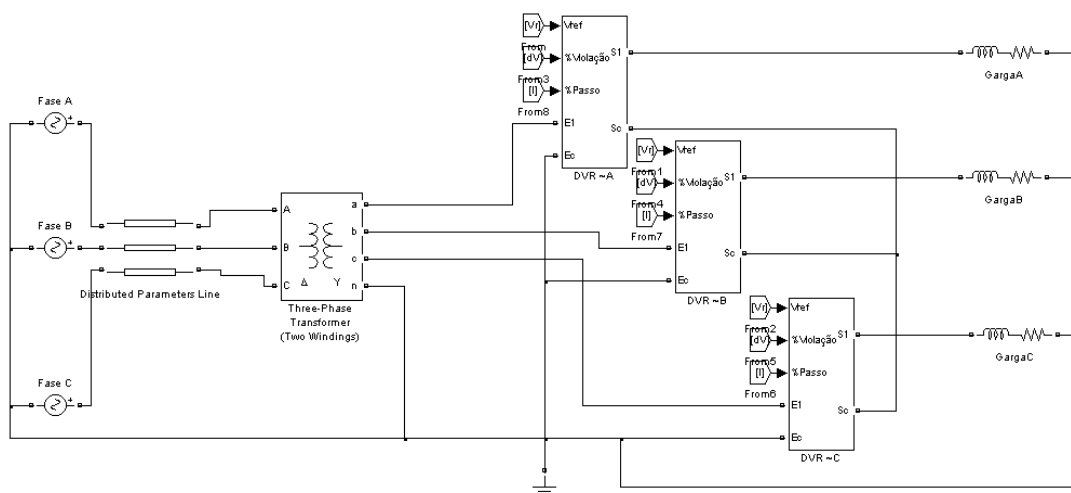


Figura 3.9 – DVR proposto trifásico modelado em MATLAB.

3.7 Compensação de harmônicos de tensão

Através de uma estratégia de controle adequada, o DVR convencional pode compensar harmônicos de tensão. O DVR proposto, em sua configuração básica, não possui a capacidade de compensar harmônicos. Entretanto, utilizando-se um pequeno inversor associado ao menor transformador de incremento/decremento é possível compensar harmônicos sem comprometer significativamente o aspecto do custo.

3.8 Compensação de desequilíbrio de tensão

Com relação a este aspecto ambos os dispositivos possuem a capacidade compensar desequilíbrios de tensão sem qualquer dificuldade.

3.9 Salto de fase

Com relação a este aspecto as considerações são idênticas às da compensação de harmônicos, porém como os saltos de fase podem ser grandes, seria exigidas tensões de compensação elevadas o que limita a utilização da estratégia.

3.10 Custo

Para a comparação de custo, serão relacionados os custos médios dos principais componentes empregados nas duas topologias, considerando-se dois dispositivos projetados para atender a

mesma carga, com o mesmo nível de tensão. Neste comparativo só será considerado o custo dos componentes, devido à dificuldade de mensuração dos outros custos associados. Os parâmetros de projeto foram baseados nas características encontradas nos DVRs comerciais.

Os parâmetros de projeto considerados são:

- Tensão da fonte – 13,8 kV;
- Potência da carga – 1 MVA;
- Nível de afundamento trifásico – 35%;
- Nível de afundamento monofásico – 50%;
- Fator de potência unitário;
- Tempo de compensação – 1 segundo.

A corrente que circula pela carga é calculada utilizando:

$$I = \frac{S}{\sqrt{3} \cdot E}, \quad (3.1)$$

onde I é a corrente eficaz, S é a potência aparente e E é a tensão eficaz de linha.

Aplicando (3.1) aos dados do projeto, obtém-se uma corrente de 41,83 A. Esta é a corrente que deve circular pelos enrolamentos secundários dos transformadores de acoplamento e incremento/decremento nas duas topologias.

3.10.1 Cálculo do custo do DVR tradicional

Como o nível de compensação pretendido para a carga monofásica é de 50% (caso de maior potência), calcula-se a potência do transformador de acoplamento utilizado no DVR convencional como:

$$Sta = S \cdot \frac{Nc}{3} = \frac{1000 \cdot 0,5}{3} = 166,67 \text{ kVA}, \quad (3.2)$$

onde Sta é a potência aparente do transformador de acoplamento monofásico, S é a potência aparente da carga e Nc é o nível de compensação do afundamento.

A tensão secundária do transformador de acoplamento pode ser calculada multiplicando-se a tensão monofásica aplicada à carga pelo nível de compensação pretendido. Assim, a tensão secundária será de 3.983,7 V. Baseado neste valor pode-se calcular a tensão necessária no barramento CC, caso seja utilizada uma relação de transformação de 1:1 para o transformador de acoplamento. Pode-se calcular a tensão mínima no barramento CC como:

$$V_m = V_s \cdot \sqrt{3} \cdot \sqrt{2} = 3983,7 \cdot \sqrt{3} \cdot \sqrt{2} = 9756,8 \text{ V}, \quad (3.3)$$

onde V_m é a tensão mínima no barramento CC, V_s é a tensão secundária do transformador de acoplamento.

Conhecendo a tensão mínima do barramento CC é possível calcular o valor do capacitor associado, definindo a quantidade de energia remanescente disponível no capacitor. A primeira vista, a escolha pela menor quantidade de energia remanescente possível seria a mais lógica já que esta determina o valor do capacitor, mas isto implicaria em uma tensão de trabalho (tensão na qual o DVR não injeta ou absorve energia) bastante elevada, impactando diretamente na tensão suportável e no custo das chaves. Para esta comparação escolheu-se a energia remanescente com valor igual a 1 MJ. Calcula-se o valor do capacitor como:

$$C = 2 \cdot \frac{E_m}{V_m^2} = \frac{2 \cdot 1000000}{9756,8^2} = 21 \text{ mF}, \quad (3.4)$$

que aplicado a

$$V = \sqrt{2E/C}, \quad (3.5)$$

permite calcular a tensão de trabalho e a tensão máxima do barramento CC. Como o capacitor libera 350 kJ até atingir a tensão mínima, tem-se:

$$V_t = \sqrt{\frac{2 \cdot 1350000}{0,021}} = 11338,9 \text{ V}. \quad (3.6)$$

Na tensão máxima o capacitor absorverá 350 kJ:

$$V_m = \sqrt{\frac{2 \cdot 1700000}{0,021}} = 12724,2 \text{ V}. \quad (3.7)$$

Considerando-se a tensão de trabalho das chaves em função da disponibilidade e preço, optou-se por utilizar IGBTs que suportem até 1.700 V. Portanto, é necessário reduzir a tensão máxima do barramento CC adequando-a a tensão das chaves. Adotando uma margem de segurança de 33%, a mesma adotada pela SEMIKRON em seus inversores comerciais, a tensão máxima do barramento CC fica reduzida a 1.139 V. Para obter-se a redução desejada, a relação de transformação do transformador de acoplamento será de 1:12 e sua tensão primária 331,98 V. Para calcular a corrente

suportada pelos IGBTs, multiplica-se a corrente primária pela relação de transformação, obtendo uma corrente de 501,96 A.

O transformador de acoplamento deve possuir uma tensão secundária de 3.983,7 V, uma tensão primária de 331,98 V e uma potência nominal de pelo menos 333,33 kVA. Observe que a potência definida é o dobro da potência que será injetada pelo transformador. Isto se deve a uma convenção utilizada pela indústria com o objetivo de evitar saturação em situações transitórias sob pena de dano ao DVR [31]. Outra característica importante é uma baixa resistência dos enrolamentos a fim de minimizar as perdas. Note que este transformador apresenta características especiais e é projetado para atender as exigências da aplicação, o que resulta em elevação do custo.

Devido à impossibilidade de se obter o custo do transformador de acoplamento desta comparação, será utilizado o custo do transformador convencional, porém é conveniente majorar o preço deste em relação ao convencional em 10%, para incorporar o custo do filtro que constitui outro elemento cujas características dependem de onde ele será utilizado.

A Tabela 3.1 foi construída utilizando-se preços obtidos em [32] [33] e considerando o preço médio de transformador de força convencional monofásico em torno de US\$ 25,41/kVA e o trifásico US\$ 63,53/kVA.

Tabela 3.1 – Custo calculado do DVR convencional.

Custo calculado do DVR convencional	
Item	Preço (US\$)
Chaves IGBT	2.288,00
Ventilação/radiadores e acessórios	1.549,48
Ponte retificadora trifásica	389,39
Transformador auxiliar 13,8kV/939V X 300 kVA	19.059,92
Banco de capacitores	6.670,11
Transformadores de acoplamento	37.273,09
Total	67.229,99

3.10.2 Cálculo do custo do DVR proposto

No caso do DVR proposto, utiliza-se a conformação mostrada na Figura 2.21, ou seja, o DVR utilizará 15 estados. Calcula-se a potência do menor transformador de incremento/decremento como:

$$S_{id} = \frac{S \cdot N_c}{3 \cdot (2^n - 1)} = \frac{1000 \cdot 0,5}{3 \cdot (2^3 - 1)} = 23,81 \text{ kVA}, \quad (3.8)$$

onde S_{id} é a potência do menor transformador de incremento/decremento, S é a potência aparente da carga, N_c é o nível de compensação e n é o número de transformadores de incremento/decremento.

Aplicando (2.10), obtém-se as potências dos outros dois transformadores, 82,5 kVA e 165 kVA. Observe que a soma das potências dos transformadores de incremento/decremento resulta na mesma potência que o transformador de acoplamento do DVR tradicional.

Para facilitar a comparação foi escolhida a tensão de trabalho dos tiristores no valor de 1.800V, a mesma ordem de grandeza da tensão dos IGBTs no DVR tradicional, embora qualquer outro nível de tensão disponível pudesse ser selecionado. Esta escolha resulta em uma tensão eficaz de trabalho de 1.145,5 V já considerando a margem de segurança de 10%.

Pode-se calcular a corrente primária de cada transformador de incremento/decremento e escolher o tiristor mais adequado como:

$$I = S/E \quad (3.9)$$

$$I_1 = \frac{95240}{1145,51} = 83,14 \text{ A}$$

$$I_2 = \frac{47620}{1145,51} = 41,57 \text{ A}$$

$$I_3 = \frac{23810}{1145,51} = 20,78 \text{ A}$$

Para o cálculo da corrente dos tiristores utilizados com o transformador de alimentação será utilizada (3.1):

$$I_a = \frac{350000}{1145,51 \cdot 3} = 101,85 \text{ A}, \quad (3.10)$$

A Tabela 3.2 mostra o valor calculado do DVR proposto.

Tabela 3.2 – Custo calculado do DVR proposto

Custo calculado do DVR proposto	
Item	Preço (US\$)
Tiristores	1.274,43
Ventilação/radiadores e acessórios	735,56
Transformador de alimentação 13,8kV/1.146V X 350kVA	22.236,34
Transformadores de incremento/decremento	12.706,73
Total	36.778,79

Analisando as Tabelas 3.1 e 3.2, verifica-se que o custo calculado do DVR proposto é 54,70% do custo calculado do DVR tradicional. Observe que o componente que mais influi no custo do DVR é o transformador em série. Por outro lado, como o DVR proposto utiliza transformadores convencionais é possível efetuar outra redução de custo levando-se em conta que o tempo de compensação é limitado. A Figura 3.9 mostra a curva de suportabilidade térmica de transformadores de força da categoria I (15 a 500 kVA trifásico e de 5 a 500 kVA monofásico) de acordo com a norma da American National Standards Institute (ANSI) C57.12.00-2000 [34]. Para a NBR 5356/93 [35] o transformador de força deve suportar 25 vezes a corrente nominal durante 2 segundos sem apresentar qualquer tipo de avaria.

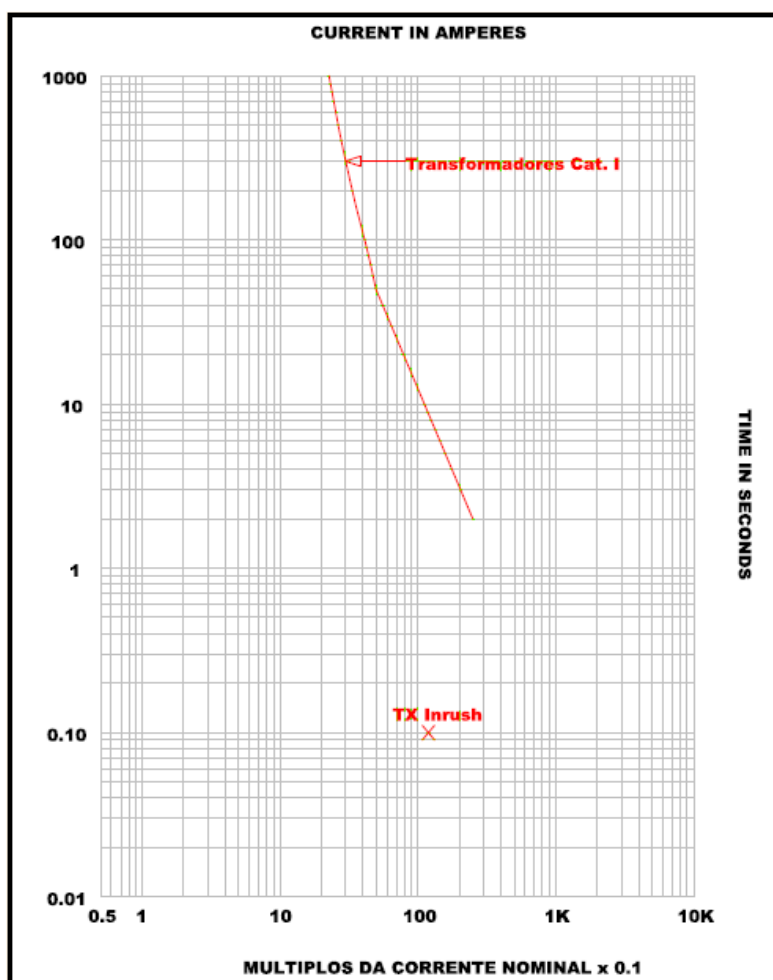


Figura 3.10 – Curva de suportabilidade de transformadores categoria I [34].

Analisando a curva da Figura 3.9, verifica-se que uma sobrecarga de quatro vezes a corrente nominal deve ser tolerada durante mais de 100 segundos sem risco de avaria. Aplicando esta informação ao projeto do DVR proposto, verifica-se que é possível reduzir a potência do transformador de alimentação por um fator quatro sem qualquer risco de integridade já que o tempo

máximo de compensação considerado é de apenas 1 segundo. A Tabela 3.3 mostra o custo do DVR proposto considerando este novo aspecto.

Tabela 3.3 – Custo calculado do DVR proposto com redução dos transformadores.

Custo calculado do DVR proposto	
Item	Preço (US\$)
Tiristores	1.274,43
Ventilação/radiadores e acessórios	735,56
Transformador de alimentação 13,8kV/1.146V X 87,5kVA	5.559,08
Transformadores de incremento/decremento	12.706,73
Total	20.101,54

Calculando a relação de custos, verifica-se que o custo do DVR proposto é apenas 29,90% do custo do DVR tradicional.

3.11 Conclusões

O DVR proposto possui uma grande flexibilidade de projeto, o que permite atingir o mesmo desempenho do DVR tradicional. Por outro lado, o DVR proposto não apresenta perdas de chaveamento, perdas associadas ao barramento CC e perdas nos filtros, tendo um melhor rendimento. O custo do DVR proposto é apenas uma fração do custo do DVR tradicional, tornando-o particularmente atraente para aplicações em sistema de distribuição. O DVR proposto possui uma escalabilidade maior que a do DVR tradicional, permitindo sua utilização em níveis de tensão e potências onde o DVR tradicional apresenta pouca viabilidade.

No próximo capítulo será abordada a construção de um circuito de controle baseado no controle desenvolvido no Capítulo 2.

4 | Protótipo experimental

Neste capítulo, aborda-se a construção de um dispositivo monofásico funcional com o objetivo de extrair resultados que possam ser comparados com os resultados obtidos pelo modelo matemático anteriormente elaborado, validando o mesmo e viabilizando sua utilização como uma valiosa ferramenta de projeto.

4.1 Parâmetros do projeto

Os parâmetros que serão utilizados no projeto do dispositivo experimental e na simulação comparativa são:

- Tensão da rede e da carga - 220 V;
- Potência da carga - 2,2 kVA;
- Nível de compensação - 38,2% em relação à tensão de entrada;
- Número de estados – 15;
- Tolerância - 6%;
- Menor índice de compensação 5,45%.

Estes parâmetros de projeto foram escolhidos em função da disponibilidade de transformadores comerciais. Baseado nestes parâmetros, pode-se obter as especificações dos principais componentes a serem utilizados, os transformadores de incremento/decremento, transformador de alimentação e IGBTs.

Baseado no menor índice de compensação, obtém-se a tensão secundária do menor transformador de incremento e decremento que neste caso será: $220 \times 0,0545 = 12V$.

De posse da tensão secundária do menor transformador e sabendo-se que as tensões secundárias dos demais são potências de 2 em relação a este, obtém-se as tensões secundária dos outros transformadores, que serão: $12 \times 2 = 24V$ e $24 \times 2 = 48V$. Já a tensão primária de cada transformador é a mesma e em nosso projeto arbitrou-se em 55V. Este valor foi escolhido para evidenciar a possibilidade da utilização de uma tensão secundária do transformador de alimentação menor que a tensão da carga. Assim, a tensão primária do transformador de alimentação será 220V e secundária 55V. Falta ainda determinar a corrente secundária dos transformadores de incremento/decremento, que pode ser calculada dividindo-se a potência da carga pela tensão de alimentação, $2200/220 = 10A$. Uma vez definidos os parâmetros dos transformadores, é possível

determinar os parâmetros dos IGBTs. Como a tensão secundária do transformador de alimentação é 55V, a tensão mínima do IGBT deve ser maior que a tensão de pico $55 \cdot \sqrt{2} = 77,78V$. Já a corrente mínima suportada será diferente para cada IGBT e pode ser calculada multiplicando-se a corrente secundária pela relação de transformação de cada transformador, como pode ser visto na Tabela 4.1.

Tabela 4.1 – Corrente primária dos transformadores de incremento/decremento

Tensão secundária (V)	48	24	12
Relação de transformação	0,87	0,44	0,22
Corrente primária (A)	8,72	4,36	2,18
Potência (VA)	480	240	120

Utilizando a Tabela 4.1, calcula-se a corrente secundária do transformador de alimentação, que será a soma das correntes primárias dos transformadores de incremento/decremento: $8,72+4,36+2,18 = 15,26A$. Portanto, a potência máxima entregue por este transformador será: $15,26 \times 55 = 839,3VA$, que corresponde à potência nominal da carga multiplicada pelo nível máximo de compensação $2200 \times 0,382 = 840VA$.

4.2 – Especificações dos elementos de potência

Com base na secção anterior é possível especificar os principais componentes a serem utilizados no experimento. A Tabela 4.2 mostra as especificações dos transformadores utilizados.

Tabela 4.2 – Especificação dos transformadores utilizados

	TR1	TR2	TR3	TRS
Tensão Primária (V)	55	55	55	220
Tensão secundária (V)	48	24	12	55+55
Corrente secundária (A)	10	10	10	16
Potência Nominal (VA)	480	240	120	840

As chaves foram modeladas conforme mostrado na Figura 2.26, logo é necessário especificar o IGBT e a ponte retificadora.

Analisando a Tabela 4.1 observa-se que um único modelo de IGBT pode ser utilizado, e em função de disponibilidade selecionou-se o IRG4PC40KD.

A máxima tensão coletor-emissor suportada é de 600V ou seja, muito superior aos 77,78V ao qual o dispositivo será submetido. Já a máxima corrente de coletor em regime contínuo é de 25A, mais que o suficiente para a aplicação.

A Figura 4.1 mostra o diagrama esquemático do DVR.

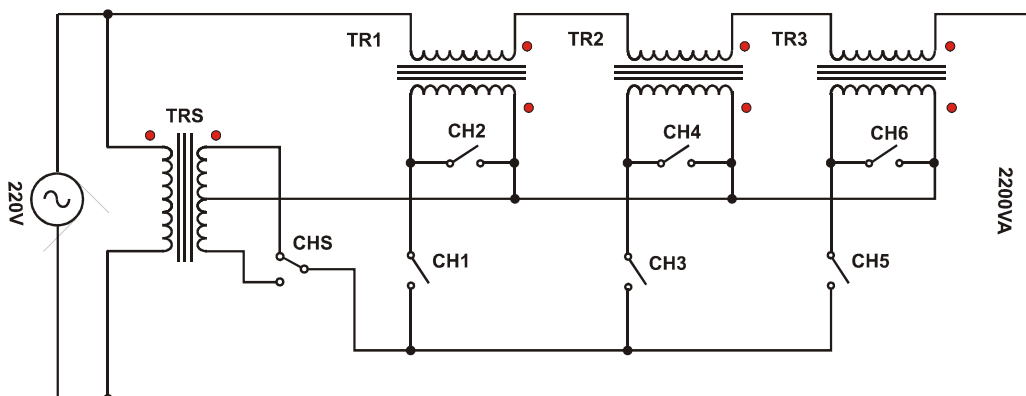


Figura 4.1 – Diagrama esquemático do DVR utilizado no experimento.

Uma vez definidos os elementos de potência, resta o projeto e a construção do circuito de controle.

4.3 – Projeto e construção do circuito de controle

Neste tópico, aborda-se o projeto e construção do circuito eletrônico que incorpora a lógica de controle elaborada no capítulo 2 e mostrada na Figura 2.26. Este processo foi dividido em várias etapas:

1. Elaboração do projeto do *hardware*;
2. Construção do *hardware* em simulador numérico;
3. Elaboração dos *softwares* embarcados (*firmware*) que serão executados nos dispositivos de processamento utilizados no *hardware*;
4. Depuração e teste dos *softwares* embarcados e do *hardware* no simulador numérico;
5. Projeto do *software* de parametrização, gerenciamento, armazenamento e análise;
6. Testes de acoplamento e correções entre o *software* de gerenciamento e o modelo numérico;
7. Projeto da placa de circuito impresso;
8. Elaboração da placa de circuito impresso;
9. Construção física do protótipo do circuito de controle.

4.3.1 - Elaboração do projeto do *hardware*

Nesta etapa, foi realizada uma análise minuciosa da lógica de controle elaborada no capítulo 2, visando identificar processos concorrentes, visto que estes impactam diretamente na escolha e na quantidade de dispositivos de processamento a serem utilizados. Após a análise, constatou-se a existência de 3 processos principais que são executados simultaneamente. O primeiro processo consiste na determinação do valor RMS verdadeiro da tensão sobre a carga, o segundo abriga a lógica de controle propriamente dita e armazena em memória não volátil os parâmetros de configuração, já o terceiro provê a interface entre o dispositivo e o meio externo, através de um teclado e display matricial de cristal líquido e uma porta de comunicação serial no padrão RS232C, utilizada para comunicação com o *software* de parametrização, gerenciamento, armazenamento e análise. Há várias abordagens para o projeto do *hardware* que permitam abrigar todos os processos, mas apenas duas foram abordadas por serem mais relevantes, visto que as demais são combinações das mesmas.

A primeira abordagem consiste em abrigar todos os processos em um único dispositivo de processamento, como por exemplo, um microcontrolador ou um *digital signal processor (DSP)*. Esta abordagem é a mais utilizada visto que possibilita uma programação linear e homogênea, ou seja, todo código está contido em um mesmo espaço de memória e foi desenvolvido numa única linguagem de programação o que facilita o desenvolvimento. Entretanto esta abordagem necessita da utilização de dispositivos de alto desempenho, principalmente quando há processos concorrentes com comportamentos temporais distintos e prioridades de execução diversas. Além disso, a construção de diversos laços de execução agrega complexidade na elaboração do *software*.

É importante observar que na realidade existe uma pseudo-simultaneidade na execução dos processos que, no entanto pode ser desprezada, à custa do aumento da capacidade computacional.

Uma abordagem amplamente empregada que reduz sensivelmente a complexidade do *software* e permite sua modularização (encapsulamento), é a utilização de um sistema operacional de tempo real (SOTR) embarcado, desenvolvido para permitir preempção e multitarefa. Isto reduz sobremaneira a complexidade do *software* a ser desenvolvido, porém agrega um certo custo advindo principalmente da necessidade de uma maior utilização de memória e de um maior poder computacional. Nesta abordagem, cada processo será “lançado” em uma instância distinta do ambiente de processamento, o que facilita sensivelmente o desenvolvimento. Entretanto, existem algumas limitações decorrentes de conflitos quando da utilização de recursos e uma dificuldade de sincronização, visto que os tempos de execução dos processos em cada instância tendem a ser diferentes, principalmente quando utilizadas linguagens de médio e alto nível no desenvolvimento. Portanto, cabe ao desenvolvedor gerenciar e resolver os conflitos, além de utilizar mecanismos que garantam a sincronização quando necessário. Outra dificuldade é decorrente do encapsulamento, quando há necessidade de compartilhar dados entre as instâncias. Isto normalmente é resolvido com a utilização de um banco de dados global de tempo real, que fica localizado na memória

pública do SOTR. Isto naturalmente implica numa maior utilização de memória, o que aumenta o custo e a complexidade do dispositivo utilizado. Por outro lado, a parametrização do SOTR depende da aplicação e pode se tornar bastante relevante principalmente no que tange a parâmetros sensíveis do escalonador, como a definição do valor do *quantum* de tempo e o do *polling*, que afetam diretamente o *overhead* refletindo-se no desempenho final da aplicação, podendo até torná-la inviável.

A segunda abordagem consiste em utilizar vários dispositivos de processamento de pequena capacidade computacional, que executam independentemente cada processo. Neste caso, ocorre efetivamente um processamento paralelo, mas dois aspectos influenciam de forma determinante no desempenho do conjunto de processadores: o canal de comunicação entre eles e o balanceamento de carga. Nesta abordagem, o escalonador é um dispositivo físico responsável por dividir e distribuir as tarefas entre os processadores, porém caso a aplicação não seja generalista é possível eliminar a necessidade do escalonador, customizando-se o *hardware* para a aplicação. O nosso projeto encaixa-se perfeitamente no segundo caso, tornando lógico adotar a segunda abordagem.

Uma vez definida a arquitetura básica, agora determina-se a categoria de dispositivos de processamento mais adequada ao nosso projeto, DSP, microcontrolador ou microprocessador. Cada categoria possui vantagens e desvantagens e, em função disto, decide-se qual a mais indicada.

O microprocessador é um dispositivo de processamento que apresenta uma grande potência computacional e pode ser empregado em qualquer aplicação, mas necessita de vários dispositivos periféricos tais como memórias (de programa e de trabalho), dispositivos de entrada e saída (I/O), memória de armazenamento de massa não volátil, conversores analógico/digital (A/D), etc. Por outro lado, em função de sua abordagem generalista em algumas aplicações o seu desempenho pode não ser adequado, o que normalmente é resolvido aumentando-se a capacidade computacional através da troca do dispositivo por um cuja frequência de trabalho é mais elevada. Em nosso projeto o uso de microprocessadores é possível, porém o projeto do circuito eletrônico demanda muitos componentes e uma placa de circuito impresso (PCI) complexa, o que eleva consideravelmente o custo do dispositivo. Em função do exposto, a utilização do microprocessador no projeto não apresenta a melhor relação custo/benefício.

Analisando a alternativa do DSP, que diferentemente do microprocessador já incorpora em um único “*chip*” diversos periféricos, simplificando muito o projeto do circuito eletrônico e da PCI. Os DSP’s são projetados para oferecer elevado desempenho em classes de aplicações específicas, como por exemplo, processamento de imagens, tratamento de sinais de áudio, controle de motores, etc. A utilização de DSP’s é perfeitamente possível na aplicação, no entanto, seria necessário a utilização de um DSP específico para cada processo. Naturalmente que a utilização de vários DSP produziria uma grande quantidade de processamento ocioso, o que constitui um desperdício, além

de elevar o custo. Em função disto a utilização de DSP's não apresenta uma boa relação custo/benefício, portanto será analisada a opção da utilização de microcontroladores.

Os microcontroladores agregam em um único “*chip*” uma unidade de processamento e vários periféricos tal como o DSP, porém são projetados para aplicações generalistas e apresentam baixa capacidade computacional e pequenas quantidades de memória, sendo indicados para pequenas aplicações dedicadas. Por outro lado apresentam um custo baixíssimo, resultando em um elevado custo/benefício. Portanto esta classe de dispositivo de processamento é a mais adequada para o este projeto.

Uma vez determinado o tipo de dispositivo, falta ainda definir qual arquitetura de processamento será utilizada, se a *Complex Instruction Set Computer (CISC)* ou a *Reduced Instruction Set Computer (RISC)*. A arquitetura CISC utiliza um grande conjunto de instruções complexas que facilitam o desenvolvimento de aplicativos, visto que agregam em uma única instrução vários processos da unidade central de processamento (UCP) e usualmente utilizam vários ciclos de relógio (*clock*) para serem executadas. Além disso, cada instrução pode apresentar um tempo de execução diferente conforme sua complexidade. Assim, não é fácil determinar o tempo de execução de uma determinada sub-rotina, o que dificulta o desenvolvimento quando é necessária uma sincronização de eventos entre vários microcontroladores ou há uma necessidade de execução de uma determinada sub-rotina durante um período de tempo bem definido. Já a arquitetura RISC é composta por um pequeno conjunto de instruções que usualmente são executadas em um único ciclo de “*clock*”, tornando fácil determinar o tempo de execução de uma determinada sub-rotina e permitindo a implementação por *software* de funcionalidades de vários periféricos como, por exemplo, uma porta serial padrão RS232C ou uma comunicação com um periférico que utiliza o padrão *Inter-Integrated Circuit (I²C)*, porém a complexidade da programação é bem mais elevada em comparação com a arquitetura CISC, pois até instruções simples como a multiplicação de inteiros de 8 bits não está contemplada no conjunto de instruções. Neste projeto, a sincronização entre microcontroladores vai ser empregada e a implementação de rotinas de comunicação para suprir a necessidade de portas de comunicação também. Portanto, será adotada a arquitetura RISC.

Neste ponto, é oportuno definir o fabricante ou fabricantes dos microcontroladores que serão utilizados. Várias empresas fabricam microcontroladores RISC com a implementação HAVARD modificada, dentre as quais pode-se citar a Freescale, Holtec e Microchip. É interessante a utilização de dispositivos do mesmo fabricante, pois isto torna o projeto mais homogêneo e limita a necessidade de aprendizado a uma única linha de produtos. A escolha do fabricante deve levar em conta a facilidade de obtenção do dispositivo, a popularidade e o preço, além da quantidade de bibliografia disponível e o acesso as ferramentas de programação e depuração. Considerando-se estes aspectos, a escolha pela Microchip e sua linha de microcontroladores PIC torna-se a mais

acertada. A determinação de qual dispositivo será empregado para realizar cada processo depende de uma análise minuciosa do processo para se determinar a necessidade de memória, periféricos e potência computacional.

Dentre os vários processos que compõem um sistema de controle, os processos responsáveis pela medição de grandezas são sem dúvidas os que exigem maior precisão e qualidade, visto que estas se refletem na funcionalidade e no desempenho do sistema. O sistema de controle utilizado neste trabalho necessita da tensão eficaz aplicada aos terminais da carga. Assim, é importante detalhar este processo que é vital para um funcionamento veloz e preciso.

Usualmente, o método mais empregado e barato de se medir o valor eficaz de uma tensão senoidal utiliza uma tensão contínua pulsante oriunda de um retificador de onda completa, aplicado a um galvanômetro nos instrumentos analógicos ou a um medidor CC digital. Em ambos os casos, o valor exibido pelos medidores corresponde ao valor médio da tensão CC. Este valor é diferente do eficaz da onda senoidal, mas é proporcional ao mesmo, logo é possível utilizar um fator de correção (ganho) para que o valor correto seja obtido. Este fator de correção é denominado fator de forma e pode ser calculado por.

$$K_f = \frac{V_{rms}}{V_m} = \frac{V_p}{\sqrt{2}} \frac{\pi}{V_p} = \frac{\pi}{\sqrt{2}}, \quad (4.1)$$

onde:

K_f – É o Fator de Forma;

V_m – Valor médio da tensão CC pulsante.

Portanto, basta multiplicar o valor médio por aproximadamente 2,22 para se obter o valor eficaz. Este é um método bastante simples, porém o fator de forma possui um valor diferente para cada forma de onda que a tensão assumir. Outra forma de calcular o valor eficaz utiliza um dispositivo de processamento e um conversor A/D, este método é empregado nos medidores digitais modernos de boa qualidade e denominado medição eficaz verdadeira ou *true RMS*. A equação a seguir mostra o cálculo do valor eficaz discretizado.

$$V_{rms} = \sqrt{\frac{\sum_{i=0}^n v^2(i)}{n}}, \quad (4.2)$$

onde:

n – É o número de amostras tomadas a intervalos iguais durante o ciclo,

v – Tensão instantânea em cada momento de amostragem.

A implementação de (4.2), não demanda muito esforço computacional ou algoritmo complexo. Note que ν é obtido através do conversor A/D e n , que é denominada taxa de amostragem por ciclo, é um parâmetro que necessita de uma análise detalhada para ser definido. Contudo, existem valores comumente utilizados pela indústria para algumas classes de aplicação, como visto na Tabela 4.3.

Tabela 4.3 – Taxa de amostragem por classe de aplicação [36]-[38].

Classe da aplicação	Amostras por ciclo
Medição de energia	64 a 128
Qualimetria	32 a 200
Relé digital de proteção	20 a 32
Medição de tensão e corrente	16 a 32

Neste projeto, adotou-se uma taxa de amostragem de 32 amostras por ciclo. Falta ainda definir as características do conversor A/D. Nos parâmetros do projeto optou-se por uma tolerância de 6%. Seria interessante que a precisão da medição de tensão fosse pelo menos 10 vezes maior, ou seja, 0,6%. Assim, é possível calcular a discretização mínima exigida do conversor A/D e o tempo máximo de conversão. O cálculo do menor número de bits necessários para o conversor A/D e o tempo máximo de conversão, são dados por:

$$N_b = \log_2 \frac{1}{P} = \log_2 \frac{1}{0,006} = 7,38 \text{ ,} \quad (4.3)$$

$$T_c = \frac{1}{F.T_a} = \frac{1}{1920} = 520,83 \mu s \text{ ,} \quad (4.4)$$

onde:

N_b – Número de bits,

P – Precisão desejada,

T_c – Tempo de conversão,

F – Frequência em Hertz,

T_a – Taxa de amostragem.

Portanto, o número mínimo de *bits* permitido para conversor A/D é 8 e o tempo máximo de conversão não deve exceder 521 μs . Todos os microcontroladores de 8 *bits* da Microchip que possuem conversor A/D, atendem aos requisitos do projeto, pois possuem tempo de conversão menor que 100 μs e 10 bits de discretização.

Outro aspecto importante a ser considerado é que o valor eficaz é definido ao fim do intervalo de cálculo, ou seja, é necessário obter os dados durante um ciclo para que o valor eficaz possa ser calculado. Surge então um problema, já que o tempo de resposta do circuito de controle deve ser inferior a um ciclo, conforme definido no capítulo 2. Observe a tabela 4.4. O cálculo do valor eficaz converge para valor eficaz correto em quatro ocasiões, notadamente no intervalo de tempo correspondente a meio ciclo. Assim, é possível utilizar este intervalo, existindo então tempo suficiente para que a resposta do controle seja aceitável.

Tabela 4.4 – Cálculo do valor eficaz.

n	Ângulo (RAD)	v	v^2	Σv^2	$\Sigma v^2 / n$	V_{rms}
0	0	0,000	0,000	0,000	0	0
1	0,196349541	0,195	0,038	0,038	0,01903	0,13794969
2	0,392699082	0,383	0,146	0,185	0,061502	0,247996534
3	0,589048623	0,556	0,309	0,493	0,123291	0,351128583
4	0,785398163	0,707	0,500	0,993	0,198633	0,445682651
5	0,981747704	0,831	0,691	1,685	0,280751	0,529859548
6	1,178097245	0,924	0,854	2,538	0,36258	0,602146189
7	1,374446786	0,981	0,962	3,500	0,4375	0,661437828
8	1,570796327	1,000	1,000	4,500	0,5	0,707106781
9	1,767145868	0,981	0,962	5,462	0,546194	0,739049374
10	1,963495408	0,924	0,854	6,315	0,574136	0,757717455
11	2,159844949	0,831	0,691	7,007	0,583903	0,764135398
12	2,35619449	0,707	0,500	7,507	0,577449	0,759900544
13	2,552544031	0,556	0,309	7,815	0,55825	0,747160967
14	2,748893572	0,383	0,146	7,962	0,530796	0,728557468
15	2,945243113	0,195	0,038	8,000	0,5	0,707106781
16	3,141592654	0,000	0,000	8,000	0,470588	0,685994341
17	3,337942194	-0,195	0,038	8,038	0,446559	0,668250628
18	3,534291735	-0,383	0,146	8,185	0,430764	0,656325771
19	3,730641276	-0,556	0,309	8,493	0,424658	0,651658082
20	3,926990817	-0,707	0,500	8,993	0,428246	0,654405042
21	4,123340358	-0,831	0,691	9,685	0,440205	0,663479357
22	4,319689899	-0,924	0,854	10,538	0,458177	0,676887385
23	4,51603944	-0,981	0,962	11,500	0,479167	0,692218655
24	4,71238898	-1,000	1,000	12,500	0,5	0,707106781
25	4,908738521	-0,981	0,962	13,462	0,517767	0,719560223
26	5,105088062	-0,924	0,854	14,315	0,530203	0,728150706
27	5,301437603	-0,831	0,691	15,007	0,535958	0,73209179
28	5,497787144	-0,707	0,500	15,507	0,534718	0,731244449
29	5,694136685	-0,556	0,309	15,815	0,527183	0,72607376
30	5,890486225	-0,383	0,146	15,962	0,514901	0,717566222
31	6,086835766	-0,195	0,038	16,000	0,5	0,707106781

A partir Tabela 4.4 obtém-se a Figura 4.2 que representa forma de onda da tensão e a Figura 4.3 que representa os valores do cálculo da tensão eficaz.

Analisando a Figura 4.3, observa-se que a curva de cor azul representa a variação dos valores obtidos para o cálculo eficaz em cada instante de amostragem e a curva de cor vermelha representa o valor eficaz correto. Portanto como visto na Tabela 4.4, o valor do cálculo coincide com o valor correto em quatro ocasiões. Por outro lado, note que a forma de onda da tensão utilizada não apresenta distorções.

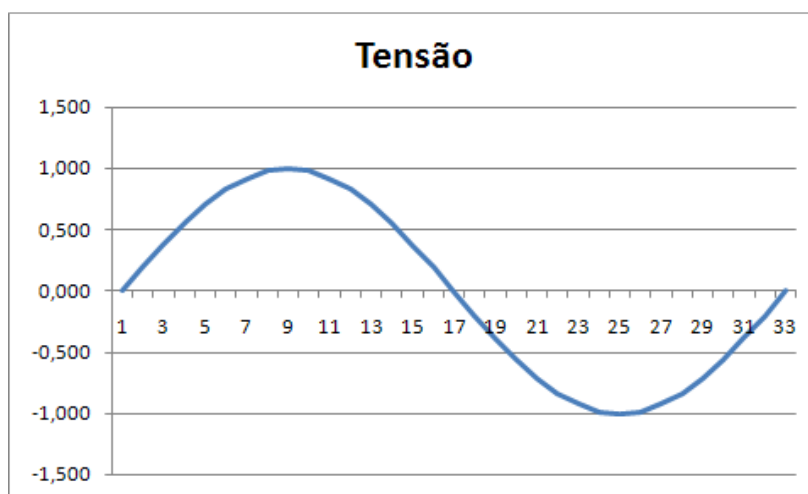


Figura 4.2 – Forma de onda da tensão.

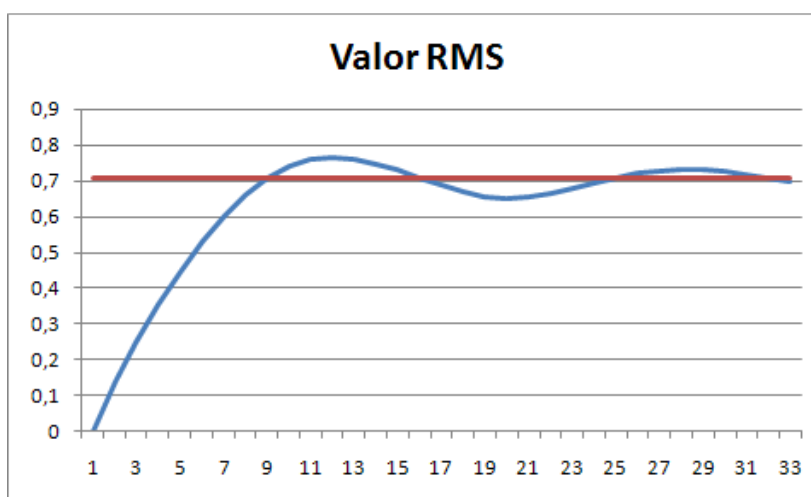


Figura 4.3 – Curva de valores do cálculo da tensão eficaz.

Agora observe o comportamento da curva de tensão eficaz, quando a forma de onda da tensão não é senoidal. A Figura 4.4, mostra a forma de onda de tensão com 30% de terceiro harmônico e a Figura 4.5 a curva de cálculo.

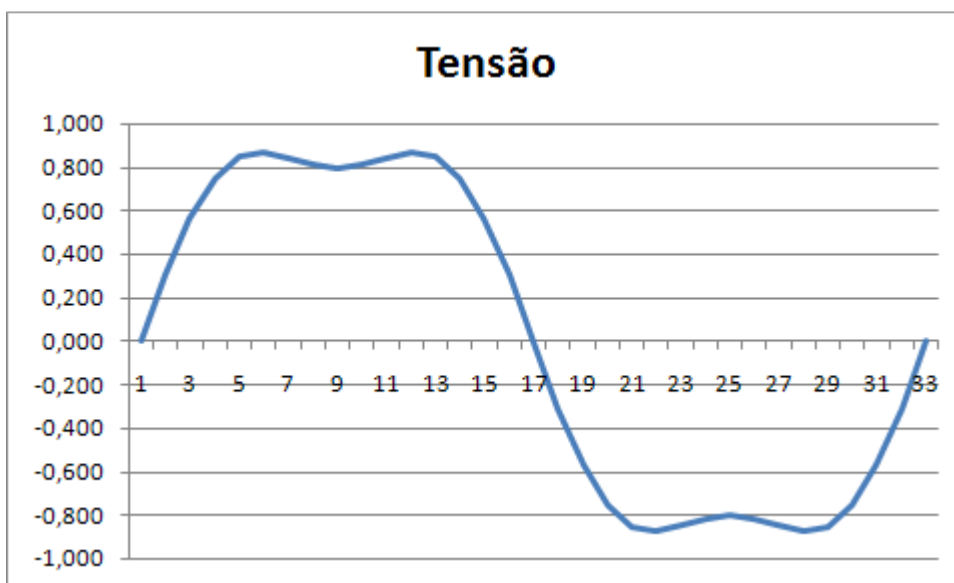


Figura 4.4 – Forma de onda da tensão com 30% de terceiro harmônico.

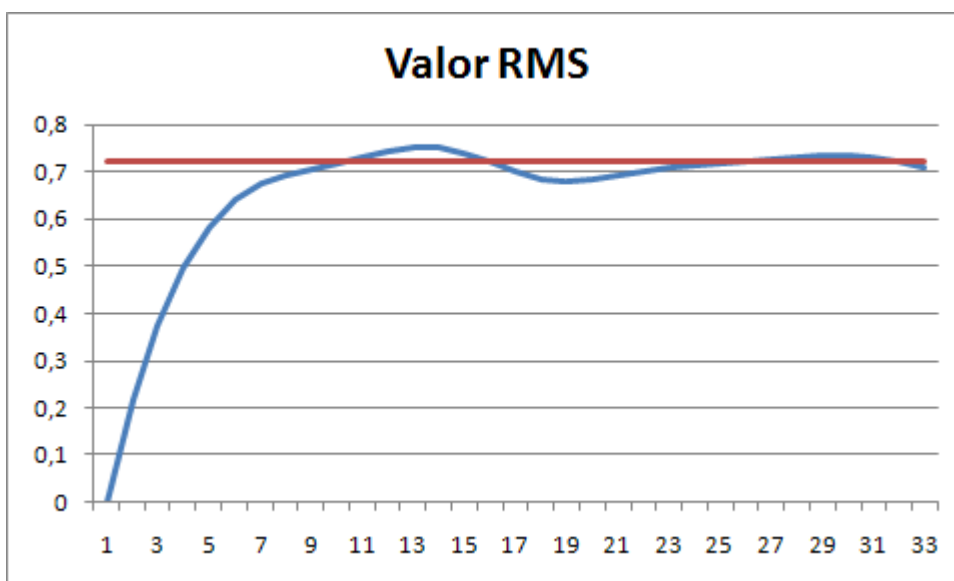


Figura 4.5 – Curva de valores do cálculo eficaz com 30% de 3º Harmônico.

Analisando a Figura 4.5, observa-se que o valor do cálculo eficaz coincide com o valor correto como no caso anterior, em quatro ocasiões, e o ponto correspondente a meio ciclo permanece válido. Isso se deve ao fato de que a onda é simétrica em relação ao ponto médio, mas nos casos onde a onda perde a simetria, como na presença de oscilações sub-harmônicas ou de uma componente de CC, o ponto médio não é mais um ponto de convergência do cálculo. A Figura 4.6, mostra uma assimetria provocada pela presença de uma componente CC, já a Figura 4.7, mostra o deslocamento do ponto de convergência.

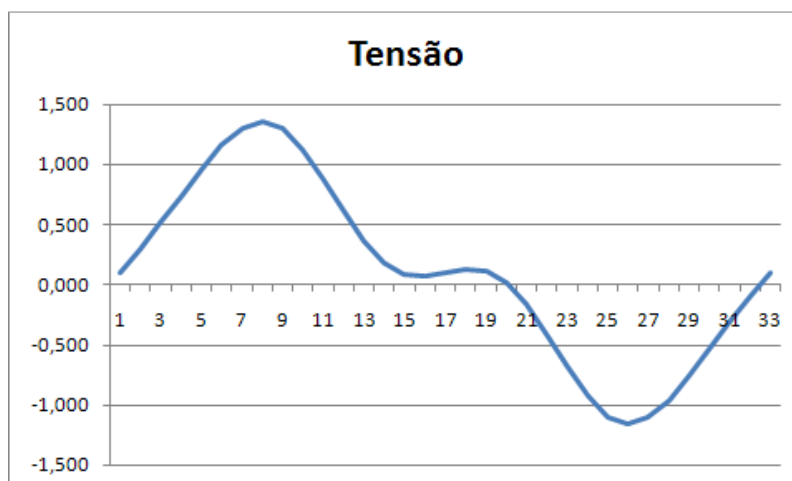


Figura 4.6 – Onda de tensão com 10% de componente CC.

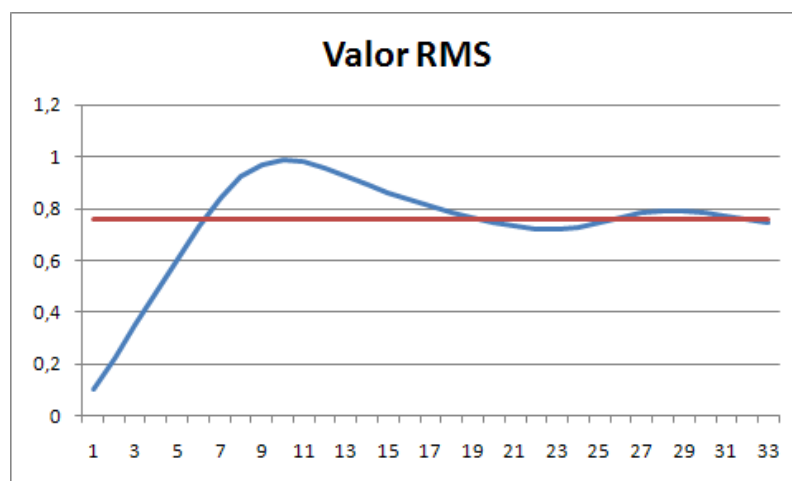


Figura 4.7 – Curva de valores do cálculo eficaz com 10% de componente CC.

Esta dificuldade pode ser resolvida utilizando-se a média aritmética de duas medidas consecutivas, ou seja, a atual e a anterior. Portanto, o cálculo do valor eficaz em meia-onda é adequado para utilização neste projeto.

É importante salientar que a tensão encontrada no sistema elétrico de potência usualmente possui uma distorção harmônica menor que 5%, nível que não afeta o método de cálculo, porém pode ocorrer a presença de uma componente CC na tensão a ser aplicada ao conversor A/D, oriunda do circuito condicionador de sinais. Outro aspecto relevante é a utilização da detecção da passagem pelo zero. Na Figura 4.8 tem-se o diagrama esquemático do medidor de tensão eficaz verdadeira.

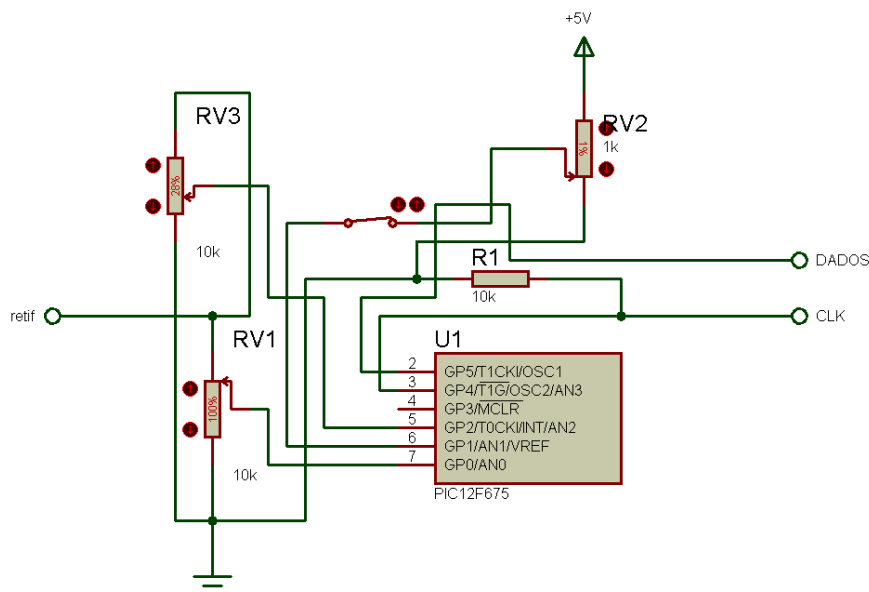


Figura 4.8 – Diagrama esquemático do medidor de tensão eficaz verdadeira.

O microcontrolador selecionado para a implementação da medição de tensão foi o PIC12F675, de 8 bits com quatro conversores A/D de 10 bits. O sinal de tensão oriundo do circuito condicionador de sinais é aplicado à entrada “retif”. O potenciômetro “RV1” tem por objetivo ajustar o nível deste sinal, que será aplicado ao módulo comparador interno do microcontrolador, responsável pela detecção da passagem pelo zero. Já o potenciômetro “RV2” ajusta o nível máximo de sinal abaixo do qual o mesmo será considerado zero, e tem por objetivo compensar a presença de ruídos. O potenciômetro “RV3” ajusta o nível do sinal aplicado ao conversor A/D e funciona como um elemento de ganho que corresponde a função do calibre.

A Figura 4.9 mostra o diagrama de blocos do conversor A/D interno ao microcontrolador.

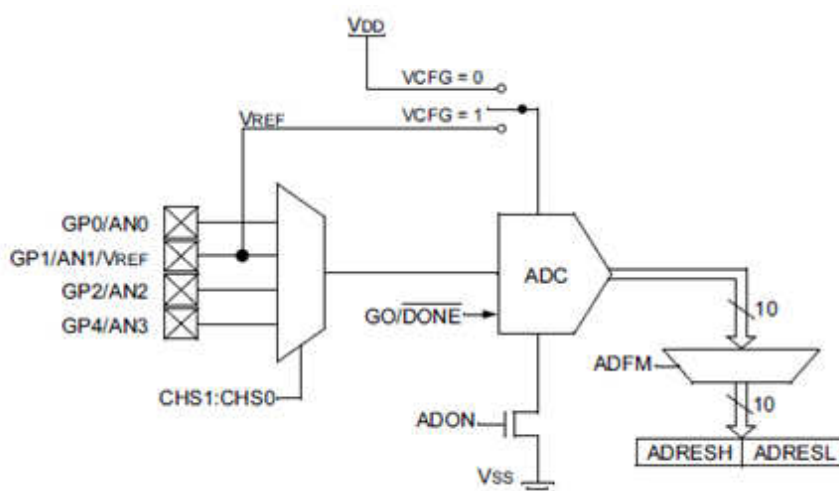


Figura 4.9 - Diagrama de blocos do conversor A/D do PIC12F675 [39].

Analisando a Figura 4.9 observa-se que na realidade o conversor A/D é único e munido de um multiplexador. Esta arquitetura é muito comum e reduz o custo do dispositivo. Neste projeto não há necessidade de aquisições simultâneas logo não existe qualquer restrição.

A faixa de tensão de entrada do conversor A/D vai de 0 a 5V caso a referência do conversor seja a tensão de alimentação V_{DD} ou de 0 até a tensão aplicada na entrada V_{REF} dependendo da configuração. Neste projeto utiliza-se V_{DD} como referência.

Este tipo de conversor não suporta a aplicação direta de um sinal alternado, pois só o semi-plano positivo seria convertido. Para contornar esta limitação é comum a utilização de duas técnicas. Uma consiste no deslocamento da referência, que nada mais é do que a adição de uma tensão CC ao sinal alternado, de forma que todo o sinal se desloque para o semi-plano positivo. Apesar de eficaz e bastante utilizada, esta técnica possui a desvantagem de reduzir a discretização do semi-plano do sinal alternado em um bit. Outra técnica muito popular é utilizar um retificador de precisão, convertendo o sinal alternado em contínuo pulsante. Esta técnica possui a vantagem de permitir a utilização de toda a faixa do sinal em cada semi-plano, mas necessita de um circuito adicional e uma porta I/O, caso a polaridade do semi-plano seja relevante para aplicação. Neste projeto adotou-se a segunda abordagem sem a necessidade de circuito adicional, pois no cálculo do valor eficaz em meia-onda a polaridade do sinal não é necessária.

A Figura 4.10 mostra o diagrama esquemático do retificador de precisão de onda completa, onde foi utilizado o amplificador operacional quádruplo JFET TL074 [40], por tratar-se de um dispositivo de baixo custo e fácil aquisição, além de apresentar uma frequência de corte elevada e um baixíssimo ruído térmico.

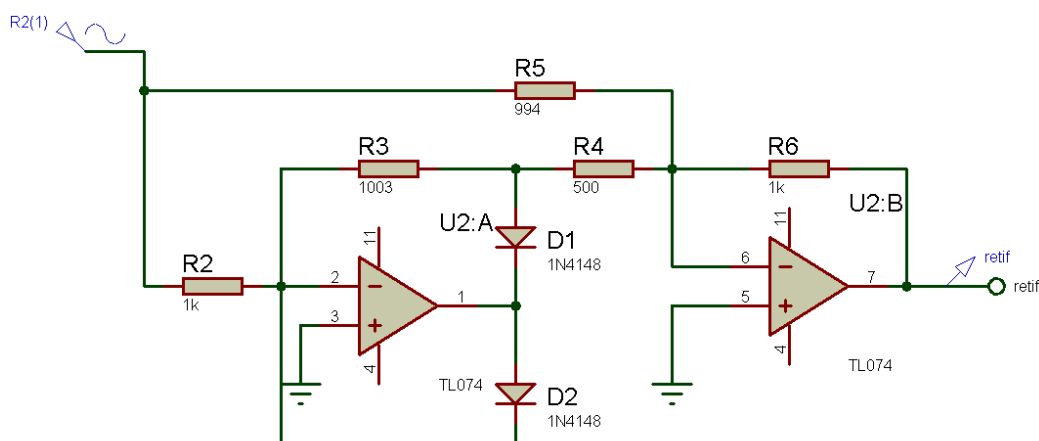


Figura 4.10 – Retificador de precisão de onda completa.

O módulo de lógica de controle agrega as funcionalidades de armazenamento dos parâmetros de controle, execução da lógica de controle, estabelece os estados das saídas, disponibiliza o valor

da tensão eficaz, valores dos ajustes e parâmetros de controle. Também recebe ajuste do módulo de interface homem máquina (IHM).

Como não há a necessidade da aquisição de dados, não são necessários conversores A/D, porém é necessária uma porta de comunicação serial assíncrona e uma memória de armazenamento não volátil. Para executar todas estas funcionalidades utilizou-se o microcontrolador PIC16F648A. A Figura 4.11 mostra o diagrama esquemático deste módulo.

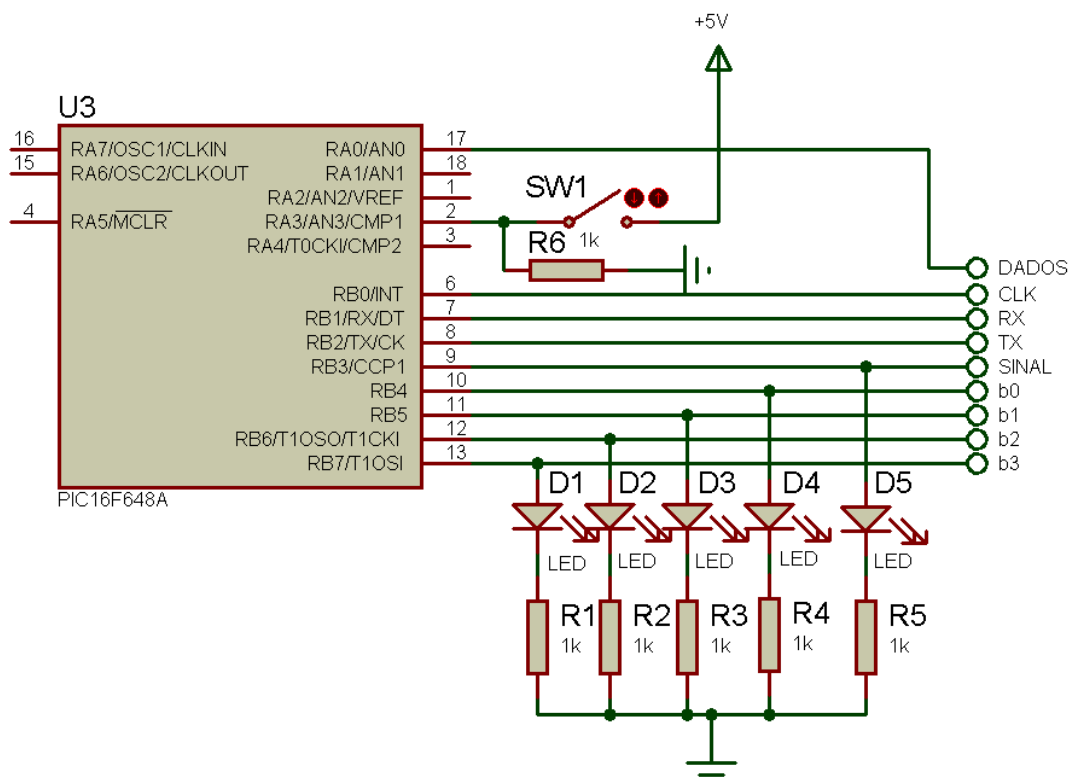


Figura 4.11 – Diagrama esquemático do módulo de lógica de controle.

Analisando a Figura 4.11 observa-se a presença da chave “SW1”, cujo objetivo é inibir a operação do controle, zerar o estado e as saídas. Isto permite verificar o funcionamento durante os ensaios e testes. As saídas “b0” a “b3” acionam as chaves que controlam os transformadores de incremento/decremento e a saída “SINAL” controla a polaridade da tensão de saída do transformador de alimentação. Já as entradas “DADOS” e “CLK” são utilizadas na comunicação serial síncrona com o medidor de tensão e a saída “TX” em conjunto com a entrada “RX”, estabelecem uma comunicação serial assíncrona com o módulo IHM.

O módulo de interface homem máquina é composto por um microcontrolador PIC16F877A, um display de cristal líquido (LCD) LM016L, um relógio de tempo real (RTC) DS1307, um

termômetro de precisão LM35 e quatro chaves momentâneas do tipo “push-button”. A Figura 4.12 mostra o diagrama esquemático deste módulo.

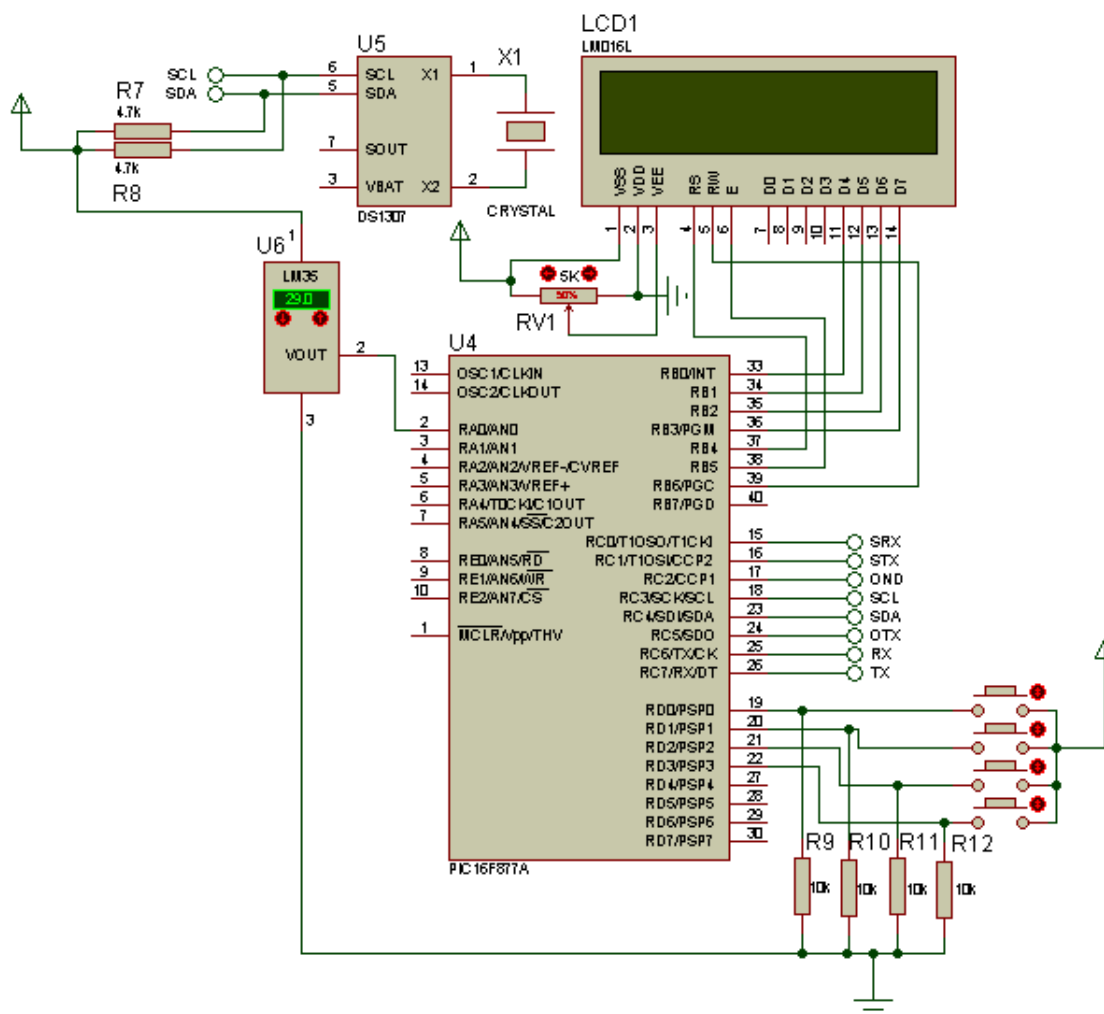


Figura 4.12 – Diagrama esquemático do módulo de IHM.

O módulo de IHM provê as seguintes funcionalidades:

1. Interação com o usuário, através de teclado e display de LCD;
2. Relógio de tempo real para registro de ocorrências;
3. Medição da temperatura dos radiadores de calor das chaves eletrônicas;
4. Interação via comunicação serial com o *software* de parametrização, gerenciamento, armazenamento e análise;
5. Recepção dos parâmetros de configuração do *software* de parametrização, gerenciamento, armazenamento e análise, e sua codificação e envio para o módulo de lógica de controle;

6. Início da aquisição da forma de onda da tensão medida, através de uma solicitação do *software* de gerenciamento.

Para prover a funcionalidade 1 é necessário que o microcontrolador selecionado possua pelo menos 7 pinos de I/O dedicados ao display e mais 4 para o teclado.

Já para a funcionalidade 2 utilizou-se um circuito integrado (CI) dedicado o DS1307, que é um relógio de tempo real com registro de dia, mês, ano, dia da semana, hora, minuto e segundo e utiliza uma fonte de energia de reserva para preservar o funcionamento durante uma falta de alimentação, este suprimento de energia vem de uma pilha de lítio de 3V ou de um ultra capacitor com capacitância de pelo menos 1F. Para disponibilizar a hora corrente ou receber ajustes este CI, possui uma implementação do protocolo de comunicação I²C. Portanto, o microcontrolador também deve possuir uma porta que suporte este protocolo.

Para atender à funcionalidade 3 utilizou-se um CI LM35, que é um termômetro de precisão, cujo terminal de saída apresenta uma tensão que corresponde numericamente à temperatura medida dividida por 100 ou seja 10mV/°C. Como a saída deste dispositivo é analógica, o microcontrolador, deve possuir um conversor A/D.

A funcionalidade 4 exige a existência de uma porta de comunicação serial assíncrona padrão RS232C, incorporada ao microcontrolador ou emulada por *software*. Optou-se pelo segundo caso. Em função disso, são necessários dois pinos de I/O dedicados.

Para atender à funcionalidade 5 além de utiliza-se a porta já definida na funcionalidade 4 será necessário a utilização de uma segunda porta, que deve operar com uma taxa de transferência de dados elevada, neste caso apenas uma porta física atende as necessidades.

Para atender a funcionalidade 6 só é necessário um pino de I/O dedicado. Em virtude dos requisitos analisados selecionou-se o microcontrolador PIC16F877A, que possui 8 conversores A/D, uma porta de comunicação serial síncrona padrão I²C, uma porta de comunicação assíncrona padrão RS232C, dois módulos PWM, dois capturadores, dois módulos comparadores, uma porta paralela escrava de 8 bits e 33 pinos de I/O.

Visto que haverá comunicação com um dispositivo externo, no presente caso um computador, é necessário que haja uma adequação do ponto de vista elétrico da porta de comunicação por *software* no módulo de IHM. A porta implementada atende às exigências de sinalização e lógicas do padrão RS232C, mas todos os sinais são gerados no padrão TTL, onde o estado lógico zero é representado por um nível de tensão de 0V e o nível lógico um é representado por um nível de tensão +5V. Já no padrão RS232C o nível lógico zero é representado por uma tensão de +9 a +15V e o nível lógico um corresponde a uma tensão de -9 a -15V, totalmente incompatíveis. A utilização do CI MAX232 resolve este problema, pois ele provê a interface entre os dois padrões.

A Figura 4.13 mostra o diagrama de blocos e ligação do MAX232. Observe que para obter a tensão de +10V e -10V, o CI utiliza um circuito dobrador de tensão interno que duplica a tensão de alimentação e para obter tensão negativa utiliza um circuito inversor de tensão. Note que este CI disponibiliza dois conversores, o que é particularmente útil quando a aplicação exige a utilização de controle de fluxo por *hardware*. A Figura 4.14 mostra o diagrama esquemático do conversor TTL/RS232C.

Para o projeto da fonte de alimentação levou-se em consideração a necessidade de tensões simétricas devido ao uso de amplificadores operacionais. Em função disso, utilizou-se as tensões de -8V, +8V e +5V.

A fonte de alimentação é composta de um transformador de força com tensões primárias de 110V ou 220V e tensões secundárias de 12V+12V, ou seja, possui derivação (*TAP*) central e corrente máxima de 100mA; um retificador em ponte formado por quatro diodos; dois capacitores eletrolíticos de valor elevado para filtragem; três CI's estabilizadores de tensão; led's indicadores, resistores e capacitores. A Figura 4.15 mostra o diagrama esquemático da fonte.

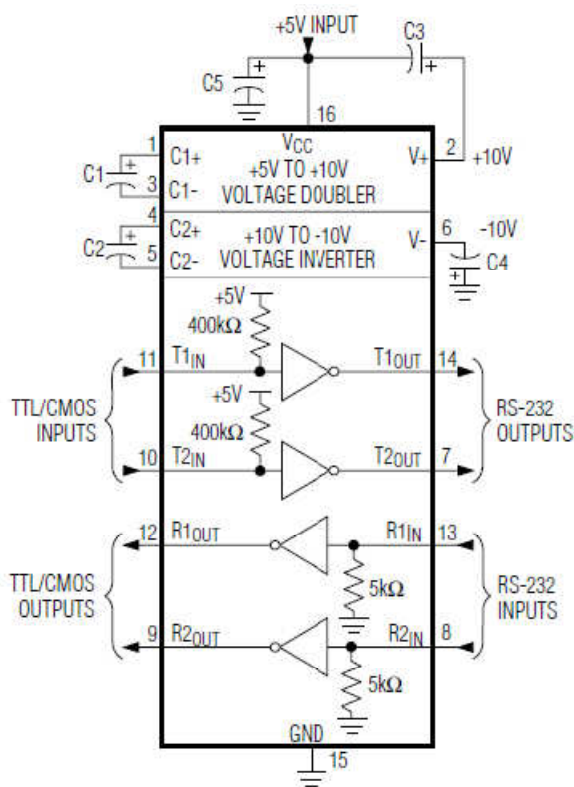


Figura 4.13 - Diagrama de blocos e ligação do MAX232 [41].

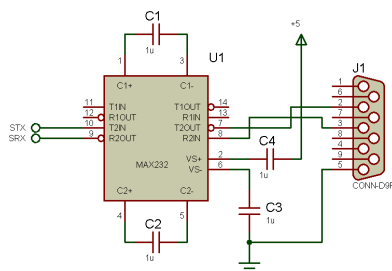


Figura 4.14 - Diagrama esquemático do conversor TTL/RS232C.

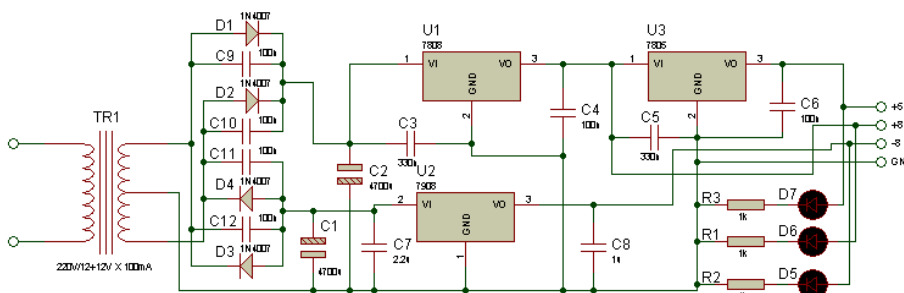


Figura 4.15 – Diagrama esquemático da fonte e alimentação.

A Figura 4.16 mostra o diagrama completo do circuito de controle.

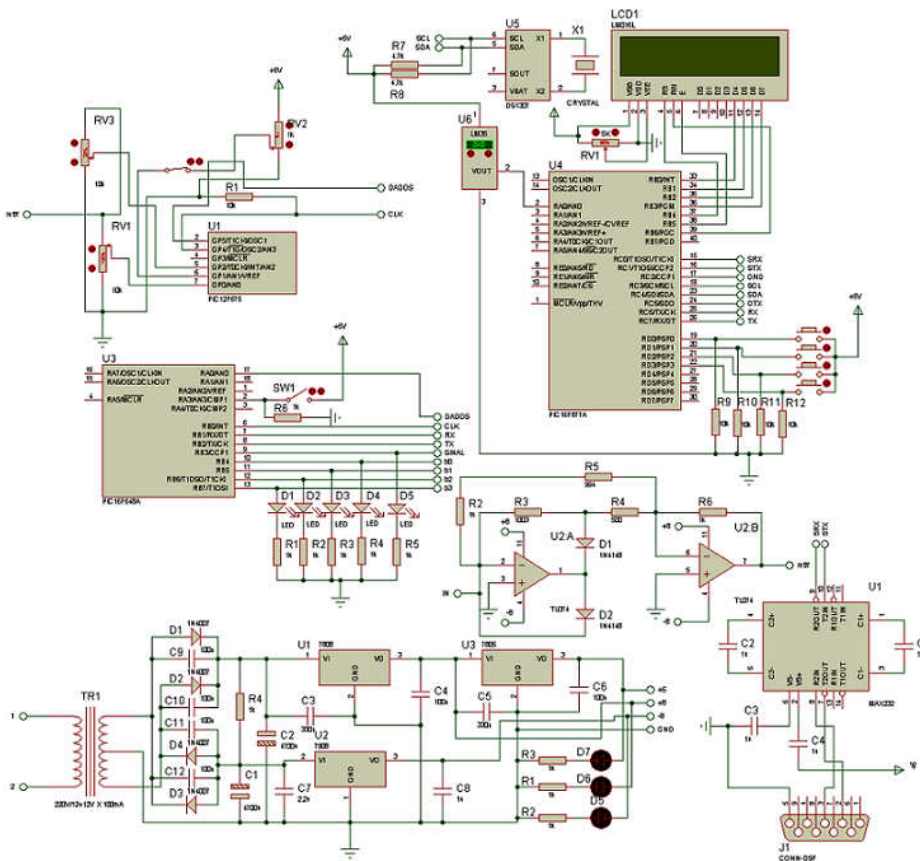


Figura 4.16 Diagrama completo do circuito de controle.

4.3.2 – Construção do *hardware* em simulador numérico

A utilização de simuladores numéricos durante a fase de projeto e depuração é de elevada importância. Trata-se uma ferramenta valiosa que acelera de forma expressiva a fase de projeto, permitindo testar a viabilidade de idéias. Já na fase de depuração o impacto é ainda maior, pois o simulador permite um nível de depuração que não pode ser reproduzido no mundo real.

Por outro lado, a precisão das simulações é essencial, visto que uma simulação imprecisa leva o desenvolvedor ao erro e pode até inviabilizar o projeto ou resultar em um dispositivo não funcional. Outro aspecto importante do ambiente de simulação é a inexistência de ruídos e perturbações. Isso é ótimo para o teste e a depuração dos firmwares, mas impõe uma série de dificuldades quando da construção do dispositivo físico, geralmente resultando em uma série de ajustes, filtragens e correções até se atingir um funcionamento perfeito.

Neste projeto utilizou-se o *software* de simulação ISIS, que pertence ao pacote de desenvolvimento PROTEUS, que possui mais de 8000 dispositivos em sua biblioteca. Este simulador é extremamente preciso e funcional e inspira no desenvolvedor uma elevada confiança nos resultados obtidos.

O ISIS também possui um conjunto expressivo de instrumentos de medição, tais como voltímetros, amperímetros, osciloscópios, analisadores de espectro, etc. Para a criação de um modelo virtual do circuito em desenvolvimento basta montar o diagrama esquemático com todas as ligações e parametrizar todos os dispositivos utilizados, porém alguns dispositivos são modelados de forma um pouco diferente e podem até prover funções que transcendem o ambiente de simulação. Como exemplo pode-se citar o componente “COMPIM”, que executa a função de conversor TTL/RS232, onde o lado TTL pertence ao ambiente de simulação, enquanto o lado RS232 está associado a uma porta serial física do computador que executa a simulação, permitindo exportar os dados para outras aplicações ou dispositivos.

No presente projeto foi necessária a criação de dois ambientes de simulação associados, um para o controle propriamente dito e outro para o circuito condicionador de sinais.

Mesmo com o modelo numérico do controle construído, não é possível executar a simulação, pois ainda falta o *firmware* de cada microcontrolador.

4.3.3 – Elaboração dos *softwares* embarcados (*firmware*)

Com a utilização de microcontroladores, o tamanho e complexidade dos circuitos eletrônicos diminuem muito, porém a complexidade do processo a ser executado não. Ela é apenas transferida para o *software* que o microcontrolador irá executar. Em função disso, o firmware pode agregar a maior parte do trabalho de desenvolvimento e um tempo considerável de depuração.

Existem várias linguagens de programação suportadas por microcontroladores. Cada uma agrega vantagens e desvantagens e a escolha pela utilização de uma ou outra, muitas vezes não é uma tarefa fácil. A Tabela 4.5 relaciona as principais linguagens de programação e suas principais características e aplicações.

Tabela 4.5 – Principais linguagens de programação para microcontroladores.

Linguagem	Nível	Complexidade	Tamanho do código	Desempenho	Tempo de desenvolvimento	Aplicação usual
Assembly	Baixo	Muito alta	Pequeno	Muito Alto	Muito Alto	<i>Firmwares</i>
C	Médio	Alta	Médio	Alto	Médio	<i>Firmwares/IHM</i>
Pascal	Alto	Baixa	Grande	Médio	Baixo	IHM
Basic	Alto	Muito baixa	Grande	Baixo	Baixo	IHM

Com relação a Tabela 4.5, são necessárias algumas considerações. A classificação do nível da linguagem baixo, médio e alto não está relacionada com a qualidade da linguagem, mas com sua proximidade da linguagem de máquina, ou seja, a linguagem que é realmente executada no microcontrolador. Sob este aspecto, quanto menor o nível mais próximo da linguagem de máquina. Com relação ao tamanho do código, este é um fator decisivo na escolha da linguagem, pois pode representar a diferença entre utilizar um determinado microcontrolador mais barato ou não. Já a necessidade de desempenho normalmente dirime a dúvida entre utilizar a linguagem assembly ou “C”. Com relação ao tempo de desenvolvimento, a utilização de uma linguagem de alto nível apesar de resultar em um código maior e mais lento, exige um tempo de desenvolvimento muito menor que o das linguagens de outros níveis.

Caso o desempenho não seja um fator imperativo, o tempo de desenvolvimento possua alta relevância ou haja a necessidade do uso de muitas funções matemáticas, a utilização de uma linguagem de alto nível é recomendada.

Baseado na Tabela 4.5, definiu-se que, os firmwares do medidor de tensão eficaz verdadeira e do módulo de lógica de controle serão escritos em assembly, enquanto o firmware do módulo de IHM será escrito em Pascal.

Para o desenvolvimento dos firmwares em assembly, utilizou-se a ferramenta de desenvolvimento gratuita fornecida pela própria Microchip, denominada MPLAB, que pode ser integrada com o ISIS formando um único ambiente de depuração e desenvolvimento.

Antes de iniciar a escrita do *firmware* do medidor de tensão eficaz verdadeira, será analisado o processo de medição de tensão mais detidamente. Observe que a aquisição das tensões instantâneas necessárias ao processo de cálculo do valor eficaz deve ocorrer em intervalos regulares. Isto leva a uma marcação de tempo precisa, que pode ser implementada através de um *loop*, onde são inseridos o código para a leitura do valor analógico e um código de espera, fazendo com que o

tempo total do *loop* seja o desejado. Entretanto, para que essa abordagem logre o resultado esperado, é necessário que o tempo de conversão A/D seja constante. Porém isto não ocorre e o tempo de conversão depende de vários fatores, tais como temperatura e nível da tensão a ser convertida. Torna-se necessária outra abordagem e a mais promissora é utilizar um dos contadores internos do microcontrolador, que podem ser programados para realizar uma interrupção de *hardware* a intervalos de tempo ajustados. Assim, basta inserir o código de aquisição no vetor de interrupção referente a estouro de contagem (*timer*) e obtém-se o resultado desejado. Escrevendo o código e executando-o no modelo numérico mostrado na Figura 4.17, obtém-se o gráfico mostrado na Figura 4.18, onde observa-se a forma de onda da tensão a ser medida (azul), forma de onda tensão de saída do condicionador de sinais (vermelho) e os pulsos (verde), cuja largura corresponde ao tempo gasto no processo de conversão A/D mais o tempo de processamento para o cálculo do valor eficaz parcial.

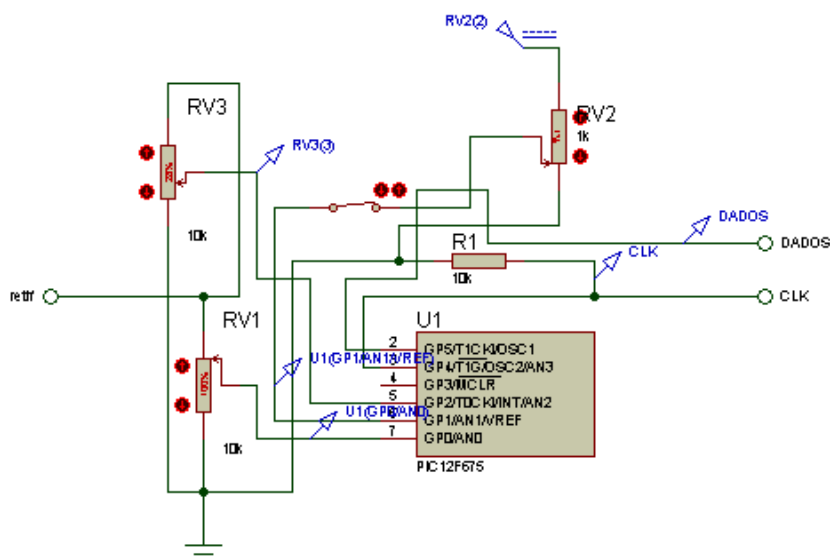


Figura 4.17 - Modelo numérico do medidor de tensão eficaz verdadeira.

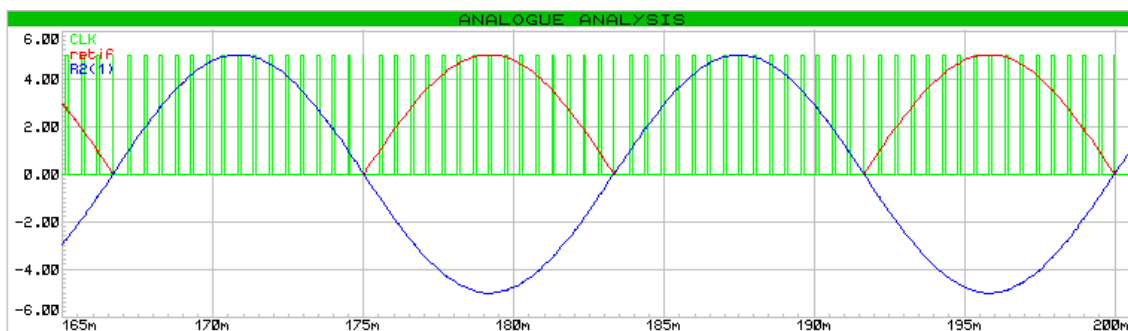


Figura 4.18 – Temporização da aquisição e cálculo da tensão eficaz.

É importante observar que é necessário um tempo para que o microcontrolador conclua o cálculo da tensão eficaz e o envie para o módulo de lógica de controle. Note que o último ponto obtido no processo de cálculo corresponde ao valor zero, logo não há necessidade de aquisitá-lo e processá-lo, o que resulta em uma janela de dois intervalos de aquisição para concluir o processo de cálculo e enviar o resultado ao módulo de lógica de controle.

Levando-se em conta o tempo disponível para efetuar o cálculo e enviá-lo, conclui-se que o microcontrolador deve operar na maior frequência de “clock” possível, que neste caso corresponde a 20MHz. Assim, cada instrução do microcontrolador é executada em intervalos de 200ns. Para atingir este nível de desempenho será necessário utilizar um cristal oscilador externo, o que acarreta na necessidade de realizar o processo de detecção pela passagem pelo zero em outro microcontrolador, conforme mostrado na Figura 4.19.

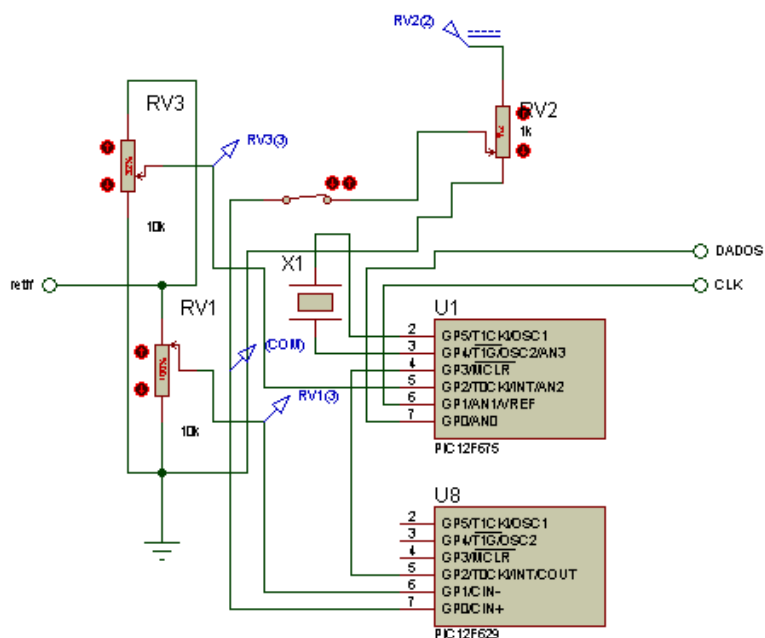


Figura 4.19 – Modelo numérico do medidor de tensão eficaz verdadeira com cristal.

O microcontrolador PIC12F629 usado na nova implementação é idêntico ao PIC16F675, porém não possui conversores A/D. Com relação ao processo de envio do valor calculado, optou-se por utilizar uma comunicação serial síncrona em sua mais simples implementação, visto que não há a necessidade de protocolos de comunicação em virtude da distância entre os módulos ser mínima. A comunicação é do tipo *simplex*, ou seja, ocorre em um único sentido, do medidor de tensão eficaz para o módulo de lógica de controle.

Os processos executados pelo módulo de lógica de controle se iniciam quando se inicia a comunicação com o medidor de tensão eficaz e terminam em menos de 8ms. Desta forma, fica assegurado um tempo total de resposta do circuito de controle inferior a um ciclo. Durante este

período é executada toda a lógica de controle desenvolvida no capítulo 2. Além disso, este módulo deve atender a requisições de dados assíncronas oriundas do módulo de IHM. O *firmware* deste módulo foi escrito em linguagem assembly devido à necessidade de desempenho, muito embora haja a utilização de várias rotinas matemáticas. Este módulo aciona as saídas que controlam as chaves eletrônicas e verifica a existência de um sinal de bloqueio.

Simulando o módulo de controle e o medidor eficaz trabalhando em conjunto, pode-se medir o tempo total de resposta do circuito de controle, cujo valor encontrado foi de 11,46ms, abaixo do limite de 16,67ms.

O *firmware* utilizado no módulo de IHM foi desenvolvido em linguagem Pascal e agrega uma série de funcionalidades, tais como comunicação serial assíncrona com o módulo de lógica de controle, comunicação com um *display* matricial de cristal líquido que exibe telas informativas, gerenciamento de teclado, comunicação com o *software* de configuração, comunicação com relógio de tempo real e medição da temperatura dos dissipadores de calor das chaves eletrônicas.

Para o desenvolvimento do *firmware* em Pascal foi utilizado o compilador MIKROPASCAL da MIKROELETRÔNICA, que possui uma interface bastante amigável e uma vasta biblioteca de funções que facilitam e aceleram bastante o processo de desenvolvimento.

Carregando o *firmware* desenvolvido, no modelo numérico do módulo de IHM é possível executar uma simulação completa do circuito de controle. A Figura 4.20 mostra as telas exibidas por este módulo.

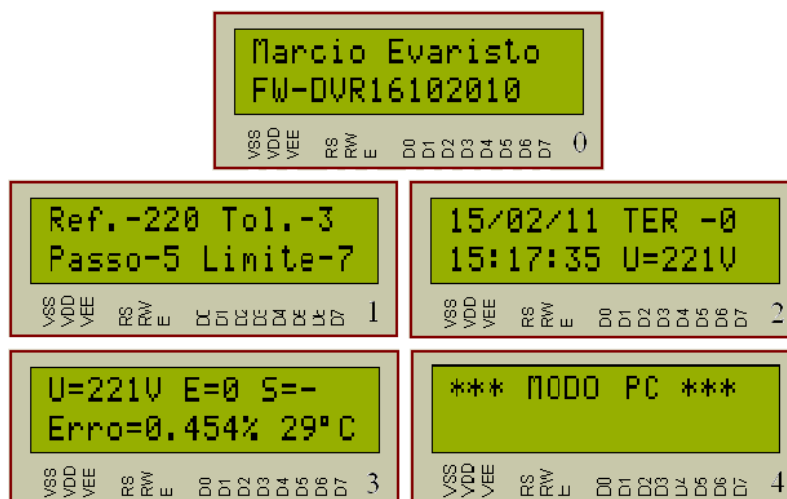


Figura 4.20 – Telas exibidas no display de LCD.

A tela “0” corresponde à tela de inicialização, mostrando o autor e a versão do *firmware* em execução. Já a tela “1” informa os parâmetros utilizados pelo módulo de lógica de controle, a tela “2” mostra a data e a hora corrente, o dia da semana e a tensão medida na carga, a tela “3” mostra a tensão na carga, o erro percentual em relação à tensão de referência e a temperatura dos

dissipadores das chaves eletrônicas e a tela “4” indica quando o dispositivo encontra-se no modo de comunicação com o *software* de configuração.

4.3.4 – Depuração e testes dos firmwares e do *hardware* em simulador numérico

Durante esta etapa várias correções foram realizadas nos firmwares e no *hardware*, porém poucas alterações tiveram relevância para o projeto, das quais a mais importante foi a inclusão de vários cristais osciladores para permitir que alguns microcontroladores trabalhem em uma frequência de *clock* mais elevada que 4MHz, que é a frequência do oscilador interno ou para agregar mais precisão temporal pois o oscilador interno possui uma precisão de 1% enquanto que com o uso de cristais pode-se atingir uma precisão de 20 partes por milhão. Assim, o diagrama esquemático completo do circuito de controle foi modificado e pode ser visto na Figura 4.21.

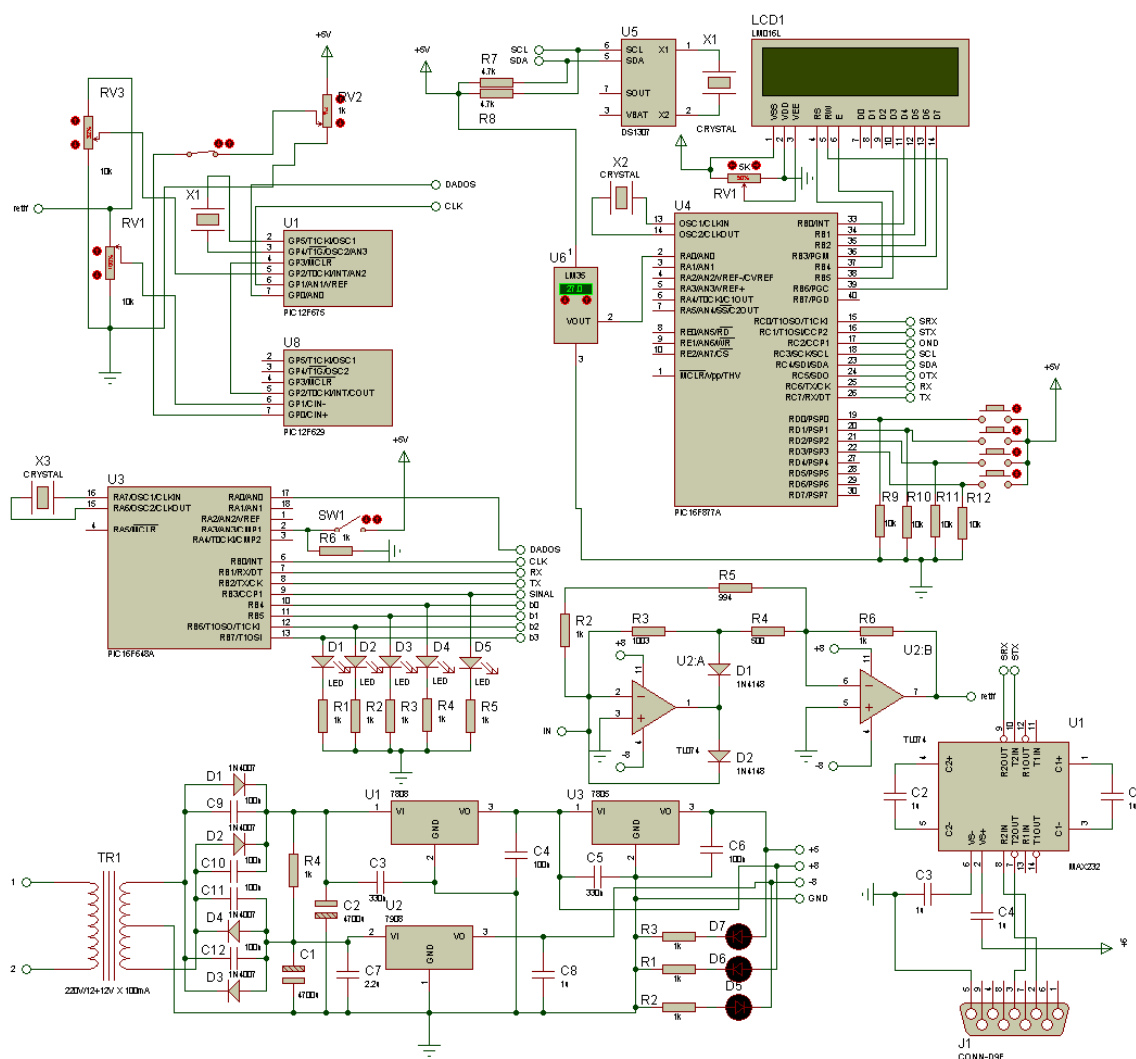


Figura 4.21 – Diagrama esquemático do circuito de controle com correções.

4.3.5 – Projeto do *software* de parametrização, gerenciamento, armazenamento e análise

O *software* de parametrização, gerenciamento, armazenamento e análise tem por objetivo servir como uma extensão do módulo de IHM, agregando várias funcionalidades tais como:

- Parametrizar o circuito de lógica de controle;
- Permitir acesso a dados remotamente;
- Permitir parametrização remota;
- Armazenar dados para análise futura;
- Disponibilizar dados em vários formatos;
- Prover uma representação gráfica dos estados das chaves;
- Sincronizar o relógio de tempo real do módulo de IHM;
- Exercer a função de “*datalogger*”.

Para exercer todas as funcionalidades citadas foi desenvolvido um *software*, executável no sistema operacional WINDOWS, utilizando-se a ferramenta de desenvolvimento DELPHI. Esta ferramenta é constituída de um compilador muito rápido e poderoso que gera códigos de altíssimo desempenho e uma vasta biblioteca de componentes, facilitando e acelerando enormemente o desenvolvimento de aplicações. Este compilador utiliza uma implementação orientada a objeto da linguagem de programação PASCAL, em um ambiente de desenvolvimento prático e de fácil utilização.

Para integração com o módulo de IHM, o *software* utiliza uma porta de comunicação serial assíncrona padrão RS232, que pode ser nativa do computador ou externa, ligada a uma porta *Universal Serial Bus* (USB).

Durante o desenvolvimento do *software* utilizou-se a filosofia da tela única, ou seja, todas as saídas e entradas de dados, menus e demais funcionalidades devem estar disponíveis em uma única tela, com o objetivo de facilitar o uso. A versão do DELPHI utilizada foi a 7.0.

A Figura 4.22, mostra a tela do *software* desenvolvido. Observe a presença de um gráfico mímico, com o objetivo de representar de forma amigável o estado das chaves eletrônicas.

O componente inscrito na caixa vermelha, exibe a tensão eficaz medida, o erro percentual, o valor da tensão de referência, o passo percentual, o estado limite, a tolerância percentual, a data e a hora utilizada pelo circuito de controle, o estado atual, uma indicação de bloqueio e a quantidade de bytes trafegada pela porta de comunicação. Os componentes inscritos na caixa marrom são responsáveis pela aquisição, exibição, armazenamento e exportação de dados quando o *software* encontra-se na função “*datalogger*”. O componente inscrito na caixa de cor amarela exibe o dia e a hora corrente utilizados no registro de tempo da função “*datalogger*”. Os componentes inscritos na caixa de cor verde constituem um quadro mímico mostrando os estados das chaves eletrônicas. Os

componentes inscritos na caixa de cor azul são responsáveis por enviar ajustes dos parâmetros de controle e sincronizar o relógio de tempo real do circuito de controle. O componente inscrito na caixa preta é responsável por várias ações como fechar a aplicação, permitir mudar a configuração da porta de comunicação serial utilizada pelo *software*, iniciar e parar o processo de aquisição de dados, enviar comando para o módulo de controle, sair do modo PC e fornecer dados sobre versão e autoria do *software*.

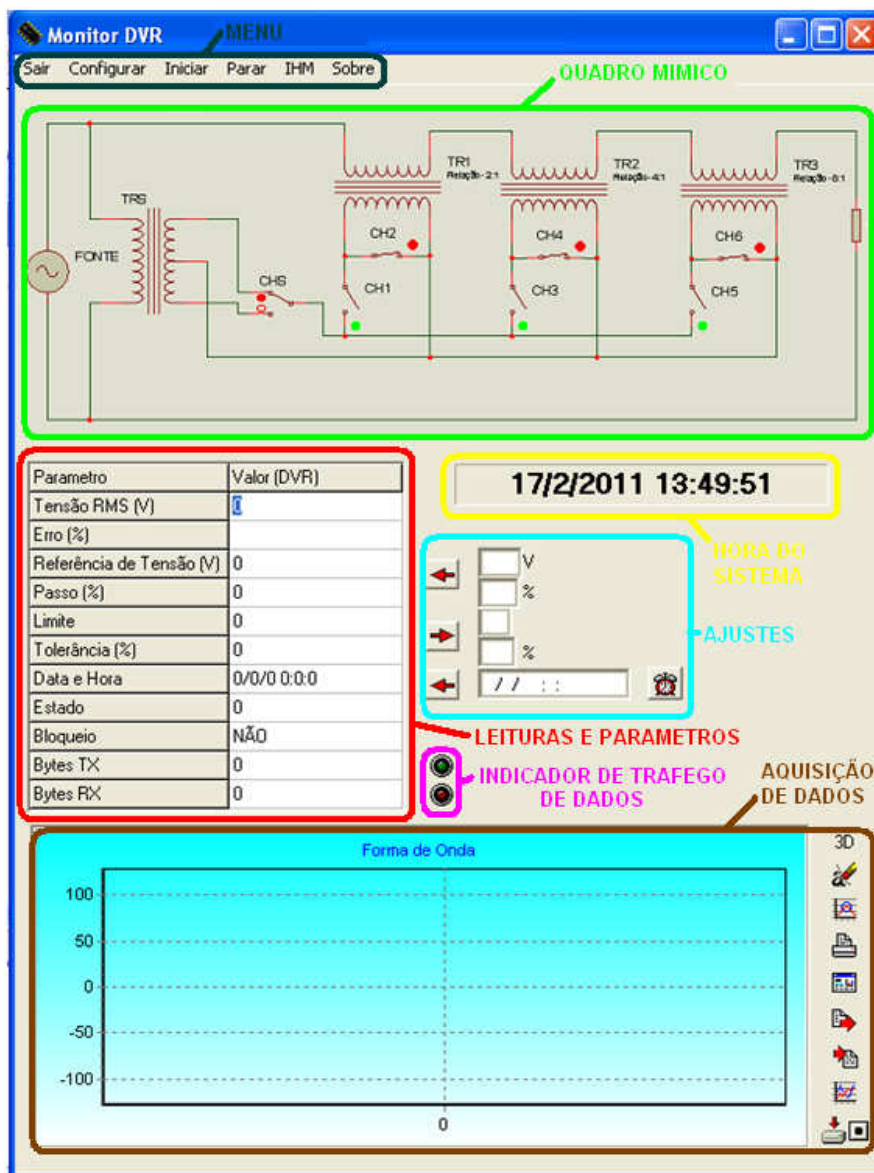


Figura 4.22 – Tela do *software* de aquisição detalhada.

4.3.6 – Testes de acoplamento e correções entre o *software* e o modelo numérico

Com a utilização do ISIS como ambiente de simulação associou-se o dispositivo simulado a uma porta serial física do computador. Este recurso permite testar o acoplamento entre o *software*

de gerenciamento desenvolvido e o modelo virtual do controle em execução no ambiente de simulação. Assim, é possível identificar e corrigir eventuais incompatibilidades antes que um dispositivo físico seja confeccionado. A Figura 4.23 mostra o aparato montado, onde são utilizadas duas portas de comunicação, uma para o simulador numérico e outra utilizada pelo *software* de gerenciamento. Estas portas estão interligadas através de um cabo serial a três fios cruzado.

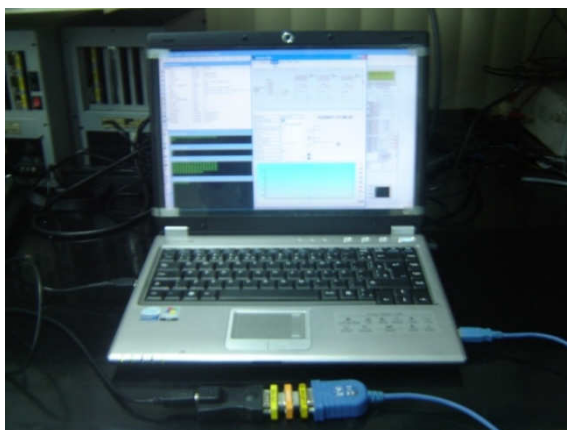


Figura 4.23 – Aparato para teste de acoplamento entre modelo virtual e *software* de análise.

4.3.6 – Projeto da placa de circuito impresso

A placa de circuito impresso (PCI) é um substrato onde todos os componentes eletrônicos estão fisicamente montados. A PCI também provê todas as conexões elétricas necessárias entre os componentes. O projeto de uma PCI não se constitui numa atividade trivial, pois é necessário concatenar vários aspectos do projeto de forma harmoniosa, notadamente no que concerne a compatibilidade eletromagnética, arranjo físico e considerações térmicas.

O projeto da PCI utilizada neste projeto foi realizado com o auxílio do ambiente de desenvolvimento de PCI do pacote de *software* do PROTEUS, denominado ARES. Este ambiente facilita muito o projeto da PCI, pois dispõe de uma vasta biblioteca de componentes, além de permitir a visualização e modelagem em três dimensões (3D) da PCI acabada, permitindo detectar possíveis interferências ou dificuldades de uso e acesso. O ARES também dispõe de um potente roteador, que pode ser configurado para utilizar até 8 camadas de circuito e permite o roteamento manual, que frequentemente é utilizado para otimização e finalização da PCI.

4.3.7 – Elaboração da placa de circuito impresso

Existem várias técnicas de confecção de PCI's, dentre as quais pode-se citar:

- *Silk Screen* – É um método químico que produz PCI de ótima qualidade e é indicado para pequena e média produção;

- Fotográfico com *foto-resiste* – É um método químico que produz placa com excepcional qualidade e é indicado para média e grande produção;
- Maquinação – É um método mecânico que utiliza uma fresa controlada por comando numérico. Produz placas de com boa qualidade e é indicado apenas para prototipação;
- Térmico – É um método que utiliza a transferência térmica de uma estampa para placa virgem que depois é submetida a um banho químico. Produz placas de boa qualidade e é indicado apenas para prototipação;
- Plotagem – É uma técnica que utiliza um *plotter* caligráfico para imprimir com tinta especial o layout diretamente sobre a placa virgem, que depois é submetida a um banho químico. Produz placa de boa qualidade e é indicado apenas para prototipação.

Neste projeto foi utilizado o método da plotagem em uma placa simples face.

4.3.8 – Construção física do protótipo do circuito de controle

Após a confecção da PCI foi possível construir o primeiro protótipo do circuito de controle, onde foram realizados todos os testes de funcionalidade e identificadas correções no layout da PCI. Além disso, foram realizadas pequenas mudanças nos firmwares e no *software* de análise para adequá-los para à operação conjunta.

4.3.9 – Construção física do protótipo do circuito de controle corrigido

Aplicando-se todas as correções necessárias ao *layout* da PCI do primeiro protótipo, obtém-se o *layout* mostrado na Figura 4.24. A Figura 4.25 mostra a PCI confeccionada a partir do *layout* corrigido.

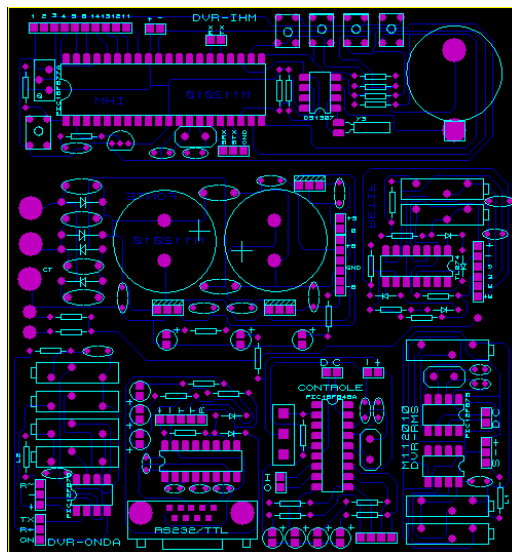


Figura 4.24 – *Layout* da PCI do circuito de controle.

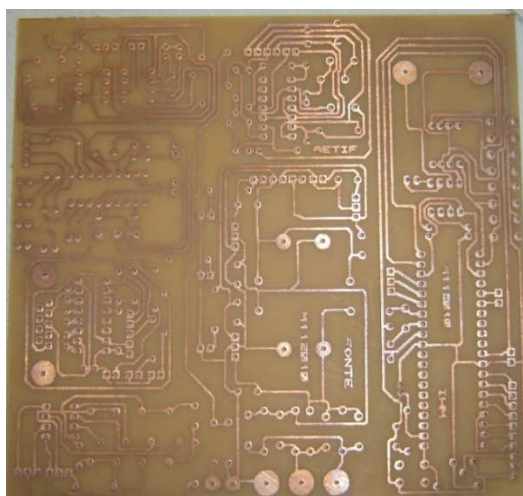


Figura 4.25 - PCI confeccionada a partir do *layout* corrigido.

A Figura 4.26, mostra uma projeção 3D da PCI do circuito de controle.

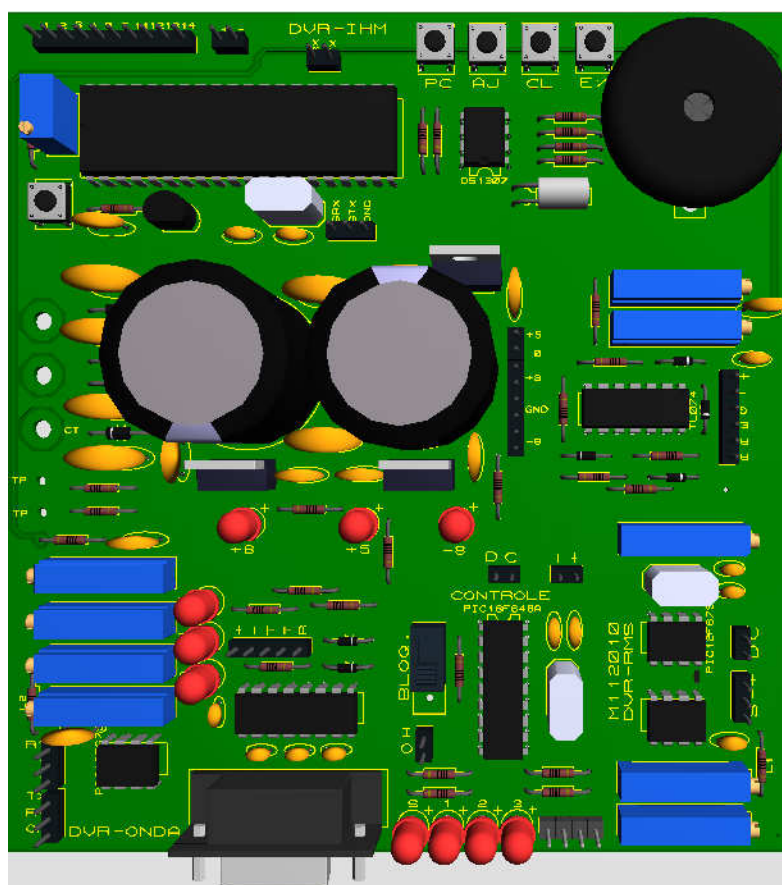


Figura 4.26 - Projeção 3D da PCI do circuito de controle.

A Figura 4.27, mostra o protótipo montado.



Figura 4.27 – Protótipo do circuito de controle.

4.4 – Ensaio

Antes da realização dos ensaios o módulo de medição de tensão eficaz verdadeira foi calibrado utilizando-se um equipamento de teste de relé de proteção fabricado pela OMICRON modelo CMC 256 que apresenta um erro máximo de 0,015%. Após a calibração foram aplicados vários níveis de tensão na faixa de 0 a 220V, simulando a tensão medida na carga com o objetivo de verificar a linearidade e precisão da medição. O erro máximo observado foi de apenas 1V, o que atesta a qualidade do projeto.

A Figura 4.28 mostra o comportamento do circuito de controle quando submetido a um *sag* com tensão remanescente de 0,95 pu seguido por um *swell* com tensão remanescente de 1,05pu.

Inicialmente a tensão encontra-se dentro da faixa permitida ($0,95 \text{ pu} < V < 1,05 \text{ pu}$) e o controle não executa nenhuma ação, porém no instante de tempo marcado pelo ponto “A” ocorre um *sag*, o controle percebe e atua em menos de um ciclo, evoluindo um estado e ativando a saída do bit menos significativo associada a entrada 2 do osciloscópio. Porém, não há recuperação da tensão, então o controle evoluiu novamente um estado e como não há recuperação da tensão este ciclo se repete até que no ponto “B” o controle detecta a recuperação da tensão a níveis aceitáveis e não realiza mais nenhuma ação. No ponto “C” iniciou-se um *swell* e o controle exibiu o mesmo comportamento evoluindo os estados até atingir o ponto “D” onde o *swell* acabou e o controle não

realizou mais nenhuma ação, além do monitoramento. Note que a partir do ponto “C” o controle aparenta ter demorado mais de um ciclo para realizar a compensação. Porém, esta aparente demora ocorreu porque a violação de tensão encontrava-se muito próxima do limiar.

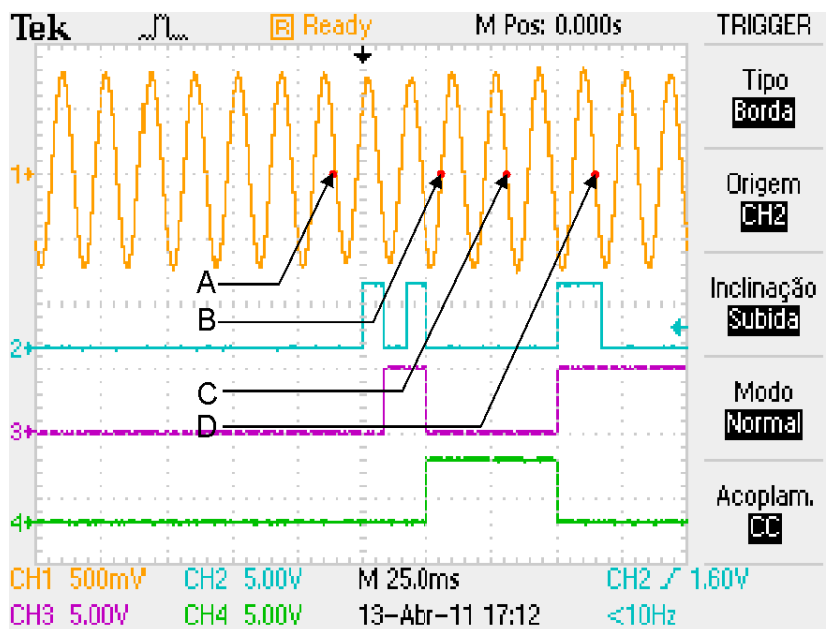


Figura 4.28 – Comportamento do circuito de controle quando submetido a *sag* e *swell*.

A Figura 4.29 mostra o controle submetido a um *swell* que neste caso não foi compensado, observe que o controle evoluiu o estado até o máximo permitido. Outra observação importante é que neste caso a amplitude do *swell* foi de 1,12 pu e a compensação ocorreu com a diminuição de dois passos, sempre em menos de um ciclo.

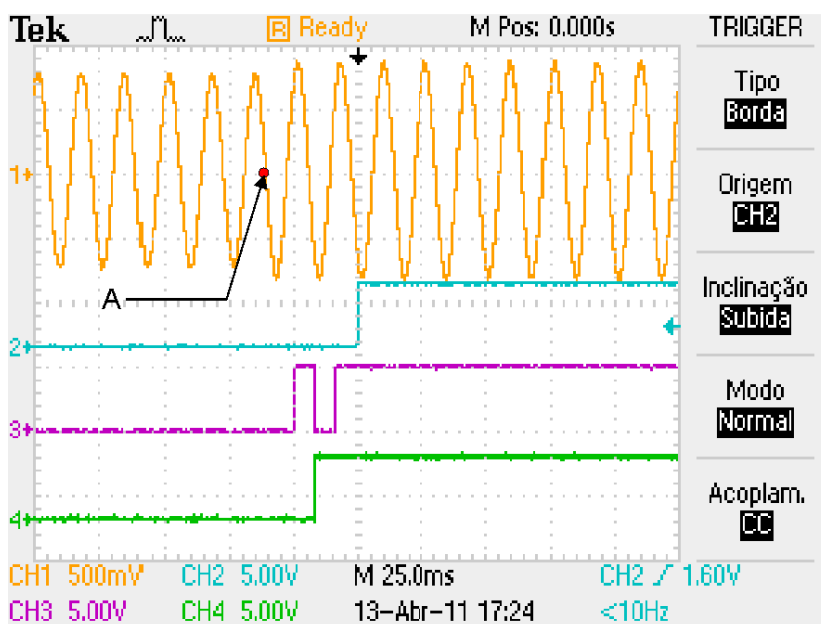


Figura 4.29 – Controle submetido a um *swell* não compensado.

4.5 – Conclusões

- Os testes realizados no controle desenvolvido atestam sua funcionalidade e o estreito acoplamento com as simulações realizadas nas ferramentas de desenvolvimento;
- O tempo máximo de resposta do controle é inferior a um ciclo, atendendo a exigência de desempenho definida no capítulo 2;
- A utilização de microcontroladores permitiu reduzir o custo do dispositivo desenvolvido;
- O uso de microcontroladores trabalhando em conjunto garantiu o nível de desempenho exigido pela aplicação;
- O dispositivo desenvolvido é modular e pode ser utilizado em conjunto para atender a aplicação em sistema trifásico;
- O *software* de monitoramento permite parametrizar o circuito de controle de forma fácil, e adquirir dados para implementação de outras funcionalidades tais como *datalogger*;
- A precisão da leitura da tensão da carga é muito satisfatória e atesta a qualidade do projeto.

No próximo capítulo serão relacionadas as principais conclusões do trabalho, bem como relacionadas sugestões de trabalhos futuros.

5 | Conclusões

Nesta dissertação, é proposta uma topologia original de baixo custo para implementação de um DVR, com desempenho semelhante ao das topologias tradicionais. O DVR proposto apresenta várias vantagens, dentre as quais se destacam, elevado rendimento, a possibilidade do uso de tiristores, a escalabilidade, flexibilidade de projeto e o baixo custo. No Capítulo 2 é realizado o desenvolvimento da proposta e a análise da aplicabilidade baseada em dados disponíveis na bibliografia, demonstrando-se que mesmo uma configuração com 15 níveis atende a mais de 90% das VTCDs normalmente encontradas no sistema elétrico. Outro aspecto importante é a grande flexibilidade da topologia que permite conciliar desempenho e custo às necessidades do usuário. As principais características do DVR proposto são:

- Não necessita de chaveamento constante e nem de etapa CC;
- Não há produção de harmônicos durante a operação em regime permanente;
- Não há perdas por chaveamento durante a operação em regime permanente;
- Apresenta elevado rendimento;
- É escalável, ou seja, pode ser aplicado em diversos níveis de tensão e potência;
- Grande flexibilidade, ou seja, pode ser dimensionado conforme as necessidades da aplicação;
- Não há a necessidade da utilização de sistemas de arrefecimento robustos e dispendiosos;
- Pode utilizar tiristores como elemento de chaveamento, reduzindo sensivelmente o custo;
- A lógica necessária para implementação do sistema de controle é bem mais simples que a necessária para implementação de um DVR tradicional;
- O custo do DVR proposto é significativamente inferior ao do DVR tradicional.

No Capítulo 2 também é desenvolvida uma proposta de controle pouco complexa e eficaz que foi amplamente utilizada nas simulações.

No Capítulo 3 é realizada uma comparação entre a topologia proposta e a tradicional, mostrando-se que a topologia proposta apresenta características e desempenho que na maioria dos casos são compatíveis ou até superiores a topologia tradicional, com a vantagem do baixo custo e flexibilidade.

A utilização de um projeto exemplo permitiu uma comparação detalhada do custo do DVR proposto em relação ao tradicional. Neste comparativo o DVR proposto apresentou um custo

menor que o custo do DVR tradicional, para atender à mesma carga com as mesmas exigências de desempenho. Isto só foi possível porque o DVR proposto pode utilizar qualquer tipo de chave disponível em eletrônica de potência, principalmente tiristores que são as chaves mais baratas. Além disso, a suportabilidade de corrente exigida das chaves é uma fração da corrente que circula pela carga e decrescente progressivamente em função do número de estados. Outro componente cujo custo apresenta uma alta relevância são os transformadores série, que no caso do DVR proposto apresentam um custo muito inferior aos utilizados no DVR tradicional, pois não são submetidos a transitórios que podem levá-los a saturação, ou a harmônicos que provocam aquecimento. Estes fatores aliados a inexistência de uma etapa CC, proporcionaram a redução de custo observada.

No Capítulo 4 é desenvolvido o protótipo de controle sugerido no Capítulo 2, utilizando-se microcontroladores baratos e populares. Todas as funções definidas no Capítulo 2 foram contempladas e os ensaios realizados atestaram o desempenho esperado.

A utilização de microcontroladores assegurou o baixo custo do projeto, pois são dispositivos de processamento baratos que aliam robustez e confiabilidade. Além da parte construtiva, o desenvolvimento dos *softwares* utilizados nos microcontroladores constitui um dos aspectos que mais influenciam o desempenho do controle e a escolha da linguagem de programação mais adequada a cada processo mostrou-se crucial.

A utilização de um módulo IHM no projeto tornou o controle mais amigável e disponibilizou um conjunto de informações valiosas no que tange aos ajustes implantados, ao estado do controle, ao funcionamento e o monitoramento da tensão na carga. Outro aspecto útil, foi auxiliar na calibração do medidor de tensão eficaz verdadeira, que foi realizada com o auxílio de um equipamento para teste de relés de proteção OMICRON modelo CMC 256, cujo erro máximo é de apenas 0,015%. Após calibrado, o controle apresentou uma discrepância máxima entre a tensão lida e a aplicada pela OMICRON de cerca de 1V, considerando-se valores medidos de até 220V.

O desenvolvimento do *software* de parametrização, gerenciamento, armazenamento e análise, além de necessário para inserção de ajustes no circuito de controle também agregou outras funcionalidades tais como *datalogger* e acesso remoto. Este *software* foi de grande valia durante os testes de estabilidade, pois armazenou registros de leitura coletados a cada 3 segundos durante uma semana. Estes dados foram posteriormente analisados e não houve desvio do valor lido durante o período de teste.

A topologia desenvolvida pode ser aplicada em sistemas onde a tensão trabalho e o nível de potência limitam a utilização das topologias tradicionais, por outro lado a estimativa de custo do dispositivo sinaliza no sentido da possibilidade de utilização ampla em sistemas de distribuição, onde o fator custo é preponderante.

5.1 – Sugestões de trabalhos futuros

Como sugestões de trabalhos futuros pode-se citar:

- Desenvolvimento de um compensador estático baseado na topologia proposta, com vistas a eliminação de harmônicos e redução do custo;
- Desenvolvimento de condicionador de energia de baixo custo;
- Desenvolvimento de um circuito de controle mais elaborado para aplicação em sistemas trifásicos;
- Estudo da utilização da topologia proposta como reguladores de tensão estáticos.

5.2 – Patentes e publicações

- Pedido de patente número PII003956-2, intitulado “Dispositivo Restaurador Dinâmico de Tensão e Regulador de Tensão Estático” depositado em 20/10/2010;
- Artigo intitulado “Low cost Topology For Dynamic Voltage Restorers” aprovado no COBEP 2011;
- A topologia desenvolvida foi incorporada ao projeto de pesquisa e desenvolvimento (P&D) intitulado “Construção de um Condicionador de Energia Elétrica”, celebrado entre a companhia energética de Pernambuco (CELPE) e a UFPE.

Referências Bibliográficas

- [1] Dugan, R. C.; McGranaghan, M. F.; Santoso, S.; Beaty, H. W. "Electrical Power Systems Quality.", 2ª edição. McGraw-Hill, 2002.
- [2] Targosz, R.; Manson, J. "Pan-European Power Quality Survey.", In: Conf. Rec. EPQU. Anais. 2007. p. 1-6.
- [3] Silva, S. M. "Estudo e projeto de um restaurador dinâmico de tensão.", Belo Horizonte, 1999. Dissertação (Mestrado em Engenharia Eletrica) - Universidade Federal de Minas Gerais.
- [4] Institute of Electrical and Electronics Engineers "IEEE Recommended Practice for the Design of Reliable Industrial and Commercial Power Systems", IEEE Std 493-2007 (Revision of IEEE Std 493-1997), 2007.
- [5] Institute of Electrical and Electronics Engineers "IEEE Recommended Practice for Monitoring Electric Power Quality", IEEE Std 1159-2009 (Revision of IEEE Std 1159-1995), 2009.
- [6] Brooks, D. L.; Dugan, R. C.; Waclawiak, M.; Sundaram, A. "Indices for assessing utility distribution system RMS variation performance", IEEE Trans Power Del., vol. 13, no. 1, 254-259, 1998.
- [7] Bendre, A.; Divan, D.; Kranz, W.; Brumsickle, W. E. "Are voltage sags destroying equipment?", IEEE Ind. Appl. Mag., vol. 12, no. 4, 12-21, 2006.
- [8] Djokic, S. Z.; Desmet, J.; Vanalme, G.; Milanovic, J. V.; Stockman, K. "Sensitivity of personal computers to voltage sags and short interruptions.", IEEE Trans. Power Del., vol. 20, no. 1, 375-383, 2005.
- [9] Sullivan, M. J.; Vardell, T.; Johnson, M. "Power interruption costs to industrial and commercial consumers of electricity.", IEEE Trans. Ind. Appl., vol. 33, no. 6, 1448-1458, 1997.
- [10] Melhorn, C. J.; Davis, T. D.; Beam, G. E. " Voltage sags: their impact on the utility and industrial customers.", IEEE Trans. Ind. Appl., vol. 34, no. 3, 549-558, 1998.
- [11] Bollen, M. H. J. "Characterisation of voltage sags experienced by three-phase adjustable-speed drives.", IEEE Trans. Power Del., vol. 12, no. 4, 1666-1671, 1997.
- [12] Lamoree, J.; Mueller, D.; Vinett, P.; Jones, W. "Voltage sag analysis case studies.", In: Conf. Rec. Industrial and Commercial Power Systems. Proceedings. 1993. p. 55-61.
- [13] Yaleinkaya, G.; Bollen, M. H. J. ; Crossley, P. A. "Characterization of voltage sags in industrial distribution systems.", IEEE Trans. Ind. Appl., vol. 34, no. 4, 682-688, 1998.
- [14] Nielsen, J. G.; Blaabjerg, F. "A detailed comparison of system topologies for dynamic voltage restorers.", IEEE Trans. Ind. Appl., vol. 41, no. 5, 1272-1280, 2005.
- [15] Wang, B.; Venkataramanan, G.; Ilindala, M. "Operation and control of a dynamic voltage restorer using transformer coupled H-bridge converters.", IEEE Trans. Power Electron., vol. 21, no. 4, 1053-1061, 2006.
- [16] Loh, P. C.; Vilathgamuwa, D.; Tang, S. K.; Long, H. L. "Multilevel dynamic voltage restorer.", IEEE Power Electron. Letters, vol. 2, no. 4, 125-130, 2004.
- [17] Roncero-Sanchez, P.; Acha, E. "Dynamic Voltage Restorer Based on Flying Capacitor Multilevel Converters Operated by Repetitive Control.", IEEE Trans. Power Del., vol. 24, no. 2, 951-960, 2009.
- [18] Hosseini, S. H.; Sadigh, A. K.; Tabrizi, A. F.; Gharehpetian, G. "Flying capacitor multicell converter based DVR with energy minimized compensation strategy.", In: Conf. Rec. IEEE

- ELECO. Proceedings. 2009. p. I221 - I225.
- [19] Al-Hadidi, H. K.; Gole, A. M.; Jacobson, D. A. "A Novel Configuration for a Cascade Inverter-Based Dynamic Voltage Restorer With Reduced Energy Storage Requirements.", IEEE Trans. Power Del., vol. 23, no. 2, 881-888, 2008.
- [20] Lee, D.-M.; Habetler, T. G.; Harley, R. G.; Keister, T. L.; Rostron, J. R. "A Voltage Sag Supporter Utilizing a PWM-Switched Autotransformer.", IEEE, Trans power Electron., vol. 22, no. 2, 626-635, 2007.
- [21] Lee, D.-M. "A Voltage Sag Supporter Utilizing a PWM-Switched Autotransformer.", Georgia, 2004. Ph. D thesis of School of Electrical & Computer Engineering Georgia Institute of Technology.
- [22] Mertens Jr., E. A.; Dias, L. F. S.; Fernandes, F. A.; Bonatto, B. D.; Abreu, J. P.G; Arango, H. "Evaluation and Trends of Power Quality Indices in Distribution System.", In: 9Th Internacional Conference, Electrical Power Quality and Utilisation (out 2007 : Barcelona).
- [23] Martignoni, A. "Transformadores.", 8ª Edição. Globo, 1991.
- [24] SPECTRUM SENSORS & CONTROLS, INC. "PTC Thermistors Applications.", www.SpecSensors.com (acesso em 24 Abril 2011).
- [25] Institute of Electrical and Electronics Engineers "Recommended practice on monitoring electric power.", IEEE standard 1159-1995, 1995.
- [26] Agência Nacional de Energia Elétrica (ANEEL) "Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional.", PRODIST - Modulo 8, 2010.
- [27] Campici, P. P. F. "Fundamentos de tensão no contexto da expansão dos sistemas elétricos: Proposta de índices considerando dados do sistema de detecção de descargas atmosféricas", Belo Horizonte, 2009. Dissertação (Mestrado em Engenharia Eletrica) - Universidade Federal de Minas Gerais.
- [28] Souza Jr, R. C. "Modelagem, Controle e Avaliação de desempenho de Restaurador Dinâmico de Tensão.", Recife, 2011. Dissertação (Mestrado em Engenharia Eletrica) - Universidade Federal de Pernambuco, 2011.
- [29] Raithmayr, W.; Daehler, P.; Eichler, M.; Lochner G.; John, E.; Chan, K. "Customer Reliability Improvement With A Dvr or a Dups.", ABB - PowerWorld98, Santa Clara, Nov. 2010.
- [30] Wu, Bin "High-power converters and AC drives.", 1ª Edição. Wiley-IEEE, 2006.
- [31] Nóbrega Neto, O.; Pimentel, L.F.C.; Cavalcanti, M.C.; Neves, F.A.S.; Costa, C.L.; dos Santos, W.B. "A Design Guideline for Dynamic Voltage Restorers.", In: 11th International power electronics and motion control conference. (2004 : Riga - Latvia).
- [32] SindoPower GmbH "A Design Guideline for Dynamic Voltage Restorers.", SindoPower. 2010, <http://www.sindopower.com> (acesso em 08 de Abril de 2011).
- [33] Szuvovivski, I. "Alocação simultânea de bancos de capacitores e reguladores de tensão em sistemas de distribuição usando algoritmos genéticos e fluxo de potência ótimo", Curitiba, 2008. Dissertação (Mestrado em Engenharia Eletrica) - Universidade Federal do Paraná.
- [34] American National Standards Institute "Standard General Requirements for Liquid-Immersed Distribution, Power, and Regulating Transformers.", ANSI C57.12.00-2000, 2000.
- [35] Associação Brasileira de Normas Técnicas (ABNT). " Transformador de Potência.", NBR - 5356. Rio de Janeiro, Ago de 1993 ..
- [36] Landis+Gyr Equipamentos de Medição Ltda. "SAGA 1000 - MEDIDOR ELETRÔNICO DE ENERGIA.", Curitiba, Paraná, Brasil, 2007.
- [37] ZIV MEDIDA S.L. " Equipamentos e Sistemas Digitais para Medição de Energia Elétrica.", Zamudio - Espanha, 2004.
- [38] CONPROVE LTDA. "Manual do ANALISADOR DE ENERGIA ELÉTRICA (QUALÍMETRO) E OSCILÓGRAFO.", Uberlândia - Minas Gerais, 2011.

- [39] Microchip Technology Inc. "PIC12F629/675 Data Sheet (DS41190C).", 2003.
- [40] STMicroelectronics GROUP OF COMPANIES. "TL074 LOW NOISE J-FET QUAD OPERATIONAL AMPLIFIERS.", Italia, 2001.
- [41] Maxim Integrated Products. " +5V-Powered, Multichannel RS-232 Drivers/Receivers.", Sunnyvale - CA - USA, 2003.